

عرب پور، فرزانه، ۱۳۵۴	سرشناسه:
آموزش جامع FPGA و زبان VHDL / مؤلف: فرزانه عرب پور	عنوان و نام پدیدآور:
اصفهان: کانون پژوهش، ۱۳۹۱	مشخصات نشر:
۲۹۹ ص. : مصور.	مشخصات ظاهری:
۹۷۸-۶۰۰-۵۲۸۷-۸۶-۸	شابک:
فیبا	وضعیت فهرست نویسی:
کتابنامه : ص. ۲۹۹	یادداشت:
تراشه های برنامه پذیر اف. پی. جی.	موضوع:
وی.اچ.دی. ال. (زبان توصیفی سخت افزار)	موضوع:
TK ۷۸۹۵/۴ع۴ ۱۳۹۱	رده بندی کنگره:
۳۹۵/۶۳۱	رده بندی دیویی:
۳۹۵۸۵۶۰	شماره کتابشناسی ملی:



آموزش جامع FPGA و زبان VHDL	نام کتاب:
فرزانه عرب پور	مؤلف:
انتشارات کانون پژوهش	ناشر:
ریحانه عرب پور	گرافیک:
محمد حسین پور	طراحی جلد:
اول ۱۳۹۱	نوبت چاپ:
۱۰۰۰ نسخه	شمارگان:
کمالی نژاد	چاپخانه:
امین	صحافی:
۱۲۰۰۰ تومان	بها:
۹۷۸ - ۶۰۰ - ۵۲۸۷ - ۸۶ - ۸	شابک:
کلیه حقوق محفوظ است .	

مقدمه مؤلف

با صلوات بر محمد(ص) و آل محمد(ص) و سلام بر شما خواننده گرامی بسیار خوشبخت هستم که در سایه الطاف خداوند متعال، این کتاب را تقدیم حضور دانشجویان و اساتید مهندسی برق و کامپیوتر کشور می نمایم. دستاوردهای روزافزون در عرصه‌های مختلف علمی، بشر را به استفاده از ابزار و روش‌های جدید برای سرعت بخشیدن به امور، پیش برده است. این موضوع همواره نیروی محرکه بخش‌هایی همچون اتوماسیون و هوشمند سازی فرایندها با هدف کاهش خطای انسانی و مدیریت زمان و انرژی بوده است. از این رو تراشه‌های قابل برنامه‌ریزی، بدلیل مزایای بی‌شمار و خطای نسبتاً کم، بسرعت جای خود را در نقش کنترل‌کننده باز کرده است، بطوریکه امروزه دو عبارت «اتوماسیون» و «تراشه‌های قابل برنامه‌ریزی» همواره در کنار هم دیده می‌شوند.

"Field Programmable Gate Array" یا بطور اختصار "FPGA" یکی از پرقدرت‌ترین و انعطاف‌پذیرترین ICهای قابل برنامه‌ریزی است که طراحی پیچیده‌ترین و پر سرعت ترین مدارهای دیجیتال را در زمانی کوتاه و با صرف هزینه نسبتاً کم امکان پذیر می‌سازد.

این کتاب قصد دارد خواننده را از زاویه‌ای عملی با FPGA آشنا سازد.

ویژگی‌های فصول:

اساساً انتخاب تراشه مناسب می‌تواند در موفقیت طرح تأثیر بسیاری داشته باشد، یک مهندس طراح می‌بایست با توجه به نوع طراحی خود از میان تمام قطعات موجود، بهترین و در عین حال به صرفه ترین تراشه را برای طراحی انتخاب کند. برای یک تصمیم درست و به صرفه، باید با انواع این تراشه‌ها و همچنین توانایی‌ها و محدودیت‌های آنها آشنایی داشت. فصل ۱ و ۲، شما را در رسیدن به این آشنایی یاری خواهد داد.

فصل ۳ و ۴ بطور کامل به خصوصیات و ساختار داخلی و مراحل کار با FPGA اختصاص دارد.

از فصل ۵ به بعد به جنبه‌های عملی و کاربردی FPGA می‌پردازیم.

فصل ۶ از مقدمات برنامه‌نویسی زبان VHDL شروع کرده و با ارائه دید کلی، شما را با اصطلاحات، مفاهیم و امکانات این زبان آشنا می‌سازد.

فصلهای ۷ و ۸ و ۹ و ۱۰ با ارائه مثال‌های متنوع کاربردی، خواننده را بوسیله مدلسازی رفتاری با اصول و مفاهیم عملی و نظری کنترل فرایند از طریق FPGA آشنا ساخته و سرانجام با آموزش مدلسازی ساختاری و سپس معرفی توابع، زیربرنامه‌ها و بسته‌ها، مفهوم عمیق شیء‌گرایی در برنامه‌نویسی VHDL را مطرح می‌سازد. فصل ۱۱ و ۱۲ با اجرای چند پروژه آموزشی، به آشنایی با محیط نرم‌افزار ISE و نحوه ساخت پروگرامر و بُرد آموزشی اختصاص یافته است. همچنین ترفندهایی برای کاهش نویز بردهای FPGA ارائه گردیده است.

ویژگی‌های نوشتاری کتاب:

- افتتاح فصل: افتتاح هر فصل، نمایی کلی از اهداف آموزشی و عناوین اصلی فصل قرار داده شده است.
- هدف اصلی: هدف آشنایی با دستورات قابل سنتز زبان VHDL است. به این منظور، عباراتی که در پیاده سازی سیستم‌ها کاربرد دارد، بیان شده و از پرداختن به جزئیات غیر لازم و غیر قابل پیاده سازی، تا حد

امکان صرف نظر شده است. اکثر برنامه های نوشته شده قبلا به کمک نرم افزار پیاده سازی شده و قابل سنتز می باشند. بهترین تکنیکهای برنامه نویسی در نوشتن کدها رعایت شده، به همین خاطر این کتاب خود آموزی سریع و آسان برای کسانی است که می خواهند مدار خود را بر روی تراشه مورد نظر پیاده سازی کنند.

- نوع نوشتار و تصاویر: کلمات کلیدی اکثر واژگان و اصطلاحات، ذکر شده است و در سبک نگارش برنامه ها اسامی رزرو شده با فونت ضخیم مشخص گردیده اند. برای فهم بهتر ارائه مطالب، اکثر مثالها با شکل به تصویر کشیده شده اند.

- انتهای هر فصل: تعدادی تمرین جهت درک بهتر مطالب و ارائه ایده های عملی قرار داده شده که مشابه مسائل حل شده در همان فصل است و انتظار می رود خواننده پس از اتمام هر فصل به آنها پاسخ دهد.

محتویات DVD آموزشی همراه با کتاب: همراه این کتاب یک DVD آموزشی چند رسانه ای خدمت اساتید ارجمند و دانشجویان عزیز تقدیم می گردد که حاوی منابع زیر است:

- انواع نرم افزارهای موجود برای کار با FPGA و آموزش آنها
- PowerPoint حاوی تصاویر کتاب و اسلاید آموزش مطالب کتاب
- کاتالوگ و بسیاری مطالب دیگر که برای تدریس اساتید گرانقدر می تواند مفید واقع شود.

تقدیر:

از حمایت و راهنمایی ریاست محترم انستیتو برقی دانشگاه فنی شهید مهاجر اصفهان، استاد فرهیخته جناب آقای مهندس حسین مدیه و معاونت محترم آموزشی و پژوهشی این دانشگاه، استاد ارجمند جناب آقای دکتر تیمور مرادی و استاد گرانقدر جناب آقای دکتر شادرخ سماری، عضو محترم هیأت علمی دانشگاه صنعتی اصفهان صمیمانه سپاسگزاری و تقدیر می نمایم و از درگاه ایزد منان برای همه این بزرگواران آرزوی سلامتی و توفیق روزافزون دارم.

از دانشجویان عزیز درس میکرو کامپیوتر که چند سال آن را تدریس نموده ام تشکر می کنم. علاقه آشکار آنان به این موضوع اینجانب را بر آن داشت تا یادداشتهایم را تکمیل و بصورت کتاب حاضر منتشر نمایم. با سپاس از همه عزیزانی که مشوق اینجانب بوده اند؛ از دانشجویان گرانقدر دانشگاه شهید مهاجر، آقایان: محمد حسین پور، محسن صدری، علی زهیری و مجتبی کتیرایی که در طراحی جلد کتاب و صفحه آرایی آن همکاری نموده اند سپاسگزارم.

با آرزوی سربلندی ایران عزیز

فرزانه عرب پور

F.Arabpour@gmail.com

فهرست

www.ketab.ir

۱۷	فصل ۱: تکنولوژی ساخت مدارهای مجتمع
۱۹	۱-۱: انواع تراشه‌ها
۱۹	۲-۱: مرور کلی بر فرایند ساخت تراشه
۲۰	مرحله ۱: استخراج سیلیسیم با خلوص صنعتی (۹۰ درصد) از ماسه
۲۰	مرحله ۲: تولید (MGS) یا سیلیسیم با خلوص (۹۸ درصد)
۲۰	مرحله ۳: تبدیل (MGS) به (EGS)
۲۱	مرحله ۴: رشد کریستال به روش چرالسکی CZOchralski
۲۳	مرحله ۵: روش Float Zone
۲۴	مرحله ۶: ساخت آماده برای ویفر
۲۶	مرحله ۷: طراحی میک برای تراشه
۲۷	مرحله ۸: «لیتوگرافی» یا «سنگ نوشت»
۲۸	مرحله ۹: وارد کردن اتمهای ناخالص یا آغوشگی در شبکه کریستال
۲۸	مرحله ۱۰: حرارت ترمیمی یا Annealing
۲۸	مرحله ۱۱: فلز کاری جای پایه‌ها با آلومینیوم
۲۸	مرحله ۱۲: تست
۲۹	مرحله آخر: برش - سیم‌کشی - بسته بندی
۲۹	۳-۱: روشهای مختلف طراحی و ساخت تراشه
۲۹	۱- روش Full Custom Design
۲۹	۲- روش Semicustom Design
۳۲	خودآزمایی
۳۵	فصل ۲: انواع مدارهای منطقی برنامه‌پذیر
۳۷	آرایه‌های منطقی قابل برنامه‌ریزی (PLA)
۳۸	روشهای برنامه‌ریزی PLA
۳۹	انواع سوئیچ ترانزیستوری با گیت شناور
۴۰	معایب PLA
۴۰	منطق آرایه قابل برنامه‌ریزی PAL
۴۱	مزایای PAL نسبت به PLA
۴۱	مدارهای منطقی برنامه‌پذیر پیچیده یا CPLD
۴۲	معرفی شرکت‌های سازنده CPLD
۴۳	کاربرد CPLD
۴۳	روش‌های برنامه‌ریزی CPLD

مزایای CPLD	۴۳
ایراد CPLD	۴۳
مدارهای منطقی قابل برنامه‌ریزی MPGA	۴۴
مزایای MPGA	۴۴
ایراد MPGA	۴۴
تراشه قابل برنامه‌ریزی FPGA	۴۴
محاسن استفاده از این آی‌سی‌ها	۴۵
با FPGA چه کارهایی می‌توان انجام داد؟	۴۵
سوال: چگونه نوع FPGA مناسب برای پروژه خود را انتخاب کنیم؟	۴۶
مفهوم Configuration	۴۶
مقایسه تراشه‌های ASIC با FPGA در طراحی و پیاده‌سازی مدارات	۴۷
مقایسه FPGAها با میکروکنترلرها	۴۸
مقایسه FPGAها با پردازنده‌های DSP	۴۸
روشهای برنامه‌ریزی FPGA	۴۸
خودآزمایی	۵۲
فصل ۳: ساختار داخلی FPGA	۵۳
۱. بلوک ورودی/خروجی یا IOB	۵۶
۲. بلوک منطقی قابل برنامه‌ریزی یا CLB	۵۷
۳. بلوک‌های حافظه	۵۹
۴. مدیریت پالس ساعت با DLL	۶۰
۵. سیمهای ارتباطی داخلی	۶۳
۶. مدارهای موجود برای تست عملکرد	۶۳
۷. ضرب‌کننده	۶۴
۸. میکروپروسسور داخلی	۶۴
۹. اسلاتور نادقیق	۶۵
یک نمونه از انواع FPGA	۶۵
خودآزمایی	۶۶
فصل ۴: طراحی و پیاده‌سازی یک FPGA	۶۷
۱- طراحی ابتدایی	۶۹
Core	۶۹
Core Generator	۶۹
۲- شبیه‌سازی	۶۹

۷۰	۳- سنتز
۷۱	۴- مراحل پیاده سازی یا "Implementation"
۷۲	۵- تخصیص دهی ناحیه به هریک از ماژولها (دلخواه)
۷۳	۶- اعمال محدودیت روی مدار
۷۳	۷- قرار دادن طرح نهایی روی PROM یا FPGA
۷۳	روشهای پیکربندی
۷۵	معرفی نرم افزارها
۷۶	برد آموزشی CPLD
۷۷	خودآزمایی
۷۹	فصل ۵: انواع زبان های برنامه نویسی استاندارد
۸۱	مقایسه ۳ روش عمده ارائه شده در نرم افزارها برای طراحی دیجیتال
۸۲	مزایای HDL
۸۳	انواع زبان برنامه نویسی برای تراشه ها
۸۳	زبان توصیف سخت افزار VHDL
۸۴	زبان توصیف سخت افزار Verilog
۸۴	VHDL بهتر است یا Verilog؟
۸۵	زبان توصیف سخت افزار VHDL-AMS
۸۷	فصل ۶: عناصر پایه زبان VHDL
۸۹	مقدمه
۸۹	علائم و اصطلاحات
۹۲	بلوک پایه یک طرح دیجیتال یا مجموعه Entity / Architecture در VHDL
۹۲	Component
۹۳	مثال (۱): نمونه یک بلوک برنامه بسیار ساده از مدار HALF-ADDER
۹۳	بخش اول: معرفی کتابخانه ها و بسته ها
۹۴	بخش دوم: موجودیت یا Entity
۹۴	قوانین نامگذاری برای Entity
۹۵	Generic
۹۵	انواع مد برای تعیین جهت پورتها
۹۶	نوع پورت
۹۷	مثال (۲): بیان موجودیت برای یک DECODER2_to_4
۹۷	بخش سوم: معماری یا Architecture

- ۹۸..... محل اعلانات یا معرفی در معماری
- ۹۸..... محل دستورات معماری
- ۹۸..... (۱) مدلسازی رفتاری به روش Data-flow
- ۹۹..... نکته: مفهوم EVENT
- ۹۹..... نکته: مفهوم تاخیر دلتا (Δ)
- ۱۰۰..... مثال (۳) نمونه یک برنامه کامل به روش مدلسازی رفتاری Data Flow
- ۱۰۱..... (۲) مدلسازی رفتاری به روش Algorithmic
- ۱۰۱..... نکته: عبارت process
- ۱۰۲..... مثال (۴) نمونه یک برنامه کامل به روش مدلسازی رفتاری Algorithmic
- ۱۰۳..... لیست حساسیت process
- ۱۰۳..... نکته: ساختارهای زبانی Sequential و Concurrent
- ۱۰۳..... نکته: اعلان یک متغیر یا variable
- ۱۰۳..... (۳) مدلسازی ساختاری یا Structural
- ۱۰۴..... مثال (۵) نمونه یک برنامه کامل به روش مدلسازی ساختاری
- ۱۰۵..... (۴) مخلوطی از مدل‌های بالا یا Mixed
- ۱۰۵..... مثال (۶) نمونه یک برنامه کامل، به روش مخلوطی از روش‌های بالا یا Mixed
- ۱۰۶..... نکته: کمی از چه سطح توصیفی استفاده کنیم؟
- ۱۰۶..... تأخیر گیت
- ۱۰۷..... مفهوم EVENT
- ۱۰۷..... کاربرد دیگر دستور after
- ۱۰۷..... کاربرد process در تولید پالس نامتقارن
- ۱۰۸..... مفهوم Object
- ۱۰۸..... سه گروه مختلف برای objectها
- ۱۰۸..... constant (ثابت)
- ۱۰۹..... variable (متغیر)
- ۱۱۰..... signal (سیگنال)
- ۱۱۰..... رفتار سیگنال در جملات همزمان (در بخش معماری)
- ۱۱۰..... رفتار سیگنال در جملات ترتیبی (در پروسس و زیر برنامه‌ها)
- ۱۱۱..... نتیجه کلی: تفاوت اجرای عبارات سیگنالی در بخش همزمان و ترتیبی
- ۱۱۴..... آشنایی با objectهایی که گروه آنها صریحاً بیان نمی‌شود
- ۱۱۵..... Typeها یا نوع‌های داده
- ۱۱۵..... ۱-Typeها ی از پیش تعریف شده

- نکته ۱ - مقدار اولیه ۱۱۷
- نکته ۲ - داده‌ی نوع Boolean ۱۱۸
- نکته ۳ - ایراد نوع bit و bit_vector ۱۱۹
- نکته ۴ - داده نوع std_logic و std_ulogic ۱۱۹
- نکته ۵ - فرق std_logic با std_ulogic ۱۱۹
- نکته ۶ - داده نوع Integer ۱۲۰
- نکته ۷ - داده نوع floating point ۱۲۱
- نکته ۸ - داده نوع physical ۱۲۱
- نکته ۹ - نحوه مشخص کردن طول بردار یا آرایه برای داده نوع Array ۱۲۲
- ۲-type های جدید و دلخواهی که توسط خود کاربر تعریف می‌شوند ۱۲۳
- ۱-۲: نحوه معرفی و ساختن یک نوع جدید ۱۲۳
- ۲-۲: نحوه ساختن type های فرعی ۱۲۳
- ۲-۲: نوع داده‌ی چند بعدی ۱۲۴
- ۲-۴: نوع‌های داده‌ی گزارشی یا Record ۱۲۵
- روشهای مختلف مقداردهی ۱۲۶
۱. روشهای متنوع مقداردهی به بردارها ۱۲۶
- روش ۱- با میناهای مختلف برای بردارها ۱۲۶
- روش ۲- روش وابسته به موقعیت برای بردارها ۱۲۶
- روش ۳- مشخص شده به کمک شماره اندیس هر بیت ۱۲۶
- روش ۴- متراکم کردن به کمک دستور (مقدار => others) ۱۲۶
- روش ۵- مقداردهی به کمک علامت الحاق (&) ۱۲۶
- روش ۶- مقداردهی به برشی از یک آرایه (slice) ۱۲۷
۲. مقداردهی همزمان به چند سیگنال ۱۲۷
۱. روشهای جدید مقداردهی فقط برای اعداد Integer و Floating point ۱۲۷
- تبدیل نوعها به یکدیگر ۱۲۷
- انواع عملگرها ۱۲۸
۱. عملگرهای رابطهای ۱۲۸
۲. عملگرهای منطقی ۱۲۹
۳. عملگرهای محاسباتی ۱۲۹
۴. عملگرهای شیفت دهنده ۱۲۹
- ساختارهای زبانی Concurrent و sequential ۱۳۱
- بلوک‌های دستوری و عملیات مجاز در ناحیه همزمان VHDL ۱۳۱
- بلوک‌های دستوری و عملیات مجاز در ناحیه ترتیبی VHDL ۱۳۱

۱۳۲.....	دستورات مشترک بین ساختارهای ترتیبی و همزمان VHDL
۱۳۳.....	خودآزمایی

۱۳۵.....	فصل ۷: مدلسازی رفتاری Data Flow
۱۳۷.....	مدلسازی رفتاری با عبارات همزمان
۱۳۷.....	۱. دستورات ساده همزمان
۱۳۷.....	مثال (۱) جمعگر عمومی با بیت نقلی
۱۳۸.....	مثال (۲) حافظه فقط خواندنی ROM: "Read Only Memory"
۱۳۹.....	مثال (۳) ضرب کننده ابیتی
۱۳۹.....	۲. عبارات شرطی همزمان
۱۳۹.....	الف- دستور مقداردهی شرطی when - else
۱۴۰.....	ب- دستور مقداردهی انتخابی with - select
۱۴۲.....	خودآزمایی

۱۴۳.....	فصل ۸: مدلسازی رفتاری با عبارات ترتیبی "Algorithmic Modeling"
۱۴۵.....	مقدمه
۱۴۵.....	۱- عبارت process
۱۴۵.....	بخش اعلانات process (قبل از begin)
۱۴۶.....	Signal در داخل پروسس
۱۴۸.....	عبارت Wait
۱۵۱.....	۱- عبارت if
۱۵۱.....	۲- عبارت case
۱۵۱.....	عبارت NULL
۱۵۲.....	حلقه‌های تکرار
۱۵۲.....	۱- حلقه FOR
۱۵۳.....	۲- حلقه while
۱۵۴.....	۳- حلقه LOOP
۱۵۴.....	دستورات انتقال کنترل در داخل حلقه‌ها
۱۵۴.....	۱- دستور شرطی exit
۱۵۴.....	۲- دستور شرطی Next when...
۱۵۴.....	نحوه دسترسی به خصوصیات سیگنال‌ها
۱۵۵.....	انواع process
۱۵۵.....	۱- پروسس‌های ترکیبی: "Combinational Processes"

۱۵۶	به مثالهایی از پروسس ترکیبی توجه کنید
۱۶۶	۱- پروسس‌های کلاک‌دار "Clocked Processes"
۱۶۶	نحوه توصیف پالس ساعت در پروسس‌های کلاک‌دار
۱۶۷	انواع Reset
۱۶۷	۱- reset آسنکرون یا پر قدرت
۱۶۸	۲- reset سنکرون یا ضعیف
۱۶۸	به مثالهایی از پروسس کلاک‌دار توجه کنید
۱۶۸	فلیپ_فلپ
۱۶۹	انواع شمارنده ها
۱۷۵	حافظه RAM یا "Random Access Memory"
۱۷۷	نحوه دسترسی به منابع متغیرها، خارج از process
۱۷۸	نحوه کار کردن با LCD
۱۸۱	نحوه کنترل موتور پله‌ای
۱۸۶	Pulse Counter
۱۸۷	Clock Divider
۱۸۸	خودآزمایی
۱۹۵	فصل ۹: مدلسازی ساختاری "Structural Modeling"
۱۹۷	مقدمه
۱۹۹	۱- معرفی Component
۱۹۹	۲- دستور port map
۲۰۰	خروجی‌های متصل نشده یا OPEN
۲۰۱	ورودی‌های وصل نشده یا بی‌استفاده
۲۰۸	دستور Generic map
۲۱۱	توصیف گیت AND عمومی
۲۱۲	توصیف گیت OR عمومی
۲۱۳	دستور For - Generate
۲۱۴	دستور IF- generate
۲۱۷	خودآزمایی
۲۱۹	فصل ۱۰: زیربرنامه‌ها و بسته‌ها
۲۲۱	زیربرنامه‌ها
۲۲۱	۱- function

۲۲۲	۲- procedure ها
۲۲۳	بسته یا Package
۲۲۴	نحوه نوشتن زیر برنامه ها در داخل package
۲۲۵	نحوه نوشتن زیر برنامه در داخل بخش architecture و نحوه استفاده از آن
۲۳۱	فصل ۱۱: آموزش کار با نرم افزار ISE
۲۳۲	مقدمه
۲۳۳	پروژه ۱
۲۳۳	آغاز به کار با ISE
۲۳۴	ایجاد سورس فایل HDL
۲۳۷	ادامه مثال به روش ساختاری
۲۳۹	شبیه سازی طراحی
۲۴۵	پیماده سازی طراحی
۲۴۵	مرحله ۲: انتساب پورت های طرح به پایه های تراشه
۲۴۷	مرحله ۳: دانلود طرح روی برد آموزشی CPLD Xc9572
۲۵۰	پروژه ۲: کار با محیط شماتیک
۲۵۸	پروژه ۳: استفاده از قالب های زبانی آماده
۲۶۱	تنظیمات پالس کلاک، جهت شبیه سازی
۲۶۴	ایجاد محدودیت های زمان بندی
۲۷۰	خودآزمایی
۲۷۱	فصل ۱۲: ساخت پروگرامر و برد آموزشی
۲۷۲	مقدمه
۲۷۳	ساخت مدار پروگرامر JTAG
۲۷۴	آشنایی با قطعات و المانهای مورد نیاز برای پروگرامر
۲۷۹	آشنایی با قطعات و المانهای مورد نیاز برای ورودی خروجی ها
۲۸۷	گزارش ساخت
۲۸۷	گام اول: ساخت نمونه اولیه بر روی برد برد
۲۸۹	گام دوم: نحوه طراحی PCB مدار با نرم افزار Altium Designer
۲۹۴	گام سوم: ساخت برد اصلی
۲۹۷	ترفندهای جلوگیری از نویزپذیری در بردهای FPGA
۲۹۹	مراجع