

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

ریزپردازنده Z80 (جلد ۲)

مؤلف:

رامش . س . گوانکار

مترجمین:

فرزان خطیب

محمد جوادیان صراف

گوانکار، رامش
ریزپردازنده Z80 (ژد ۸۰) / مؤلف: رامش. س. گوانکار، مترجمین: فرزانه خطیب - محمد جوادیان
صراف - مشهد: سخن گستر، دانشگاه آزاد اسلامی، معاونت پژوهشی، ۱۳۸۵.
۲ ج: مصور، جدول.

ISBN: 964-477-144-3: (دوره)
ISBN: 964-477-145-1: (ج. ۱)
ISBN: 964-477-146-X: (ج. ۲)

فهرست نویسی بر اساس اطلاعات فیبا.
The Z80 microprocessor: architecture interfacing, programming, and design, c 1993.
۱. ریزپردازنده زای ۷۷ زد هشتاد. الف. جوادیان صراف، محمد، ۱۳۴۵ - مترجم. ب. خطیب، فرزانه،
۱۳۴۸ - مترجم. ج. دانشگاه آزاد اسلامی، معاونت پژوهشی. د. عنوان.
۵۰۴ QA ۷۶ / ۸۱ / ۲ ۴۲
۱۳۸۵
کتابخانه ملی ایران
۱۱۶۵ ز ۲
م ۸۵۴۶۲۲۲



ناشر :	نشر سخن گستر و معاونت پژوهشی دانشگاه آزاد اسلامی مشهد
نام کتاب :	ریزپردازنده Z80 (جلد دوم)
مؤلف :	رامش. س. گوانکار
مترجمین :	فرزانه خطیب - محمد جوادیان صراف
حروفچینی و صفحه آرایی :	واحد حروفچینی سخن گستر
شمارگان :	۱۰۰۰ جلد
نوبت چاپ :	اول / ۸۵
چاپ :	چاپخانه ژیان
قیمت (دوره) :	۶۵۰۰ تومان
شابک (دوره) :	۹۶۴-۳۷۷-۱۳۴-۳
شابک (ج ۲) :	۹۶۴-۳۷۷-۱۳۶-X

مرکز پخش: مشهد- خیابان راهنمایی - جنب دانشکده علوم - نمایشگاه

و فروشگاه کتاب دانشگاه آزاد اسلامی مشهد تلفن: ۸۴۳۲۶۸۷

مقدمه مترجمین

Z80 یکی از قویترین ریزپردازنده‌های ۸ بیتی است که علاوه بر کاربرد گسترده آن در صنعت در امر آموزش نیز بواسطه گستردگی مجموعه دستورالعمل‌ها، انواع مختلف وقفه و درخواست‌های خارجی که پشتیبانی می‌کند، سرعت بالا و سازگاری آن با تراشه‌های جانبی یکی از بهترین گزینه‌هاست. کتاب حاضر که بخوبی خلاء موجود در خصوص یک کتاب درسی مناسب برای این تراشه را رفع می‌کند، علاوه بر توضیح کامل مجموعه دستورالعمل‌ها و مدل سخت‌افزاری این تراشه به واسطه‌گری آن با تراشه‌های دیگر و شیوه استفاده آن در کاربردهای عملی پرداخته است. یکی از مزایای این کتاب ارائه تعداد بسیاری مثال حل شده و کاربردهای عملی چه در زمینه نرم‌افزار تراشه و چه در زمینه سخت‌افزار آن و واسطه‌گری آن با تراشه‌ها و ورودی خروجی‌های مرسوم یک سیستم مبتنی بر ریزپردازنده است. این کتاب برای کلیه دانشجویان کارشناسی در درس ریزپردازنده و یا کارشناسی ارشد در درس مدارهای واسطه پیشنهاد می‌شود.

برخود لازم می‌دانیم بدینوسیله از مساعدت‌های معاونت محترم پژوهشی دانشگاه آزاد اسلامی واحد مشهد در امر چاپ این کتاب قدردانی نماییم. همچنین از زحمات انتشارات سخن‌گستر در خصوص حروفچینی و چاپ کتاب تشکر می‌نماییم. امید است که این تلاش کوچک مقبول جامعه دانشگاهی کشور عزیزمان قرار گیرد.

محمد جوادیان صراف (m.j.sarraf@mshdiau.ac.ir)

فرزان خطیب

اعضای هیئت علمی گروه برق دانشگاه آزاد اسلامی واحد مشهد

فهرست مطالب

بخش ۳: عناصر واسط، ابزارهای I/O قابل برنامه‌ریزی، کاربرد و طراحی	۱۵
فصل ۱۲: وقفه	۲۱
۱.۱۲ اصول پایه در I/O با وقفه	۲۲
۱.۱.۱۲ دید کلی از وقفه‌های Z80	۲۴
۲.۱.۱۲ فرآیند وقفه در حالت	۲۷
۳.۱.۱۲ دستور شروع مجدد و حالت	۲۹
۴.۱.۱۲ سیکل‌های ماشین تقاضا و پاسخ وقفه	۳۰
۲.۱۲ توضیح: پیاده‌سازی وقفه‌ی Z80 در حالت	۳۲
۱.۲.۱۲ شرح مسأله	۳۲
۲.۲.۱۲ طراحی مدار	۳۴
۳.۲.۱۲ عمل وقفه	۳۴
۴.۲.۱۲ بررسی وقفه روی یک سیستم ریز کامپیوتر	۳۵
۴.۲.۱۲ نکاتی در پیاده‌سازی وقفه	۳۶
۳.۱۲ توضیح: ارتباط‌دهی مبدل A/D با وقفه‌ی حالت ۱	۳۹
۱.۳.۱۲ فرآیند وقفه در حالت ۱	۴۰
۲.۳.۱۲ ارتباط‌دهی A/D	۴۰
۳.۳.۱۲ مدار واسط	۴۱
۴.۳.۱۲ برنامه	۴۳
۴.۱۲ وقفه‌ی حالت ۲	۴۴
۱.۴.۱۲ فرآیند وقفه در حالت ۲	۴۵
۵.۱۲ وقفه غیرقابل صرف‌نظر	۴۷
۱.۵.۱۲ فرآیند وقفه‌ی غیرقابل صرف‌نظر	۴۷

۴۸	وقفه‌های چندگانه و الویت‌بندی	۶.۱۲
۴۹	روش سرکشی	۱.۶.۱۲
۵۱	روش بردار وقفه	۲.۶.۱۲
۵۴	خلاصه	
۵۶	پرسش	
۶۰	فصل ۱۳: ابزارهای واسط قابل برنامه‌ریزی	
۶۱	اصول پایه‌ی عناصر قابل برنامه‌ریزی	۱.۱۳
۶۲	قابل برنامه‌ریزی کردن فرستنده/گیرنده 74LS245	۱.۱.۱۳
۶۵	ابزار ورودی/خروجی موازی Z80 (PIO)	۲.۱۳
۶۵	سیگنال‌های Z80 PIO	۱.۲.۱۳
۷۱	کلمه کنترل	۲.۲.۱۳
۷۴	حالت ۰، ۱ و ۲ با سیگنال‌های کنترل دو طرفه و وقفه I/O	۳.۱۳
۷۴	حالت ورودی ۱ با سیگنال کنترل دو طرفه	۱.۴.۱۳
۷۵	حالت خروجی ۰ و سیگنال‌های دو طرفه	۲.۳.۱۳
۷۸	حالت ۲: انتقال داده‌ی دو طرفه	۴.۳.۱۳
۷۹	الویت وقفه	۵.۳.۱۳
۸۰	حالت ۳: حالت یبئی	۴.۱۳
۸۵	تشریح: ارتباط‌دهی صفحه‌کلید و نمایشگر هفت قسمتی	۵.۱۳
۸۶	شرح برنامه	۱.۵.۱۳
۸۶	تحلیل مسأله	۲.۵.۱۳
۸۸	صفحه‌کلید	۳.۵.۱۳
۹۱	نمایشگر هفت قسمتی	۴.۵.۱۳
۹۳	برنامه	۵.۵.۱۳
۹۴	توضیحات و روش‌های دیگر	۶.۵.۱۳
۹۴	صفحه‌کلید ماتریسی	۷.۵.۱۳
۹۶	مالتی‌پلکس کردن و جاروب صفحه	۸.۵.۱۳
۹۸	تشریح: انتقال داده دو طرفه بین دو ریز کامپیوتر توسط PIO در حالت ۲	۶.۱۳
۹۹	شرح مسأله	۱.۶.۱۳

۹۹	تحلیل برنامه.....	۲.۶.۱۳
۱۰۱	توصیف سخت‌افزاری.....	۳.۶.۱۳
۱۰۲	برنامه.....	۴.۶.۱۳
۱۰۷	ابزار واسط قابل برنامه‌ریزی 8255A.....	۷.۱۳
۱۰۸	نمودار 8255A.....	۱.۷.۱۳
۱۱۱	حالت ۰: ورودی و خروجی ساده.....	۲.۷.۱۳
۱۱۱	حالت BSR.....	۳.۷.۱۳
۱۱۳	تشریح: ارتباط‌دهی مبدل A/D با استفاده از 8255 در حالت ۰ و BSR شرح مسأله.....	۴.۷.۱۳
۱۱۶	حالت ۱: ورودی یا خروجی با کنترل دو طرفه.....	۵.۷.۱۳
۱۲۱	حالت ۲: انتقال داده‌ی دو طرفه.....	۶.۷.۱۳
۱۲۱	مقایسه‌ی 8255A و Z80 PIO.....	۷.۷.۱۳
۱۲۲	تشریح: ارتباط‌دهی یک موتور گامزن.....	۸.۱۳
۱۲۳	شرح مسأله.....	۱.۸.۱۳
۱۲۳	سخت‌افزار.....	۲.۸.۱۳
۱۲۶	برنامه.....	۳.۸.۱۳
۱۲۷	خلاصه.....	
۱۲۸	تمرینات.....	
۱۳۴	فصل ۱۴: زمان‌سنج و شمارنده‌ی قابل برنامه‌ریزی.....	
۱۳۵	Z80 CTC مدار شمارنده / زمان‌سنج.....	۱.۱۴
۱۳۶	ارتباط‌دهی CTC.....	۱.۱.۱۴
۱۳۹	برنامه‌ریزی CTC.....	۲.۱.۱۴
۱۴۲	استفاده از وقفه در CTC.....	۳.۱.۱۴
۱۴۵	خواص وقفه.....	۴.۱.۱۴
۱۴۶	کاربردهای شمارنده و زمان‌سنج.....	۵.۱.۱۴
۱۴۷	تشریح: طراحی مدار مولد میزان بد با استفاده از CTC در حالت زمان‌سنج.....	۲.۱۴
۱۴۷	صورت مسأله.....	۱.۲.۱۴
۱۴۷	تحلیل مسأله.....	۲.۲.۱۴
۱۵۰	تشریح: استفاده از CTC در حالت شمارنده با وقفه.....	۳.۱۴

۱۵۱	۱.۳.۱۲	صورت مسأله
۱۵۱	۲.۳.۱۴	تحلیل مسأله
۱۵۲	۳.۳.۱۴	آماده‌سازی CTC در حالت شمارنده
۱۵۳	۴.۳.۱۴	برنامه
۱۵۵	۴.۱۴	زمان‌سنج بازه‌ای قابل برنامه‌ریزی 8254
۱۵۵	۱.۴.۱۴	بلوک دیاگرام 8254
۱۵۸	۲.۴.۱۴	برنامه‌ریزی 8254
۱۶۰	۳.۴.۱۴	8254 به عنوان مولد موج مربعی
۱۶۲	۴.۴.۱۴	حالات و وضعیت
۱۶۴	۵.۴.۱۴	مقایسه‌ی CTC Z80 و 8254
۱۶۵		خلاصه
۱۶۶		مسائل
۱۶۸		فصل ۱۵: I/O سریال و انتقال داده
۱۷۰	۱.۱۵	اصول پایه در I/O سری
۱۷۰	۱.۱.۱۵	لوازم ارتباطی
۱۷۱	۲.۱.۱۵	قالب I/O سری و لوازم
۱۷۳	۳.۱.۱۵	بررسی خطا در انتقال داده
۱۷۶	۴.۱.۱۵	انتقال داده روی خط تلفن
۱۷۷	۵.۱.۱۵	استانداردهای I/O سریال
۱۸۱	۶.۱.۱۵	دوره‌ی اصول I/O سریال و رسیدن به پیاده‌سازی
۱۸۳	۲.۱۵	I/O سریال آسنکرون کنترل شده با نرم‌افزار
۱۸۴	۱.۲.۱۵	انتقال داده‌ی سریال
۱۸۵	۲.۲.۱۵	دریافت داده‌ی سریال
۱۸۷	۳.۱۵	برنامه‌ریزی مدار واسطه 8251A: روال سخت‌افزاری I/O سریال
۱۸۷	۱.۳.۱۵	واسطه‌ی ارتباطی قابل برنامه‌ریزی 8251 A: دید کلی
۱۸۸	۲.۳.۱۵	مدار منطقی کنترل خواندن/نوشتن و ارتباطدهی
۱۹۳	۳.۳.۱۵	بخش فرستنده
۱۹۴	۴.۳.۱۵	بخش گیرنده

۱۹۴	برنامه‌ریزی A 8251	۵.۳.۱۵
۱۹۹	تشریح: ارتباط‌دهی پایانه RS-232 با استفاده از A 8251 در حالت سرکشی	۴.۱۵
۲۰۰	شرح مسأله	۱.۴.۱۵
۲۰۱	سیگنال‌های RS-232C	۲.۴.۱۵
۲۰۲	برنامه (شکل ۱۵.۱۵ را ملاحظه کنید)	۳.۴.۱۵
۲۰۲	دریافت داده	۴.۴.۱۵
۲۰۴	کنترل‌کننده‌های سریال ورودی/خروجی: Z80 SIO و DART	۵.۱۵
۲۰۵	Z80 SIO و DART: نظر کلی	۱.۵.۱۵
۲۰۸	مدار منطقی کنترل خواندن/نوشتن و ارتباط‌دهی	۲.۵.۱۵
۲۱۱	بخش فرستنده و گیرنده	۳.۵.۱۵
۲۱۴	برنامه‌ریزی SIO و DART	۴.۵.۱۵
۲۱۹	SIO (DART) در حالت وقفه	۵.۵.۱۵
۲۲۳	تشریح: ارتباط‌دهی پایانه‌ی RS-232 با استفاده از DART (SIO) در حالت وقفه	۶.۱۵
۲۲۳	شرح مسأله	۱.۶.۱۵
۲۲۳	تحلیل مسأله	۲.۶.۱۵
۲۲۵	خلاصه	
۲۲۶	تعریف اصطلاحات	
۲۲۷	تمرینات	
۲۳۱	فصل ۱۶: نکات مهم در اصول حافظه و DMA	
۲۳۲	ارتباط‌دهی حافظه توسط زمان‌های انتظار	۱.۱۶
۲۳۳	سیکل‌های ماشین Z80 و زمان دسترسی به حافظه	۱.۱.۱۶
۲۳۴	تولید زمان‌های انتظار	۲.۱.۱۶
۲۳۷	ارتباط‌دهی حافظه دینامیکی	۲.۱۶
۲۳۸	حافظه دینامیک: معماری و آدرس‌دهی	۱.۲.۱۶
۲۴۱	طراحی مدار و تولید سیگنال‌های زمان‌بندی برای حافظه دینامیک	۲.۲.۱۶
۲۴۴	بازسازی حافظه دینامیک	۳.۲.۱۶
۲۴۶	تشریح: ارتباط‌دهی 2118- حافظه دینامیکی ۱۶K R/W به Z80	۱۳.۶
۲۴۶	شرح مسأله	۱.۳.۱۶

۲۴۶	تحلیل مسأله	۲.۳.۱۶
۲۴۷	مدرا واسط و عملکرد آن	۳.۳.۱۶
۲۵۱	توسعه آدرس‌دهی حافظه به روش بانک کلیدها	۴.۱۶
۲۵۱	اصول بانک کلیدها	۱.۴.۱۶
۲۵۲	ارتباط‌دهی حافظه توسط مدار بانک کلیدها	۲.۴.۱۶
۲۵۳	دسترسی مستقیم به حافظه (DMA) و کنترل‌کننده‌ی DMA	۵.۱۶
۲۵۶	کنترل‌کننده‌ی Z80 DMA	۱.۵.۱۶
۲۵۸	ارتباط‌دهی کنترل‌کننده‌ی Z80 DMA	۲.۵.۱۶
۲۵۹	برنامه‌ریزی کنترل‌کننده‌ی DMA	۳.۵.۱۶
۲۶۱	فرآیند انتقال داده در DMA	۴.۵.۱۶
۲۶۱	خلاصه	
۲۶۳	تمرینات	
۲۶۵	فصل ۱۷: طراحی تولیداتی بر پایه ریزپردازنده	
۲۶۶	طراحی سیستم‌های مبتنی بر ریزپردازنده	۱.۱۷
۲۶۷	تحلیل سیستم	۱.۱.۱۷
۲۶۹	طراحی Z80 MPU	۲.۱۷
۲۶۹	گذرگاه آدرس	۱.۲.۱۷
۲۷۱	گذرگاه داده	۲.۲.۱۷
۲۷۱	گذرگاه کنترل	۳.۲.۱۷
۲۷۳	ملزومات فرکانس و توان	۴.۲.۱۷
۲۷۵	سیگنال‌های تحریک خارجی	۵.۲.۱۷
۲۷۶	طراحی حافظه	۳.۱۷
۲۷۷	طراحی حافظه: شرح مسأله	۱.۳.۱۷
۲۷۹	نکات طراحی برای رمزگشایی آدرس	۲.۳.۱۷
۲۸۱	جدول حافظه‌ی 2732 EPROM	۳.۳.۱۷
۲۸۱	جدول حافظه‌ی 2764 EPROM	۴.۳.۱۷
۲۸۲	جدول حافظه‌ی 6116 R/W	۵.۳.۱۷
۲۸۲	طراحی حافظه و اصول BYTEWYDE	۶.۳.۱۷

۲۸۳	رمزگشایی آدرس توسط PROM	۷.۳.۱۷
۲۸۵	طراحی صفحه‌ی نمایش جاروب شده	۴.۱۷
۲۸۵	اصول پایه	۱.۴.۱۷
۲۸۶	مدار واسط	۲.۴.۱۷
۲۸۸	برنامه	۳.۴.۱۷
۲۹۰	ارتباطدهی صفحه‌کلید ماتریسی	۵.۱۷
۲۹۰	اصول پایه	۱.۵.۱۷
۲۹۲	مدار واسط	۲.۵.۱۷
۲۹۳	برنامه	۳.۵.۱۷
۲۹۸	روش‌های سخت‌افزاری برای ارتباطدهی صفحه‌کلید ماتریسی و صفحه نمایش	۴.۵.۱۷
۳۰۱	طراحی آزمایشگر IC	۶.۱۷
۳۰۲	اصول پایه‌ی آزمایشگر IC	۱.۶.۱۷
۳۰۵	طراحی سخت‌افزار	۲.۶.۱۷
۳۰۷	تعیین بخش‌های نرم‌افزار	۳.۶.۱۷
۳۱۱	ارتباط نرم‌افزار سخت‌افزار	۴.۶.۱۷
۳۱۲	ساخت و بررسی عناصر عمومی	۵.۶.۱۷
۳۱۴	توسعه و ابزارهای عیب‌یابی	۷.۱۷
۳۱۴	شبیه ساز مدار	۱.۷.۱۷
۳۱۶	تحلیگر حالت منطقی	۲.۷.۱۷
۳۱۷	تحلیل‌گر نتیجه	۳.۷.۱۷
۳۱۷	خلاصه	
۳۱۷	تمرین	
۳۱۹	پیشرفت در تکنولوژی ریزپردازنده	فصل ۱۸:
۳۲۰	میکروکنترلرهای تک تراشه	۱.۱۸
۳۲۱	ریزکامپیوتر Z8	۱.۱.۱۸
۳۲۲	خانواده‌ی MCS-51	۲.۱.۱۸
۳۲۴	ریزپردازنده‌های ۱۶ و ۳۲ بیتی	۲.۱۸
۳۲۴	i8086/88	۱.۲.۱۸

۳۲۹	Zilog Z8000	۲.۲.۱۸
۳۳۰	Motorola MC68000	۳.۲.۱۸
۳۳۲	Intel 80286	۴.۲.۱۸
۳۳۲	ریزپردازنده‌های ۳۲ بیتی	۵.۲.۱۸
۳۳۴	ریزپردازنده‌های ۸ و ۱۶ بیتی یکپارچه	۳.۱۸
۳۳۵	HD64180 هیتاچی	۱.۳.۱۸
۳۳۶	Z280 زایلوگ	۲.۳.۱۸
۳۳۷	اینتل 80186 / 80188	۳.۳.۱۸
۳۳۷	شاخه‌های تکنولوژی	۴.۱۸
۳۴۰	خلاصه	
۳۴۲	ضمیمه الف: مجموعه دستورالعمل‌های Z80	
۳۴۳	پرچم	
۳۶۱	ضمیمه ب: سیستم نمایش اعداد	
۳۶۲	ب.۱ تبدیل اعداد	
۳۶۴	ب.۲ مکمل ۲ و اعمال محاسباتی	
۳۷۳	ب.۳ محاسبات مدول-۲	
۳۷۵	ضمیمه پ: کد ASCII	
۳۷۸	ضمیمه ت: شمای منطقی و آرایش پایه‌های ابزارهای منطقی و نمایشگر	
۳۷۹	ت.۱ شمای منطقی	
۸۱	ت.۲ ابزارهای نمایشگر و منطقی انتخاب شده: آرایش پایه‌ها و علامت منطقی	
۳۹۰	ضمیمه ث: مبدل‌های داده	
۳۹۱	ث.۱ مبدل‌های دیجیتال به آنالوگ (D/A)	
۳۹۱	ث.۱.۱ مفاهیم	
۳۹۳	ث.۱.۲ مدارهای مبدل D/A	

۳۹۷		مبدل‌های آنالوگ به دیجیتال (A/D)	ث.۲
۳۹۷		مفاهیم	ث.۲.۱
۳۹۸			ث.۲.۲
۴۰۱		مبدل‌های A/D به صورت انتگرال‌گیر	ث.۲.۳
۴۱۳		ضمیمه ج: خلاصه دستورات Z80	
۴۱۴		خلاصه عملیات پرچم	