زبان توصیف سخت افزار VHDL و مبانی FPGA

(مباحث ویژه در مهندسی برق و کامپیوتر)

حسین پورقاسم

(عضو هیئت علمی دانشگاه آزاد اسلامی واحد نجف آباد)

امید شریفی تهرانی

محمد اشتری

■□ دانشگاه آزاد اسلامی واحد نجف آباد □■

www.ketab.ir

سرشناسه	:	پورقاسم، حسین، ۱۳۵۸ -
عنوان و نام پدیدآور	:	زبان توصیف سخت‌افزار VHDL و مبانی FPGA (مباحث ویژه در مهندسی برق و کامپیوتر)/ حسین پورقاسم ، امید شریفی‌تهرانی ، محمد اشتری.
مشخصات نشر	:	نجف آباد: دانشگاه آزاد اسلامی (نجف‌آباد)، ۱۳۹۰.
مشخصات ظاهری	:	۲۶۰ص.: مصور ، جدول.
شابک	:	978-964-10-0574-2
یادداشت	:	کتابنامه.
موضوع	:	تراشه‌های برنامه‌پذیر اف. پی. جی. ا
موضوع	:	پیش‌نمونه‌های مهندسی
موضوع	:	وی. اچ. دی. ال (زبان توصیفی سخت‌افزار)
شناسه افزوده	:	شریفی تهرانی، امید، ۱۳۶۳ -
شناسه افزوده	:	اشتری، محمد، ۱۳۶۴ -
شناسه افزوده	:	دانشگاه آزاد اسلامی، واحد نجف‌آباد
رده بندی کنگره	:	TK ۷۸۹۵/ت۴ ۹پ ۱۳۹۰
رده بندی دیویی	:	۶۲۱/۳۹۵
شماره کتابشناسی ملی	:	۲۴۱۲۵۷۱

www.ketab.ir

زبان توصیف سخت‌افزار VHDL و مبانی FPGA

مولفین : ..... دکتر حسین پور قاسم – مهندس امید شریفی تهرانی

..... مهندس محمد اشتری

ناشر : ..... انتشارات دانشگاه آزاد اسلامی واحد نجف‌آباد

نوبت چاپ : ..... اول

سال نشر : ۱۳۹۰

شمارگان: ..... ۲۰۰۰ جلد

تعداد صفحات : ..... ۲۶۰ ص

لیتوگرافی : ..... ثامن

چاپ: ..... کنکاش

صحافی : ..... سید

ناظر فنی : ..... سید محسن کاظمی

قطع چاپ : ..... وزیری

قیمت : ..... ۵۰۰۰ تومان

شابک : ۹۷۸-۹۶۴-۱۰-۰۵۷۴-۲

نشانی : نجف آباد، دانشگاه آزاد اسلامی واحد نجف آباد،معاونت پژوهشی، مرکز انتشارات، تلفن: ۲۲۹۱۱۱۰-۰۳۳۱

حق چاپ و هر گونه کپی برداری برای ناشر محفوظ است.

■□ فهرست ■□

فصل اول

■□۱-۱- قابلیت برنامه ریزی ۱۵
■□۱-۲- معرفی PLD ۱۷
■□۱-۲-۱- امنیت طرح ۱۷
■□۱-۲-۲- تراشه های قابل برنامه ریزی ۱۷
■□۱-۲-۳- چگونه می توان یک اتصال را روی تراشه تغییر داد ۱۷
■□۱-۲-۴- روش های دیگر آرایش دهی چه می باشد؟ ۱۹
■□۱-۳- آشنایی با PLD ۲۲
■□۱-۳-۱- PLD ایده آل ۲۲
■□۱-۳-۲- اولین PLD ۲۲
■□۱-۳-۳- ساختمان PLA چه می باشد؟ ۲۳
■□۱-۴- CPLD ۲۵
■□۱-۵- نگاه دقیق تری به CPLD ۲۸
■□۱-۵-۱- کارآیی CPLD ها ۲۸
■□۱-۵-۲- قدم بعدی چیست؟ ۳۰
■□۱-۶- اختراع FPGA ۳۱
■□۱-۶-۱- محدودیت CPLD ۳۱
■□۱-۶-۲- FPGA ۳۱
■□۱-۶-۳- FPGA ها چگونه آرایش می پذیرند؟ ۳۳
■□۱-۶-۴- FPGA های دارای SRAM ۳۳
■□۱-۶-۵- FPGA های دارای آنتی فیوز ۳۴
■□۱-۶-۶- چرا آنتی فیوز ؟ ۳۵
■□۱-۷- به کجا رسیده ایم؟ ۳۶

فصل دوم

■□۲-۱- مراحل طراحی سیستم توسط تراشه‌های برنامه‌پذیر ۴۱
■□۲-۱-۱- ایجاد طرح ۴۱

www.ketab.ir

■□۲-۱-۳- شبیه‌سازی ۴۳
■□۲-۱-۳- ترکیب طرح ۴۴
■□۲-۱-۴- پیاده‌سازی ۴۴
■□۲-۱-۵- برنامه‌ریزی تراشه ۴۵

فصل سوم

■□۳- مفاهیم و ساختارهای زبان VHDL ۴۹
■□۳-۱- تاریخچه ۴۹
■□۳-۲- موجودیت ۵۱
■□۳-۳- معماری ۵۳
■□۳-۴- مفهوم همزمانی ۵۵
■□۳-۵- عبارات انتساب سیگنال همزمان ۵۷
■□۳-۵-۱- انتساب سیگنال ساده ۵۷
■□۳-۵-۲- انتساب سیگنال شرطی ۵۷
■□۳-۵-۳- انتساب سیگنال انتخابی ۵۸
■□۳-۶- پروسه‌ها ۶۰
■□۳-۶-۱- ساختارها و عبارات مورد استفاده در پروسه‌ها ۶۲
■□۳-۶-۱-۱- عبارت IF ۶۲
■□۳-۶-۱-۲- عبارت case ۶۴
■□۳-۶-۱-۳- عبارت null ۶۶
■□۳-۶-۱-۴- عبارت wait ۶۶
■□۳-۷- عناصر مورد استفاده در زبان VHDL ۶۷
■□۳-۸- انواع داده‌ها در زبان VHDL ۷۱
■□۳-۹- تبدیل انواع داده‌ها ۸۰
■□۳-۱۰- ویژگیهای سیگنال و داده‌ها ۸۱
■□۳-۱۱- عملگرها در زبان VHDL ۸۳
■□۳-۱۲- توصیفهای جریان داده، رفتاری و ساختاری ۸۸
■□۳-۱۳- نمونه سازی اجزا ۸۹
■□۳-۱۴- ساختارهای تکرار ۹۴
■□۳-۱۴-۱- عبارات حلقه ۹۴

www.ketab.ir

■□۳-۱۴-۲- عبارت Generate ۹۷
■□۳-۱۴-۳- توابع ۹۹
■□۳-۱۴-۴- رویه‌ها ۱۰۲
■□۳-۱۵- بسته‌ها و کتابخانه‌ها ۱۰۴
■□۳-۱۶- مدلسازی ماشینهای حالت ۱۰۷
■□۳-۱۷- عبارت Alias ۱۱۱
■□۳-۱۸- عبارت و ساختارهای مورد استفاده در شبیه‌سازی ۱۱۲
■□۳-۱۸-۱- مدل کردن تاخیر مدار ۱۱۲
■□۳-۱۸-۲- عبارت Assert ۱۱۴
■□۳-۱۸-۳- بسترهای آزمایش ۱۱۴

فصل چهارم

■□۴-۱- معرفی واحد DCM در تراشه های FPGA (سری SPARTAN-3E) ۱۲۱
■□۴-۱-۱- Digital Clock Managers (DCMs) ۱۲۲
■□۴-۱-۲- وظایف واحد DCM ۱۲۲
■□۴-۱-۳- بی‌ثباتی کلاک (Clock Jitter) ۱۲۳
■□۴-۱-۴- ضرب و تقسیم فرکانس ۱۲۳
■□۴-۱-۵- انتقال فاز ۱۲۳
■□۴-۱-۶- اجزای DCM ۱۲۴
■□۴-۱-۷- واحد DLL ۱۲۴
■□۴-۱-۸- پالس های ساعت ورودی و خروجی DLL ۱۲۵
■□۴-۱-۹- واحدDigital Frequency Synthesizer (DFS) ۱۲۸
■□۴-۱-۱۰- خروجی های DFS ۱۲۹
■□۴-۱-۱۱- DFS Attributes ۱۲۹
■□۴-۱-۱۲- فرکانس خروجیDFS ۱۳۰
■□۴-۱-۱۳- عملکرد DFS همراه با DLL و بدون DLL ۱۳۰
■□۴-۱-۱۴- اتصالات پایه های ورودی ۱۳۰
■□۴-۱-۱۵- سیگنال های وارد شونده به تراشه ۱۳۱
■□۴-۱-۱۶- اتصالات در پایه های معمولی ۱۳۱

www.ketab.ir

■□۴-۱-۱۷- اتصالات در پایه های پالس ساعت ۱۳۱
■□۴-۱-۱۸- اتصالات پایه های ورودی پالس ساعت ۱۳۴
■□۴-۱-۱۹- المان BUFGMUX ۱۳۵
■□۴-۲- موارد اضافه شده در VHDL93 ..... ۱۳۸

فصل پنجم

■□۵-۱- مروری بر هسته تقسیم کننده FPGAهای Xilinx ۱۴۵
■□۵-۱-۲- شرح مختصر ۱۴۷
■□۵-۱-۳- خلاصه ای از مشخصات روش نقطه اعشار ثابت ۱۵۰
■□۵-۱-۴- موجودیت هسته تقسیم نقطه ثابت ۱۵۰
■□۵-۱-۵- موجودیت هسته تقسیم نقطه شناور ۱۵۳
■□۵-۱-۶- Latency , Throughput , Timing ۱۵۵
■□۵-۲- منابع ولتاژی و نحوه پیکربندی ۱۵۶
■□۵-۲-۱- منابع ولتاژ در Spartan-3 ..... ۱۵۶
■□۵-۲-۲- حالت پیکربندی سریال اصلی ۱۵۸
■□۵-۲-۳- اتصالات حالت سریال اصلی ۱۶۲
■□۵-۲-۴- پیشرف های جدید در FPGA ۱۶۷

پیوست الف

■□الف-۱- نحوه ی شبیه‌سازی با نرم‌افزار Active Hdl 6.3 ..... ۱۷۱
■□الف-۲- شبیه‌سازی و پیاده سازی در نرم‌افزار Xlinx ISE 9.2 ..... ۱۸۴
■□الف-۳- نحوهٔ ترکیب کردن با نرم‌افزار Leonardo ۱۹۴
■□الف-۴- نحوهٔ شبیه‌سازی در نرم‌افزار Model Sim ۲۰۳
■□الف-۵- نحوهٔ شبیه‌سازی با نرم‌افزار Riviera pro ۲۱۷

پیوست ب

■□ مثالهای آموزشی ۲۳۱
■□ تمرین‌ها ۲۵۵
■□ مراجع ۲۵۶
■□ فهرست واژگان فارسی به انگلیسی ۲۵۸

www.ketab.ir

پیش گفتار

امروزه برای توصیف، طراحی و شبیه‌سازی مدارهای دیجیتالی از زبان توصیف سخت‌افزار VHDL استفاده می‌شود. این زبان نسبت به زبانهای دیگر از محبوبیت بیشتری در بین متخصصان برخوردار است. زبان VHDL در سال ۱۹۸۷ به صورت استاندارد IEEE درآمد و در سال ۱۹۹۳ بازبینی و تکمیل شد. در سالهای ۲۰۰۲ و ۲۰۰۶ نیز نسخه های دیگری از این زبان تولید شد و اکنون در سال ۲۰۰۸ آخرین نسخه ی زبان VHDL تولید شده است.

در این کتاب ابتدا به صورت مختصر در مورد سخت‌افزار CPLD و سیر تکاملی آن تا FPGA صحبت خواهد شد. در ادامه زبان توصیف سخت‌افزار VHDL مورد بررسی قرار خواهد گرفت. سپس موارد اضافه شده به زبان VHDL در نسخه ۹۳ به همراه چندین مثال آموزشی، واحد DCM در تراشه های سری SPARTAN3E و هسته تقسیم کننده تراشه های Xilinx به عنوان نمونه‌ای از هسته‌ها توضیح داده می‌شود و سپس مبحث Powering و پیکربندی بیان می‌گردد. درپایان نیز نحوه شبیه سازی با نرم افزارهای ISE، ModelSim، ActiveHDL، Riviera-Pro و پیاده سازی با نرم افزارهای Leonardo و ISE بیان خواهند گشت.

امید است این کتاب مورد استفاده محققان قرار گرفته و بتواند در پیشرفت علمی ایشان مثمرثمر باشد.

از آقای علی میرزائیان دانشجوی رشته سخت‌افزار دانشگاه صنعتی اصفهان به خاطر همکاری ایشان سپاسگزاریم. باعث افتخار است که خوانندگان محترم با نظرات و پیشنهادات خود جهت ارتقاء کیفی این کتاب ما را یاری رسانند.

www.ketab.ir