طراحی دیجیتال

ویراست پنجم

مترجمین
دکتر محمد یعقوبی‌فر
محمدرئوف زهتابیان‌شهریاری
مجتبی کمال زاده

www.ketab.ir

انتشارات سُهادانش

سرشناسه : مانو، م. موریس، ۱۹۲۷ - م.
Mano, M. Morris
عنوان و نام پدیدآور : طراحی دیجیتال / [تالیف موریس مانو]؛ مترجمین دکتر محمد یعقوبی‌فر، محمدرئوف زهنابیان شهریاری، مجتبی کمال‌زاده
مشخصات نشر : تهران: سهادانش، ۱۳۹۲.
مشخصات ظاهری : ۴۹۹ ص.
شابک : 978-600-181-096-1
وضعیت فهرست‌نویسی : فیپا
یادداشت : عنوان اصلی: Digital design : with an introduction to the verilog hdl, 5th ed, c2007.
یادداشت : عنوان دیگر: طراحی دیجیتال (مدار منطقی)
موضوع : کامپیوترهای رقمی -- مدارها
موضوع : مدارهای منطقی
شناسه افزوده : چیلتی، مایکل دی.
شناسه افزوده : Ciletti, Michael D
رده‌بندی کنگره : الف ۱۳۹۲ ۴ ط ۲ م /TK ۸۸۸۷/۴
رده‌بندی دیویی : ۳۹۵/۶۴۱
شماره کتابشناسی ملی : ۳۱۰۸۸۸۳

این اثر، مشمول قانون حمایت مؤلفان و مصنفان و هنرمندان مصوب ۱۳۴۸ است هر کس تمام یا قسمتی از این اثر را بدون اجازه (ناشر) نشر یا پخش یا عرضه کند مورد پیگرد قانونی قرار خواهد گرفت.

سهادانش
مرکز پخش: میدان انقلاب ـ اول کارگر جنوبی ـ کوچه شیخی ـ رویروی دانشگاه علمی کاربردی ـ پلاک ۴
تلفن و فکس: ۳-۶۶۵۶۹۸۸۱
همراه: ۰۹۱۲۱۲۶۱۴۱۹

طراحی دیجیتال (مدار منطقی)

مترجمین : دکتر مجتبی یعقوبی‌فر، محمدرئوف زهنابیان‌شهریاری، مجتبی کمال زاده
ناشر : انتشارات سهادانش (عضو انجمن ناشران دانشگاهی)
ناظر فنی چاپ و طراحی جلد : علی ربانی
حروف‌نگار ـ صفحه‌آرا و ترسیم شکل : الیه آجرلو ـ فاطمه آجرلو ـ محمد جوینده
نوبت چاپ : چاپ اول ۱۳۹۲
تیراژ : ۱۰۰ نسخه
قیمت با CD : ۱۵۰۰۰۰ ریال

فروشگاه شماره ۱ : خیابان انقلاب ـ نبش خیابان ۱۲ فروردین ـ پلاک ۱۴۴۴ ـ کتابفروشی الیاس تلفن: ۶۶۴۰۵۰۸۴
فروشگاه شماره ۲ : میدان انقلاب-بازار بزرگ کتاب- طبقه زیرین- پلاک ۳ -کتابفروشی برادران تلفن: ۶۶۹۶۲۸۴۲

شابک: 978-600-181-096-1

فروشگاه اینترنتی www.sohadanesh.ir
پست الکترونیکی info@sohadanesh.ir

کلیه حقوق این کتاب برای سهادانش محفوظ است.

www.ketab.ir

پیشگفتار

یکی از راه‌های تقرب به ذات اقدس علم است، علمی که انسان خداپرست در ذره ذره‌اش نشانی از آفریدگار می‌بیند و هر چه عملش افزون گردد تقربش به خدای تعالی بیشتر می‌شود.

کتاب حاضر، ترجمه ویرایش پنجم از کتاب Digital Design نوشته M.MORRIS MANO و MICHAEL D.CILETTI می‌باشد که در دانشگاه‌های کشور با نام طراحی دیجیتال یا مدار منطقی برای دانشجویان گرایش های مختلف برق و کامپیوتر تدریس می‌شود. در بین منابع مختلفی که برای درس طراحی دیجیتال (مدار منطقی) وجود دارد این کتاب بعلت سادگی و روانی نگارش بیشتر مورد استفاده قرار می‌گیرد به همین دلیل سعی شده که در ترجمه کتاب رعایت امانت لحاظ گردد.

امید است کتابی که اینک به زبان فارسی در دسترس دانشجویان و اساتید محترم قرار گرفته است سهم موثری در راه گسترش دانش فنی مدارهای منطقی و دیجیتال داشته باشد. بعلت آنکه تشریح مسائل انتهای فصول این کتاب توسط انتشارات سهادانش چاپ گردیده و مورد استقبال فراوان قرار گرفته است، بخش پاسخ به مسائل انتخابی در انتهای کتاب آورده نشده است و دانشجویان محترم در صورت لزوم می‌توانند از کتاب تشریح مسائل استفاده کنند.

در پایان از انتشارات سهادانش و مدیریت محترم این انتشارات که چاپ این کتاب را برعهده گرفته‌اند قدردانی می‌نماییم.

مترجمین

۱۳۹۱

www.ketab.ir

فهرست مطالب

۱ سیستم‌های دیجیتال و اعداد دودویی ۱۱

۱-۱ سیستم‌های دیجیتال ۱۱

۱-۲ اعداد دودویی ۱۲

۱-۳ تبدیلات مبنای اعداد ۱۴

۱-۴ اعداد مبنای هشت و شانزده ۱۶

۱-۵ مکمل‌های اعداد ۱۸

۱-۶ اعداد دودویی علامت‌دار ۲۲

۱-۷ کدهای دودویی ۲۵

۱-۸ حافظه‌ها و ثبات‌های دودویی ۳۳

www.ketab.ir

۱-۹ منطق دودویی ۳۶

۲ جبر بول و گیت‌های منطقی ۴۵

۲-۱ مقدمه ۴۵

۲-۲ تعریف‌های اولیه ۴۵

۲-۳ تعریف اصول جبر بول ۴۷

۲-۴ تئوری‌ها یا خواص اصلی جبر بول ۴۹

۲-۵ توابع بول ۵۲

۲-۶ فرم‌های متعارف و استاندارد ۵۷

۲-۷ سایر عملیات منطقی ۶۳

۲-۸ گیت‌های منطقی دیجیتال ۶۵

۲-۹ مدارهای مجتمع 71

۳ ساده‌سازی Gate-level ۷۹

۳-۱ مقدمه 79

۳-۲ روش دیاگرام یا جدول کارنو 79

۳-۳ جدول چهار متغیره 85

3-4 ساده‌سازی تابع حاصل‌ضرب مجموع‌ها 90

3-5 حالات بی‌اهمیت 93

www.ketab.ir

۳-6 پیاده‌سازی گیت‌های NAND و NOR 95
۳-7 سایر پیاده‌سازی‌های دو طبقه 102
۳-8 تابع XOR 106
۳-9 زبان توصیف سخت‌افزاری 112

۴ منطق ترکیبی ۱۲۹

۴-۱ مقدمه ۱۲۹
۴-۲ مدارهای ترکیبی ۱۲۹
۴-۳ روش تحلیل ۱۳۰
۴-۴ فرآیند طراحی ۱۳۳
۴-۵ جمع کننده و تفریق‌گر دودویی ۱۳۷
۴-۶ جمع‌کنندهٔ دهدهی ۱۴۶
۴-۷ ضرب‌کنندهٔ دودویی ۱۴۹
۴-۸ مقایسه‌گر مقدار ۱۵۱
۴-۹ دیکدرها ۱۵۲
۴-۱۰ انکدرها ۱۵۷
۴-۱۱ مولتی پلکسرها ۱۵۹
۴-۱۲ مدل‌های HDL برای مدارهای ترکیبی ۱۶۵

www.ketab.ir

۵ مدارهای منطقی ترتیبی ۱۹۱

۵-۱ مقدمه ۱۹۱

۵-۲ مدارهای ترتیبی ۱۹۱

۵-۳ عناصر ذخیره کننده: لچ‌ها ۱۹۳

۵-۴ عناصر ذخیره‌سازی: فلیپ فلاپ‌ها ۱۹۷

۵-۵ تحلیل مدارهای ترتیبی ساعت دار ۲۰۴

۵-۶ مدل‌های HDL قابل ترکیب مدارهای ترتیبی ۲۱۵

۵-۷ کاهش و تخصیص حالت 229

۵-۸ روند طراحی 224

۶ ثبات‌ها و شمارنده‌ها ۲۵۳

۶-۱ ثبات‌ها 253

۶-۲ شیفت رجیسترها 256

۶-۳ شمرنده‌های موجی 264

۶-۴ شمارنده‌های همزمان 269

۶-۵ شمارنده‌های دیگر 276

۶-۶ HDL برای ثبات‌ها و شمارنده‌ها 281

www.ketab.ir

۷ حافظه و منطق قابل برنامه‌نویسی ۲۹۹

۷-۱ مقدمه 299

۷-۲ حافظه با دستیابی تصادفی 300

۷-۳ دیکد کردن حافظه 306

۷-۴ آشکارسازی و تصحیح خطا 311

۷-۵ حافظه فقط خواندنی 314

۷-۶ آرایه منطقی برنامه‌پذیر 320

۷-۷ منطق آرایه‌ای قابل برنامه‌ریزی 324

۷-۸ وسایل قابل برنامه‌ریزی ترتیبی 326

۸ طراحی در سطح انتقال 349

۸-۱ مقدمه 349

۸-۲ سطح انتقال ثبات (RTL) 349

۸-۳ سطح انتقال ثبات در HDL 351

۸-۴ ماشین‌های الگوریتم حالت (ASM) 360

۸-۵ مثال طراحی 367

۸-۶ توصیف HDL مثال طراحی 376

۸-۷ ضرب‌کننده دودویی ترتیبی 386

۸-۸ مدار کنترل 392

www.ketab.ir

۸–۹ توصیف HDL ضرب‌کننده دودویی 397

۸-۶۰ طراحی با مالتی پلکسر 406

۸- ۱۱ طراحی بدون رقابت 418

۸–۱۲ طراحی بدون لچ 419

۸–۱۳ دیگر ویژگی‌های زبان 420

۹ تمرینات آزمایشگاهی با ICهای استاندارد و FPGA ها ۴۳۳

۹-۱ مقدمه‌ای بر آزمایش‌ها ۴۳۳

۹-۲ آزمایش ۱: اعداد دودویی و دهدهی 438

۹-۳ آزمایش ۲: گیت‌های منطقی دیجیتال 441

۹-۴ آز مایش ۳: ساده‌سازی توابع بولی 442

۹-۵ آزمایش ۴: مدارهای ترکیبی 444

۹-۶ آزمایش ۵: تبدیل کننده‌های کد 446

۹-۷ آزمایش ۶: طراحی با مالتی پلکسر 448

۹-۸ آزمایش ۷: جمع‌کننده‌ها و تفریق‌کننده‌ها 449

۹-۹ آزمایش ۸: فلیپ فلاپ‌ها 452

۹-۱۰ آزمایش ۹- مدارهای ترتیبی 455

۹-۱۱ آزمایش ۱۰: شمارش‌گرها ۴۵۶

www.ketab.ir

۹-۱۲ آزمایش ۱۱: شیفت رجیستر ۴۵۷
۹-۱۳ آزمایش ۱۲: جمع سری ۴۶۱
۹-۱۴ آزمایش ۱۳: واحد حافظه ۴۶۱
۹-۱۵ آزمایش ۱۴: هندبال لامپی ۴۶۳
۹-۱۶ آزمایش ۱۵: تولید پالس ساعت ۴۶۷
۹-۱۷ آزمایش ۱۶: جمع کننده موازی و انباره ۴۶۹
۹-۱۸ آزمایش ۱۷: ضرب کننده دودویی ۴۷۱
۹-۱۹ آزمایش‌های شبیه‌سازی VERILOG HDL و نمونه‌سازی سریع با FPGA ۴۷۵

۱۰ نمادهای گرافیکی استاندارد ۴۸۱

۱۰-۱ نمادهای مستطیل شکل ۴۸۱
۱۰-۲ نمادهای مصوب ۴۸۳
۱۰-۳ نمادسازی وابستگی ۴۸۶
۱۰-۴ نمادها برای قطعات ترکیبی ۴۸۸
۱۰-۵ نماد برای فلیپ فلاپ‌ها ۴۹۰
۱۰-۶ نماد برای ثبات‌ها ۴۹۲
۱۰-۷ نماد برای شمارنده‌ها ۴۹۵
۱۰-۸ نماد برای RAM ۴۹۷

www.ketab.ir