۹۴/۱۱/۷

بسم الله الرحمن الرحیم

# الکترونیک تراشه های دیجیتال


تألیف:

مهدی صدیقی

عضو هیأت علمی دانشگاه صنعتی امیرکبیر (پلی تکنیک تهران)

مهندس علی ولی زاده

عضو هیأت علمی دانشگاه آزاد اسلامی



زمستان ۱۳۹۴



www.ketab.ir

سرشناسه : صدیقی، مهدی، ۱۳۴۶ -
عنوان و نام پدیدآور : الکترونیک تراشه‌های دیجیتال/ تالیف مهدی صدیقی، علی ولی‌زاده.
مشخصات نشر : تهران : دانشگاه صنعتی امیرکبیر ( پلی تکنیک تهران)، ۱۳۹۴.
مشخصات ظاهری : خ، ۴۵۱ ص.: مصور.
شابک : 978-964-463-619-6
وضعیت فهرست نویسی : فیپا
موضوع : الکترونیک رقمی
موضوع : مدارهای مجتمع رقمی
شناسه افزوده : ولی‌زاده، علی، ۱۳۵۴ -
شناسه افزوده : دانشگاه صنعتی امیر کبیر ( پلی تکنیک تهران)
رده بندی کنگره : ۱۳۹۴ ۴ص۷ر/ TK۷۸۶۸
رده بندی دیویی : ۶۲۱/۳۸۱۵
شماره کتابشناسی ملی : ۴۰۸۸۵۹۰

انتشارات دانشگاه صنعتی امیر کبیر
(پلی تکنیک تهران)

این کتاب در جلسه مورخ ۱۳۹۴/۳/۲۴ شورای چاپ و نشر دانشگاه صنعتی امیرکبیر به تصویب رسیده است.

عنوان کتاب : الکترونیک تراشه های دیجیتال
تألیف : دکتر مهدی صدیقی - مهندس علی ولی زاده
ناشر : انتشارات دانشگاه صنعتی امیرکبیر (پلی تکنیک تهران)
لیتوگرافی، چاپ و صحافی : انتشارات دانشگاه صنعتی امیرکبیر (پلی تکنیک تهران)
چاپ اول : زمستان ۱۳۹۴
تیراژ : ۳۰۰ نسخه
قیمت : ۲۳۰۰۰ تومان
تلفن مرکز پخش : ۶۶۴۹۸۸۶۸
شابک : ۹۷۸-۹۶۴-۴۶۳-۶۱۹-۶
ISBN : 978-964-463-619-6

آدرس: خیابان ولیعصر، روبروی خیابان بزرگمهر، فروشگاه کتاب مرکز نشر دانشگاه صنعتی امیرکبیر (پلی تکنیک تهران)

**حق چاپ برای ناشر محفوظ است.**

**این کتاب برای جلوگیری از انتشار غیر مجاز رمزگذاری شده است.**

www.ketab.ir

# فهرست مطالب


**۱- مقدمه‌ای بر الکترونیک تراشه‌های دیجیتال ..... ۱**

۱-۱- مقدمه ..... ۱

۱-۲- مروری بر تاریخچه الکترونیک دیجیتال ..... ۲

۱-۳- مروری بر مراحل طراحی مدارهای دیجیتال ..... ۵

۱-۴- معیارهای کیفی مدارهای دیجیتال ..... ۱۱

۱-۴-۱- هزینه یک مدار مجتمع ..... ۱۲

۱-۴-۲- عملکرد و پایداری ..... ۱۲

۱-۴-۲-۱- منحنی مشخصه انتقال ولتاژ ..... ۱۴

۱-۴-۲-۲- حاشیه‌های نویز ..... ۱۷

۱-۴-۲-۳- ظرفیت خروجی و ورودی ..... ۱۹

۱-۴-۲-۴- وارونگر ایده‌آل ..... ۲۳

۱-۴-۲-۵- رفتار پویا و سرعت مدار ..... ۲۴

۱-۴-۲-۶- مصرف توان و انرژی ..... ۲۸

۱-۵- مروری بر مطالب فصل‌های آینده ..... ۳۱

۱-۶- مراجع ..... ۳۳

۱-۷- تمرین‌های فصل اول ..... ۳۴

**۲- فیزیک الکترونیک مدارهای مجتمع ..... ۳۵**

۲-۱- مقدمه ..... ۳۵

۲-۲- تقسیم‌بندی اجسام از نظر هدایت الکتریکی ..... ۳۶

۲-۳- بررسی عناصر نیمه‌هادی ..... ۳۸

۲-۳-۱- مفهوم حفره ..... ۳۹

۲-۳-۲- نیمه‌هادی نوع N و P ..... ۴۰

۲-۳-۲-۱- نیمه‌هادی نوع N ..... ۴۰

۲-۳-۲-۲- نیمه‌هادی نوع P ..... ۴۱

۲-۳-۳- مؤلفه‌های جریان در نیمه‌هادی‌ها ..... ۴۳

۲-۴- مقدمه‌ای بر دیود ..... ۴۳

۲-۴-۱- بایاس کردن دیود ..... ۴۵




www.ketab.ir

۲-۴-۲- جریان اشباع معکوس دیود ۴۶
۲-۴-۳- رابطه ولتاژ-جریان دیود ۴۶
۲-۴-۴- مدل کردن دیود ۴۸
۲-۵- ترانزیستورهای MOS ۴۹
۲-۵-۱- ترانزیستور MOS افزایشی ۵۱
۲-۵-۱-۱- کار ترانزیستور بدون ولتاژ گیت ۵۴
۲-۵-۱-۲- ولتاژ آستانه و ایجاد کانال برای عبور جریان ۵۴
۲-۵-۱-۳- جاری شدن جریان بین پایه‌های سورس و درین ۵۶
۲-۵-۱-۴- مخروطی شدن و انسداد کانال ۵۷
۲-۵-۱-۵- محاسبه جریان کانال ۵۸
۲-۵-۱-۶- منحنی‌های جریان- ولتاژ در MOS ۶۳
۲-۵-۱-۷- اثرات تغییرات طول کانال بر جریان ناحیه اشباع ۶۷
۲-۵-۲- ترانزیستور PMOS ۷۰
۲-۵-۳- فناوری CMOS ۷۱
۲-۵-۴- ترانزیستور MOS تخلیه‌ای ۷۳
۲-۵-۵- نمادهای مداری انواع ترانزیستورهای MOS ۷۳
۲-۵-۶- اثر بدنه ۷۵
۲-۶- قوانین طراحی چینش ۷۹
۲-۷- خازن‌های MOS ۸۱
۲-۷-۱- خازن‌های اکسید گیت ۸۳
۲-۷-۱-۱- خازن‌های همپوشان ۸۳
۲-۷-۱-۲- خازن‌های بین گیت و کانال ۸۴
۲-۷-۲- خازن‌های پیوندی ۸۶
۲-۷-۳- مدل کردن خازن‌های ترانزیستورهای MOS ۸۸
۲-۸- مراجع ۹۰
۲-۹- تمرین‌های فصل دوم ۹۱
**۳- منطق NMOS ۹۵**
۳-۱- مقدمه ۹۵
۳-۲- وارونگر NMOS با بار مقاومتی ۹۷
۳-۲-۱- رسم منحنی مشخصه انتقال ولتاژ ۹۸

www.ketab.ir

۳-۲-۲- طراحی وارونگر NMOS با بار مقاومتی با فرض مقادیر معلوم برای ..... ۱۰۵
۳-۳- وارونگر NMOS با بار افزایشی ..... ۱۰۷
۳-۳-۱- رسم منحنی مشخصه انتقال ولتاژ ..... ۱۰۹
۳-۳-۲- طراحی وارونگر NMOS با بار افزایشی با فرض مقادیر معلوم برای ..... ۱۱۵
۳-۴- وارونگر NMOS با بار کاهشی ..... ۱۲۰
۳-۴-۱- رسم منحنی مشخصه انتقال ولتاژ ..... ۱۲۱
۳-۴-۲- طراحی وارونگر NMOS با بار کاهشی با فرض مقادیر معلوم برای ..... ۱۲۵
۳-۵- مقایسه وارونگرهای NMOS ..... ۱۲۸
۳-۶- پیاده‌سازی گیت‌های منطقی به کمک منطق NMOS ..... ۱۳۰
۳-۶-۱- گیت NOR دو ورودی ..... ۱۳۱
۳-۶-۲- گیت NAND دو ورودی ..... ۱۳۳
۳-۷- روش کلی پیاده‌سازی توابع منطقی ..... ۱۳۳
۳-۹- مراجع ..... ۱۴۲
۳-۱۰- تمرین‌های فصل سوم ..... ۱۴۳
**۴- وارونگر CMOS ..... ۱۴۹**
۴-۱- مقدمه ..... ۱۴۹
۴-۲- وارونگر CMOS ..... ۱۵۱
۴-۲-۱- مدار وارونگر CMOS ..... ۱۵۱
۴-۲-۲- مدل سوئیچ وارونگر CMOS ..... ۱۵۲
۴-۳- مشخصات ایستای وارونگر CMOS ..... ۱۵۴
۴-۳-۱- منحنی مشخصه انتقال ولتاژ ..... ۱۵۵
۴-۳-۲- حاشیه نویز ..... ۱۶۳
۴-۴- مشخصات پویای وارونگر CMOS ..... ۱۶۴
۴-۴-۱- خازن‌های مدار ..... ۱۶۵
۴-۴-۲- تأخیر انتشار ۱ به ۰ و زمان نزول ..... ۱۶۷
۴-۴-۳- تأخیر انتشار ۰ به ۱ و زمان صعود ..... ۱۷۲
۴-۴-۴- تعیین ابعاد ترانزیستورهای وارونگر CMOS ..... ۱۷۳
۴-۵- مدار نوسانگر حلقوی CMOS ..... ۱۷۸
۴-۶- تحریک بارهای خازنی بزرگ ..... ۱۷۹
۴-۷- اندازه گیری ظرفیت خروجی گیت‌های منطق CMOS ..... ۱۸۹



www.ketab.ir

۴-۵- مصرف توان در مدارهای CMOS ..... ۱۹۱
۴-۵-۱- مصرف توان پویا ..... ۱۹۱
۴-۵-۲- مصرف توان ایستا ..... ۱۹۷
۴-۵-۳- مصرف توان اتصال کوتاه ..... ۲۰۰
۴-۵-۴- جمع‌بندی مبحث توان ..... ۲۰۳
۴-۵-۵- حاصل‌ضرب توان- تأخیر در CMOS ..... ۲۰۴
۴-۶- مراجع ..... ۲۰۶
۴-۷- تمرین‌های فصل چهارم ..... ۲۰۷
**۵- طراحی مدارهای ترکیبی ایستا در منطق CMOS ..... ۲۱۳**
۵-۱- مقدمه ..... ۲۱۳
۵-۲- مدارهای استاندارد CMOS ..... ۲۱۵
۵-۲-۱- گیت NAND دو ورودی ..... ۲۲۱
۵-۲-۲- گیت NOR دو ورودی ..... ۲۲۳
۵-۲-۳- پیاده‌سازی مدارهای ترکیبی در حالت کلی ..... ۲۲۴
۵-۲-۴- یک روش کلی جهت بدست آوردن دوگان شبکه پایین‌بر یا بالابر ..... ۲۲۷
۵-۲-۵- پیاده‌سازی به صورت جمع حاصل‌ضرب‌ها و ضرب حاصلجمع‌ها ..... ۲۳۴
۵-۲-۶- تعیین اندازه ترانزیستورها در CMOS استاندارد ..... ۲۳۶
۵-۲-۶-۱- ابعاد ترانزیستورهای گیت NAND دو ورودی ..... ۲۳۷
۵-۲-۶-۲- ابعاد ترانزیستورهای گیت NOR دو ورودی ..... ۲۳۹
۵-۲-۶-۳- بدست آوردن ابعاد ترانزیستورها در حالت کلی ..... ۲۴۰
۵-۳- منطق نسبت ..... ۲۴۳
۵-۳-۱- منطق شبه NMOS ..... ۲۴۴
۵-۳-۱-۱- مشخصات ایستای وارونگر منطق شبه NMOS ..... ۲۴۶
۵-۳-۲- منطق DCVSL ..... ۲۴۹
۵-۳-۳- منطق SCL ..... ۲۵۲
۵-۳-۳-۱- مزایا و معایب SCL ..... ۲۵۵
۵-۳-۴- منطق DCVSL پیشرفته ..... ۲۵۷
۵-۳-۴-۱- آیا منطق DCVSL جهت طراحی مناسب است؟ ..... ۲۵۹
۵-۴- مدارهای سه حالته ..... ۲۵۹
۵-۴-۱- گیتهای سه حالته ..... ۲۶۱

www.ketab.ir

۵-۴-۲- کاربرد مدارهای سه حالته ۲۶۷
۵-۴-۲-۱- ایجاد گذرگاه مشترک ۲۶۷
۵-۴-۲-۲- طراحی مالتی پلکسر ۲۶۸
۵-۵- مدارهای مبتنی بر ترانزیستور عبور ۲۶۹
۵-۵-۱- روش کلی پیاده‌سازی توابع ترکیبی در منطق ترانزیستور عبور ۲۷۰
۵-۵-۲- مشکلات منطق ترانزیستور عبور و روشهای برطرف کردن آن ۲۷۵
۵-۵-۲-۱- استفاده از وارونگر در خروجی ۲۷۶
۵-۵-۲-۲- استفاده از گیت انتقال ۲۷۹
۵-۵-۳- منطق CPL ۲۸۴
۵-۵-۳-۱- پیاده‌سازی با استفاده از جدول درستی در منطق CPL ۲۸۷
۵-۵-۳-۲- شباهت منطق CPL به منطق DCVSL ۲۸۸
۵-۵-۳-۳- جمع‌بندی منطق CPL ۲۹۱
۵-۶- مدارهای اشمیت تریگر ۲۹۱
۵-۶-۱- مدار اشمیت تریگر ۲۹۵
۵-۶-۲- وارونگر اشمیت تریگر ۲۹۹
۵-۶-۳- طراحی گیت‌های منطقی به صورت اشمیت تریگر ۳۰۳
۵-۷- مدارهای پل ۳۰۴
۵-۸- مدارهای BiCMOS ۳۱۶
۵-۸-۱- یادآوری نحوه کار ترانزیستورهای دوقطبی ۳۱۷
۵-۸-۲- وارونگر BiCMOS ۳۱۸
۵-۸-۳- طراحی توابع منطقی ترکیبی با منطق BiCMOS در حالت کلی ۳۲۴
۵-۸-۴- طرح شرکت IBM برای مدارهای BiCMOS ۳۲۷
۵-۸-۵- مدارهای BiCMOS با خروجی‌های شبه‌رایل کامل ۳۲۸
۵-۹- مراجع ۳۳۵
۵-۱۰- تمرین‌های فصل پنجم ۳۳۶
**۶- طراحی مدارهای ترکیبی پویا در منطق CMOS ۳۵۳**
۶-۱- مقدمه ۳۵۳
۶-۲- مقایسه منطق‌های ایستا و پویا ۳۵۵
۶-۳- گیت‌های پویا ۳۵۶
۶-۳-۱- نقاط بحرانی منحنی مشخصه انتقال ولتاژ در گیت وارونگر پویا ۳۶۰



www.ketab.ir

۶-۳-۲- سرعت گیت‌های پویا ۳۶۱
۶-۳-۳- مصرف توان گیت‌های پویا ۳۶۲
۶-۳-۴- معایب گیت‌های پویا ۳۶۴
۶-۳-۴-۱- نشت بار ۳۶۴
۶-۳-۴-۲- اشتراک بار ۳۶۶
۶-۳-۴-۳- اتصال پشت سر هم گیت‌های پویا ۳۶۹
۶-۴- منطق دامینو ۳۷۱
۶-۴-۱- پیاده‌سازی توابع منطقی با منطق دامینو ۳۷۶
۶-۴-۲- منطق دامینوی تفاضلی ۳۷۸
۶-۴-۳- منطق دامینو با چند خروجی ۳۸۰
۶-۴-۴- منطق دامینوی مرکب ۳۸۲
۶-۵- منطق NORA (NP-CMOS) ۳۸۳
۶-۶- مراجع ۳۸۷
۶-۷- تمرین‌های فصل ششم ۳۸۸
**۷- طراحی مدارهای ترتیبی CMOS ۳۹۵**
۷-۱- مقدمه ۳۹۵
۷-۲- عناصر حافظه ۳۹۷
۷-۲-۱- لچ SR ۳۹۷
۷-۲-۲- لچ D ۴۰۰
۷-۲-۳- فلیپ فلاپ نوع D ۴۰۱
۷-۳- مدارهای بهینه برای لچ و فلیپ فلاپ ۴۰۳
۷-۳-۱- مدارهای بهینه برای لچ ۴۰۳
۷-۳-۲- مدارهای بهینه برای فلیپ فلاپ ۴۱۱
۷-۳-۲-۱- مشکل سیگنال‌های کلاک غیر ایده‌آل ۴۱۳
۷-۳-۲-۲- فلیپ فلاپ $C^2MOS$ ۴۱۴
۷-۳-۳- لچ‌ها و فلیپ فلاپ‌های با قابلیت نشاندن و بازنشاندن ۴۱۸
۷-۴- مفاهیم زمان‌بندی در مدارهای ترتیبی ۴۱۹
۷-۴-۱- زمان برپاسازی ۴۲۰
۷-۴-۲- زمان نگهداری ۴۲۱
۷-۴-۳- تحلیل زمانی مدار ۴۲۴

www.ketab.ir

۷-۵- مراجع ..... ۴۲۹
۷-۶- تمرین‌های فصل هفتم ..... ۴۳۰

www.ketab.ir

# پیش گفتار

چاپ کتاب «الکترونیک دیجیتال» ما در سال ۱۳۸۳ با استقبال فراوان دانشجویان و علاقه‌مندان به این رشته مواجه شد به گونه‌ای که این کتاب تاکنون به چاپ یازدهم خود رسیده است. اگر چه استقبال از این کتاب کماکان ادامه دارد، اما با وجود پیشرفت‌هایی که در چند سال اخیر در حوزه الکترونیک دیجیتال صورت گرفته‌است بر آن شدیم که کتابی جدید در این حوزه تألیف نماییم تا هم اطلاعات روزآمد را در بر داشته باشد و هم با نیازهای امروز کشور مطابقت داشته باشد. حاصل این امر کتابی است که هم‌اکنون در اختیار دارید.

در این کتاب مباحث مربوط به الکترونیک دیجیتال با رویکرد مدارهای مجتمع دیجیتال معرفی و تحلیل شده است. به همین دلیل هم نام «الکترونیک تراشه‌های دیجیتال» بر آن نهاده شده است. از آنجایی که یکی از مخاطبین اصلی این کتاب دانشجویان گرایش معماری سیستم‌های کامپیوتری از رشته مهندسی کامپیوتر هستند، کتاب به گونه‌ای نوشته شده است که سرفصل‌های جدید و بازنگری‌شده درس الکترونیک دیجیتال که یکی از دروس تخصصی این گرایش است را کاملاً پوشش دهد. برای کمک بیشتر به این دانشجویان سعی شده است که مطالب کتاب در قالب مثال‌های مفهومی و متنوع ارائه گردد. در پایان هر فصل نیز تمرینات متعددی گنجانده شده است تا میزان درک دانشجویان از این مفاهیم به راحتی توسط خودشان یا مدرس این درس ارزیابی گردد.

در عین حال، برای این که مباحث این کتاب بتواند برای دانشجویان رشته‌های مهندسی برق و مهندسی پزشکی و سایر علاقه‌مندان به موضوعات مرتبط با الکترونیک و یا سیستم‌های دیجیتال نیز مفید باشد، تلاش شده است که مثال‌هایی کاربردی نیز در آن گنجانده شود.

در اینجا وظیفه خود می‌دانیم که از تمامی همکاران، دوستان و دانشجویانی که در بیش از یک دهه اخیر که از چاپ کتاب قبلی می‌گذرد مشوق ما بوده‌اند و ما را از نظرات، انتقادات، و پیشنهادهای سازنده خود بهره‌مند ساخته‌اند تشکر نماییم. بویژه از آقای دکتر رضا فقیه میرزایی که زحمت ویراستاری کتاب را تقبل کردند بسیار سپاسگزاریم. علاوه بر این، بر خود لازم می‌دانیم که از مسئولین و دست‌اندرکاران محترم انتشارات دانشگاه صنعتی امیرکبیر نیز بابت کمکها و حمایت‌هایشان تشکر و قدردانی ویژه بنماییم.

هر کسی که تجربه نوشتن کتابی را داشته باشد به خوبی می‌داند که فارغ از تلاش نویسندگان، کتاب به عنوان مصنوع دست بشر نمی‌تواند به‌کلی خالی از ایراد و اشکال باشد. قطعاً این کتاب نیز از این قاعده کلی مستثنی نخواهد بود اگر چه دقت فراوانی در نگارش آن به کار گرفته شده



www.ketab.ir

است. لذا خاضعانه اعلام می‌داریم که مسئولیت هر نوع اشکال یا اشتباه احتمالی با نویسندگان کتاب است و آنان بسیار سپاسگزار خواهند شد اگر خوانندگان محترم این موارد را از سر مهربانی به ایشان گوشزد نمایند.

تهران

آذر ۱۳۹۴

مهدی صدیقی و علی ولی‌زاده

www.ketab.ir