۱۳۹۴.۵۱

بسم الله الرحمن الرحیم

معماری کامپیوتر پیشرفته

نویسنده:
عمار صفوی

انتشارات سخنکده
۱۳۹۴

www.ketab.ir

سرشناسه : صفوی، عمار، ۱۳۶۳ -
عنوان و نام پدیدآور : معماری کامپیوتر پیشرفته/ نویسنده عمار صفوی.
مشخصات نشر : تهران: سخنکده، ۱۳۹۴.
مشخصات ظاهری : ۱۷۰ ص.: مصور؛ ۲۲ × ۲۹ س‌م.
شابک : ۹۷۸-۶۰۰-۷۷۴۲-۳۳-۴
وضعیت فهرست نویسی : فیپا
یادداشت : کتابنامه: ص. ۱۶۸.
موضوع : کامپیوترها -- ساختار
موضوع : کامپیوترها -- ساختار -- مسائل، تمرین‌ها و غیره (عالی)
رده بندی کنگره : ۱۳۹۴ ک۲۴ص۷۶/۹/۷۵ QA
رده بندی دیویی : ۰۰۴/۲۲
شماره کتابشناسی ملی : ۴۱۰۴۰۸۴

انتشارات سخنکده

نام کتاب: معماری کامپیوتر پیشرفته

ناشر: سخنکده

نویسنده: عمار صفوی

صفحه‌آرایی: امیر کلینی

چاپ اول: ۱۳۹۴

شابک: ۹۷۸۶۰۰۷۷۴۲۳۳۴

تیراژ: ۱۰۰۰ نسخه

قیمت: ۱۸۰۰۰۰ ریال

مراکز فروش: ۱- ضلع جنوب شرقی میدان انقلاب، بازار بزرگ کتاب، شماره۲ تلفن: ۶۶۴۰۸۰۰۰

۲- ضلع جنوب شرقی میدان انقلاب پ ۲۴ فروشگاه گلچین، تلفن: ۶۶۹۶۲۸۴۱

وب سایت فروش آنلاین: *wwww.iranbook.ir* ایمیل: *sokhankadeh@yahoo.com*

www.ketab.ir

فهرست مطالب

عنوان **صفحه**

پیشگفتار ۱۱

فصل اول: پیش‌نیازها ۱۳

پیشگفتار فصل اول ۱۵

۱,۱. روند رشد معماری ۱۵

پنج نسل کامپیوتر ۱۶

۱) نسل لامپ خلا و حافظه رله‌ای ۱۹۴۵ تا ۱۹۵۴ ..... ۱۶

۲) نسل ترانزیستورهای جداگانه و دیود و حلقه‌های فریت (FERRIT CORES) متصل شده با مدار چاپی ۱۹۵۵ ۱۹۶۴ ... ۱۶

۳) مدارهای مجتمع SSI,MSI برای حافظه و منطق و بوردهای چندلایه‌ای ۱۹۶۵ ۱۹۷۴ ..... ۱۶

۴) نسل مدارهای LSI,VLSI ۱۹۷۴ ۱۹۹۱ ..... ۱۶

۵) ۱۹۹۱ تاکنون که تکنولوژی بالاتر از VLSI را داریم ۱۶

۱,۲. موازی‌سازی ۱۷

۱,۲,۱. تقسیم‌بندی Flyn ۱۸

۱) SISD یا Single Instruction Single Data ۱۸

۲) SIMD یا Single Instruction multiple Data ۱۸

۳) MISD یا Multiple Instruction Single Data ۱۹

۴) MIMD یا Multiple Instruction Multiple Data ۱۹

۱,۲,۲. کلاس‌بندی کامپیوترها ۲۰

۱,۳. اندازه‌گیری کارایی و میارهای کارایی ۲۰

۱,۳,۱. پهنای باند (I/O bandwidth) و throughput ۲۱

۱,۳,۲. Response time و latency و execution time ۲۱

۱,۳,۳. Performance یا کارایی ۲۱

۱,۴. مدارهای مجتمع ۲۱

۱,۵. قابلیت اطمینان یک سیستم (system reliability)، نرخ خرابی و Availability ۲۳

۱,۵,۱. اطمینان‌پذیری و عدم اطمینان ۲۳

۱,۵,۲. خرابی و نرخ خرابی ۲۳

۱,۵,۳. نرخ خرابی و نرخ FIT ۲۴

Failure In Time ۲۴

۱,۵,۴. دسترس‌پذیری یا Availability ۲۴

۱,۵,۵. اطمینان‌پذیری در سیستم‌های با افزونگی ۲۵

۱,۶. مقایسه‌ی کارایی، execution time , performance , throughput , STDV و میانگین حسابی و هندسی ۲۶

نرخ گذردهی یا Trougput rate ۲۷

۱,۶,۱. CPU-time و CPI و IPC ۲۸

۱,۶,۲. معیار MIPS یا Million Instructions Per Second ۳۰

۱,۶,۳. معیار فلاپس و مگافلاپس (MFLOPS, FLOPS) ۳۱

۱,۷. قانون امدال (AMDAHL) در رابطه با ارتقای کارایی با موازی‌سازی ۳۱

۱,۷,۱. Speed up ۳۱

www.ketab.ir

۱،۷،۲. قانون امدال و Speed up, efficiency ۳۱
۱،۷،۳. Efficiency یا بازدهی ۳۲
ارتقای کارایی حاصل شده در اثر ۱۰ بار سریعتر کردن CPU ۳۳
فصل دوم: خط لوله و هازاردها ۳۷
پیشگفتار فصل دوم ۳۹
۲،۱. موازی‌سازی سطح دستور (Instruction Level Parallelism) ۳۹
۲،۲. مقدمه‌ای بر Pilpeline ۳۹
۲،۳. خط لوله‌ی دستور ۴۱
۲،۴. خط لوله‌ی دستور MIPS ۴۲
۲،۵. Pipeline Hazards (مخاطرات خط لوله) ۴۵
۱) هزاردهای ساختاری ۴۵
۲) هزاردهای داده‌ای ۴۵
۳) هزاردهای کنترلی ۴۶
۲،۶. روش ارسال ع operand forwarding ۴۸
۲،۷. Branch Hazards (مخاطرات انشعاب) ۵۳
۲،۷،۱. انشعاب غیر شرطی ۵۳
JMP LABEL1 ..... ۵۳
۲،۷،۲. دستورات انشعاب شرطی ۵۴
۲،۷،۲،۱. انشعاب taken و untaken ۵۴
۲،۷،۳. دستور successor ۵۴
۲،۸. تکنیک ایستای مبارزه با انشعاب ۱: flush یا freeze کردن خط لوله ۵۵
۲،۹. تکنیک ایستای مبارزه با انشعاب ۲: all branches is untaken ۵۵
۲،۱۰. تکنیک ایستای مبارزه با انشعاب۳: all branches are taken ۵۵
۲،۱۱. تکنیک ایستای مبارزه با انشعاب۴: انشعاب با تاخیر یا delayed branch ۵۶
۲،۱۲. تکنیک جابجایی مفید دستورات غیر مرتبط ۵۷
تکنیک پیش برداشت اولین دستور مقصد انشعاب ۵۷
تکنیک پیش برداشت دستور successor ۵۷
۲،۱۳. محدودیت‌های زمان‌بندی انشعاب با تاخیر ۵۷
۲،۱۴. انواع وابستگی‌های داده‌ای و تاثیر آنها بر موازی‌سازی سطح دستورات ۵۸
۲،۱۴،۱. انواع وابستگی‌های داده‌ای ۵۹
۲،۱۴،۲. وابستگی نام (Name dependency) ۵۹
وابستگی نام ۱ ..... ۵۹
Anti dependency یا ضد وابستگی ۵۹
وابستگی نام ۲ ..... ۶۰
۲،۱۴،۳. هازاردهای داده‌ای را می‌توان بصورت زیر تقسیم‌بندی کرد ۶۰
۱) RAW (Read After Write) ۶۰
۲) WAW (Write after Write) ۶۰
۳) WAR (Write after Read) ۶۰
۲،۱۴،۴. وابستگی‌های کنترلی ۶۰

www.ketab.ir

۲,۱۵. پیش‌بینی پویای انشعاب ۶۱
۲,۱۵,۱. Profile based prediction ۶۱
۲,۱۵,۲. پیش‌بینی پویای انشعاب با استفاده از بافر پیش‌بینی انشعاب تک بیتی (1-bit prediction buffer) ۶۲
۲,۱۵,۳. پیش‌بینی پویای انشعاب با بافر مقصد انشعاب (branch target buffer) ۲ بیتی ۶۲
۲,۱۶. همبسته‌سازی پیش‌بینی‌کننده‌های انشعاب (correlating branch predictors) ۶۳
۲,۱۷. غلبه بر هازاردهای داده‌ای با زمان‌بندی پویای دستورات (غیر کمپایلری و سخت‌افزاری) ۶۴
۲,۱۷,۱. Hardware scheduling ۶۴
۲,۱۸. پیاده‌سازی خط لوله MIPS ۶۵
۲,۱۸,۱. پیاده‌سازی واحد کنترل برای کامپیوتر خط لوله شده‌ی MIPS ۶۷
۲,۱۸,۲. پیاده‌سازی خطوط Forwarding در خط لوله MIPS ۶۸
۲,۱۹. استثنائات (exceptions) و تاثیر آنها بر خط لوله ۶۸
۲,۱۹,۱. انواع استثنائات ۶۸
۲,۱۹,۲. رویداد terminating ۶۹
۲,۱۹,۳. انواع استثناها در کامپیوتر MIPS ۶۹
۱) در فاز IF ۶۹
۲) در فاز ID ۷۰
۳) در فاز EXE ۷۰
۴) در فاز MEM ۷۰
۵) در فاز WB ۷۰
۲,۲۰. هزارد پیچیدگی مجموعه دستورات ۷۰
۲,۲۰,۱. دستورات autoincriment ۷۰
۲,۲۰,۲. دستورات تغییردهنده‌ی حافظه ۷۰
۲,۲۱. توسعه‌ی خط لوله‌ی MIPS برای پشتیبانی اعمال چند سیکله (خط لوله‌ی تمیز شناور) ۷۰
۲,۲۲. Superpipeline ۷۲
۲,۲۳. Dynamic scheduling ۷۳
۲,۲۳,۱. روش زمان‌بندی پویای سخت‌افزاری Scoreboard ۷۳
۲,۲۳,۲. مولفه‌های یک اسکوربورد ۷۵
۲,۲۴. تکنیک‌های اساسی کمپایلر برای تحقق ILP ۷۵
۲,۲۴,۱. زمان‌بندی (pipeline scheduling) PIPELINE و loop unrolling ۷۵
نکاتی در مورد loop unrolling ۷۷
۲,۲۵. روش زمان‌بندی پویای سخت‌افزاری توماسلو ۷۷
۱) issue ۷۹
۲) execute ۷۹
۳) write results ۷۹
پرسش‌های کنکور دکتری ۸۲
فصل سوم: خط لوله‌ها و پردازنده‌های پیشرفته ۸۷
پیشگفتار فصل سوم ۸۹
۳,۱. پردازنده‌های Superscalr ۸۹
۳,۱,۱. چالش‌های سوپراسکالر ۹۳

www.ketab.ir

۳,۲. اجرای تفکری یا speculative ۹۳
۳,۲,۱. سیاست‌هایی برای اجرای موازی در یک پردازنده‌ی سوپر اسکالر ۹۳
سیاست‌ها ۹۳
۳,۳. پردازنده‌های superpipeline ۹۶
۳,۳,۱. مقایسه سوپراسکالر با سوپرپایپلاین ۹۶
۳,۳,۲. ترکیب superpipelined superscalar ۹۶
۳,۴. پردازنده‌های vliw ۹۷
مزیت‌های vliw ۹۷
معایب vliw ۹۸
۳,۵. پردازنده‌های برداری (vector processors) ۹۸
۳,۵,۱. تعاریف معمول در پردازنده‌های برداری ۱۰۰
سربار strip mined loop ۱۰۲
۳,۵,۲. ارتقای کارایی پردازنده‌های برداری با pipeline chaining ۱۰۲
۳,۵,۳. محاسبه‌ی کارایی پردازش برداری ۱۰۳
۳,۶. پردازش COLLISION و بردار برخورد ۱۰۷
فصل چهارم: حافظه‌ی کش ۱۱۵
پیشگفتار فصل چهارم ۱۱۷
۴,۱. Locality یا محلیت ۱۱۷
نقص صفحه (page fault) ۱۱۷
۴,۲. مروری بر کارایی کش (cache performance) ۱۱۸
۴,۳. مسایلی که باید در کش‌ها باید حل شوند ۱۱۹
چگونه بلاک درون کش را بیابیم و بخوانیم؟ ۱۱۹
۴,۳,۱. سازمان Direct mapping یا نگاشت مستقیم ۱۱۹
۴,۳,۲. سازمان set assotiative ۱۲۰
سیاست‌های نوشتن در کش ۱۲۱
۴,۴. کارایی کش‌ها ۱۲۶
۴,۵. متوسط زمان دسترسی به حافظه و کارایی پردازنده ۱۲۷
۴,۷. یک جمع‌بندی از فرمول‌های مورد استفاده در کش‌ها ۱۲۸
۴,۸.کش‌های چند لایه‌ای (multilevel caches) ۱۲۹
۴,۹.راه‌های بهینه‌سازی کش‌ها ۱۲۹
دلیل ۱ میس شدن ۱۲۹
دلیل۲ میس شدن ۱۲۹
دلیل۳ میس شدن ۱۳۰
راه حل دوم کاهش miss ۱۳۱
الگوریتم‌های جایگزینی ۱۳۱
۴,۱۰. انواع الگوریتم‌های جایگزینی ۱۳۱
۴,۱۱. استراتژی‌های نوشتن و تغییر اطلاعات در حافظه اصلی و کش ۱۳۱
Cash consistency یا همبستگی کش ۱۳۱
۴,۱۲. Cash coherency ۱۳۲

www.ketab.ir

۴,۱۲,۱. راه حل‌های ایجاد coherency میان چندین کش در چند پردازنده‌ای ۱۳۳
۱) الگوریتم نامعتبرسازی یا invalidation ۱۳۳
۲) الگوریتم update ۱۳۳
مقایسه‌ی الگوریتم‌های update و invalidation ۱۳۳
فصل پنجم: حافظه مجازی و چند نخی ۱۳۵
پیشگفتار فصل پنجم ۱۳۷
۵,۱. حافظه مجازی و چند نخی ۱۳۷
۵,۲. اختلافات بین حافظه مجازی و کش‌ها ۱۳۸
۵,۳. سیستم‌های storage,i/o ۱۳۹
۵,۳,۱. کارایی I/O ۱۳۹
۵,۳,۲. تعاریف ۱۳۹
۵,۴. چندنخی و موازی‌سازی سطح نخ (multithreading and thread level parallelism) ۱۴۰
۵,۴,۱. چالش‌های طراحی SMT ۱۴۲
فصل ششم: شبکه‌های سویچی و چندپردازنده‌ها ۱۴۳
پیشگفتار فصل ششم ۱۴۵
۶,۱. شبکه‌های سویچی و چند پردازنده ها ۱۴۵
۶,۲. اتصال بیشتر از دو وسیله به هم ۱۴۵
۶,۲,۱. تاخیر انتقال سویچینگ بسته در یک سوئیچ ۱۴۶
۶,۳. توپولوژی شبکه‌ی میان ارتباطی ۱۴۶
۶,۳,۱. شبکه‌های سویچی direct ۱۴۶
تعداد نودهای شبکه ۱۴۶
تعداد لینک‌های یک شبکه‌ی میان ارتباطی: (cost یا هزینه‌ی لینک) ۱۴۶
هزینه‌ی لینک دو طرفه ۱۴۶
درجه‌ی شبکه ۱۴۶
پهنای باند شبکه ۱۴۶
پهنای باند میان برشی ۱۴۷
قطر شبکه ۱۴۷
Average distance یا میانگین فاصله‌ی دو نود در شبکه ۱۴۷
۶,۳,۱,۱. RING ۱۴۷
۶,۳,۱,۲. شبکه مش دو بعدی یا 2-D Mesh ۱۴۷
۶,۳,۱,۳. شبکه‌ی توری (touros) ۱۴۸
۶,۳,۱,۴. شبکه‌های فوق مکعب یا Hypercube (2-array n cube) ۱۴۹
۶,۳,۱,۵. شبکه‌های فوق مکعب k-array n-cube ۱۵۰
۶,۳,۱,۶. شبکه‌ی fully connected ۱۵۰
۶,۳,۱,۷. درخت دودویی ۱۵۱
۶,۳,۱,۸. FAT TREE ۱۵۱
۶,۴. شبکه‌های INDIRECT ۱۵۱
۶,۴,۱. شبکه‌ی سویچی CROSSBAR یا سویچ متقاطع N*N ۱۵۲
۶,۴,۱,۱. اتصال n پردازنده و m ماژول حافظه با یک سویچ crossbar ۱۵۲

www.ketab.ir

۶,۴,۲. سویچ‌های چند مرحله‌ای Multi stage interconnect networks یا MIN ها ۱۵۲
۶,۴,۳. شبکه‌ی BANYAN ۱۵۳
شبکه Switch Banyan ۱۵۳
ویژگی‌های شبکه Switch Banyan (۸×۸) جهت اتصال سوئیچ‌های ۲×۲ ..... ۱۵۴
شبکه Switching OMEGA (۸×۸) ۱۵۵
۶,۴,۴,۱. نحوه اتصال ورودی‌ها به خروجی‌ها در شبکه سوئیچ OMEGA ۱۵۵
۶,۴,۵. شبکه Benes ۱۵۷
۶,۴,۵,۱. ویژگی‌های شبکه Benes ۱۶۰
عملیات Self Routing در شبکه Benes 8×8 ..... ۱۶۰
۶,۴,۶. BUSها یا گذرگاه‌های مشترک ۱۶۴
۶,۴,۶,۱. پهنای باند یک باس چندگانه ۱۶۵
۶,۵. چندپردازنده‌ای و چندنخی ۱۶۶
۱) مدل shared memory multiprocessor ۱۶۶
۳) مدل message passing multiprocessor ۱۶۷
۶,۵,۱. معماری‌های چند هسته‌ای ۱۶۸
منابع ۱۷۰

www.ketab.ir

پیشگفتار:

این کتاب برای بررسی مباحث پیشرفته در معماری کامپیوتر نگاشته شده است که برای دانشجویان و محققان رشته‌های مهندسی کامپیوتر و مهندسی برق قابل استفاده است. نحوه‌ی طرح مطالب و پرسش‌های چهارگزینه‌ای بروش جامع و سریع بوده و بگونه‌ای است که در برگیرنده‌ی تمام مطالب پیشرفته باشد یعنی جامع باشد و همچنین مختصر و مفید باشد و یک دانشجو بتواند با مطالعه‌ی این کتاب تا حد بسیار بالایی خود را در امتحان دکترای PHD و یا امتحان کارشناسی ارشد بیمه کند و با سخت‌ترین و جدیدترین سوالات و مباحث آشنا شود. نویسنده‌ی کتاب ابتدا سوالات کنکورهای دکتری و ارشد مهندسی کامپیوتر گرایش معماری سیستم‌های کامپیوتری را بررسی کرده و مباحث معمول در این آزمون‌ها را بررسی نموده و سپس به طرح مسایل دیگر پرداخته که احتمال طرح سوال از آنها وجود دارد. می‌توان به راحتی گفت که تمام مباحث پیشرفته و اصلی معماری کامپیوتر در این کتاب گنجانده شده است. علاوه بر کتاب‌های مرجع نظیر کتاب KAI HWANG و PATERSON از مقالات و کتاب‌های بسیاری در تالیف این کتاب بهره‌گیری شده است که در قسمت مراجع آورده شده اند.ساختار کتاب ساده و روان است و به هم پیوستگی مطالب و رعایت پیشنیازها انجام شده است. مباحثی نظیر سیستم‌های مطمئن (Reliable systems) و مدارهای مجتمع و شبکه‌های سویچی که بصورت درس‌های جداگانه در دانشگاه مطرح می‌شوند ولی قسمت عمده‌ای از سوالات آزمون دکترا را تشکیل می‌دهند در حد بسیار خوبی آورده و مطرح شده اند تا خواننده بتواند بدون نیاز به کتاب‌های دیگر این مطالب را فرا بگیرد و براحتی پاسخگوی مسایل کنکور باشد. بدون شک هیچ کتابی خالی از اشکال نبوده و از خواننده‌ی محترم انتظار می‌رود که در رفع اشکالات کتاب ما را یاری نماید.

www.ketab.ir