
نمونه‌سازی FPGA با

مثال‌هایی از VHDL

تألیف : پونگ پی. چو

ترجمه : دکتر قدرت‌الله سپیدنام

(عضو هیأت علمی دانشگاه فردوسی مشهد)



علوم رایانه

سرشناسه	: پونگ پی. چو : Pong P. Chu ، ۱۹۵۹ - م.
عنوان و نام پدیدآور	: نمونه سازی FPGA با مثال هایی از VHDL / تألیف : پونگ پی. چو .
مشخصات نشر	: ترجمه : قدرت اله سپیدنام
مشخصات ظاهری	: بابل : علوم رایانه ، ۱۳۹۰ .
شابک	: ۴۴۰ ص . : مصور، جدول .
وضعیت فهرست نویسی	: ۶-۰۱۰-۲۰۵-۶۰۰-۹۷۸
یادداشت	: فیبا
یادداشت	: عنوان اصلی :
یادداشت	: FPGA Prototyping By VHDL Examples : Xilinx Spartan -3 version.
یادداشت	: واژه نامه .
یادداشت	: کتابنامه .
موضوع	: تراشه های برنامه پذیر اف. پی. جی. ا - طرح و ساختمان
موضوع	: پیش نمونه های مهندسی
موضوع	: وی. ایچ. دی. ال (زبان توصیفی سخت افزار)
شناسه افزوده	: سپیدنام، قدرت اله ۱۳۲۴ - ، مترجم .
رده بندی کنگره	: ۹۱۳۹۰ ج ۴ ت / TK ۷۸۹۵
رده بندی دیویی	: ۶۲۱ / ۳۹۵
شماره کتابشناسی ملی	: ۲۳۳۱۱۴۹۵

این اثر، مشمول قانون حمایت مؤلفان و مصنفان و هنرمندان مصوب ۱۳۴۸ است. هرکس تمام یا قسمتی از این اثر را بدون اجازه مؤلف (ناشر) نشر یا پخش یا عرضه کند مورد پیگرد قانونی قرار خواهد گرفت.



www.olomrayaneh.net

بابل، صندوق پستی ۸۹۱-۴۷۱۳۵

علوم رایانه

تلفن: ۳۲۶۰۷۷۲ - ۱۱۱

نمونه سازی FPGA با مثال هایی از VHDL

تألیف : پونگ پی. چو

ترجمه: دکتر قدرت اله سپیدنام (عضو هیأت علمی دانشگاه فردوسی مشهد)

چاپ اول

تابستان ۱۳۹۰

شمارگان: ۱۰۰۰ نسخه

قیمت: ۱۲۰۰۰ تومان

چاپ و صحافی: فرنگار رنگ

شابک: ۶-۰۱۰-۲۰۵-۶۰۰-۹۷۸

نشانی ناشر: بابل، خیابان مدرس، جنب تأمین اجتماعی، مجتمع تجاری نیما، واحد ۵۴

حروفچینی و صفحه آرایی: علوم رایانه

فهرست مطالب

بخش اول : مدارهای دیجیتال اولیه

فصل اول : مدار ترکیبی سطح گیت

۱-۱	مقدمه	۱۱
۱-۲	توصیف کلی	۱۱
۱-۳	توصیف ساخت یافته	۱۵
۱-۴	برنامه تست	۱۸
۱-۵	یادداشت‌هایی از مراجع	۲۰
۱-۶	آزمایش‌های پیشنهادی	۲۰

فصل دوم : مروری بر FPGA و نرم افزار EDA

۲-۱	مقدمه	۲۱
۲-۲	FPGA	۲۱
۲-۳	مروری بر برد DIGILENT S3	۲۴
۲-۴	روند ساخت	۲۶
۲-۵	مروری بر ناوبری پروژه Xilinx ISE	۲۷
۲-۶	بررسی کوتاهی بر ناوبر پروژه ISE	۳۰
۲-۷	مطالب آموزشی کوتاه در شبیه ساز MODELSIM HDL	۳۸
۲-۸	یادداشت‌هایی از مراجع	۴۳
۲-۹	آزمایش‌های پیشنهادی	۴۳

فصل سوم : مدار ترکیبی سطح RT

۳-۱	مقدمه	۴۵
۳-۲	عناصر سطح RT	۴۵
۳-۳	مدار مسیره‌دهی با عبارات تخصیص همزمان	۵۰
۳-۴	مدل سازی با یک فرآیند	۵۵
۳-۵	مدار مسیره‌دهی با عبارات IF و CASE	۵۷
۳-۶	ثابت‌ها و ژنریک‌ها	۶۲

۶۵.....	مثال‌های طراحی	۳-۷
۷۸.....	یادداشت‌هایی از مراجع	۳-۸
۷۸.....	آزمایش‌های پیشنهادی	۳-۹

فصل چهارم: مدار ترتیبی Regular

۸۱.....	مقدمه	۴-۱
۸۴.....	کد HDL فلیپ فلاپ و ثبات	۴-۲
۸۹.....	مثال‌های طراحی ساده	۴-۳
۹۵.....	برنامه تست برای مدارهای ترتیبی	۴-۴
۹۸.....	مطالعه نمونه‌ها	۴-۵
۱۱۵.....	یادداشت‌هایی از مراجع	۴-۶
۱۱۵.....	آزمایش‌های پیشنهادی	۴-۷

فصل پنجم: ماشین‌های حالت متناهی FSM

۱۱۷.....	مقدمه	۵-۱
۱۱۹.....	کدنویسی FSM	۵-۲
۱۲۳.....	مثال‌هایی برای طراحی	۵-۳
۱۳۴.....	یادداشت‌هایی از مراجع	۵-۴
۱۳۴.....	آزمایش‌های پیشنهادی	۵-۵

فصل ششم: FSMD

۱۳۶.....	مقدمه	۶-۱
۱۴۰.....	نوشتن کد یک FSMD	۶-۲
۱۴۹.....	مثال‌های طراحی	۶-۳
۱۶۵.....	یادداشت‌هایی از مراجع	۶-۴
۱۶۵.....	آزمایش‌های پیشنهادی	۶-۵

بخش دوم: مدول‌های I/O

فصل هفتم: UART

۱۷۰.....	مقدمه	۷-۱
۱۷۱.....	زیرسیستم گیرنده UART	۷-۲
۱۷۸.....	زیرسیستم فرستنده UART	۷-۳
۱۷۸.....	سیستم کلی UART	۷-۴
۱۸۶.....	اختصاصی کردن یک UART	۷-۵

۷-۶	یادداشت‌هایی از مراجع	۱۸۷
۷-۷	آزمایش‌های پیشنهادی	۱۸۷

فصل هشتم: صفحه کلید PS2

۸-۱	مقدمه	۱۹۰
۸-۲	زیرسیستم گیرنده	۱۹۰
۸-۳	کد اسکن صفحه کلید PS2	۱۹۴
۸-۴	مدار واسط صفحه کلید PS2	۱۹۸
۸-۵	یادداشت‌هایی از مراجع	۲۰۲
۸-۶	آزمایش‌های پیشنهادی	۲۰۳

فصل نهم: ماوس PS2

۹-۱	مقدمه	۲۰۵
۹-۲	پروتکل ماوس PS2	۲۰۵
۹-۳	زیرسیستم ارسال PS2	۲۰۷
۹-۴	واسط PS2 دوطرفه	۲۱۲
۹-۵	واسط ماوس PS2	۲۱۶
۹-۶	یادداشت‌هایی از مراجع	۲۱۹
۹-۷	آزمایش‌های پیشنهادی	۲۱۹

فصل دهم: SRAM خارجی

۱۰-۱	مقدمه	۲۲۱
۱۰-۲	مشخصات SRAM ، IS61LV25616AL	۲۲۱
۱۰-۳	کنترلگر حافظه	۲۲۵
۱۰-۴	یک طرح ایمن	۲۲۸
۱۰-۵	چند طرح بااهمیت	۲۴۰
۱۰-۶	یادداشت‌هایی از مراجع	۲۴۶
۱۰-۷	آزمایش‌های پیشنهادی	۲۴۶

فصل یازدهم: حافظه خاص 3-Spartan - Xilinx

۱۱-۱	مقدمه	۲۴۸
۱۱-۲	حافظه درونی قطعه Spartan 3	۲۴۸
۱۱-۳	روش‌های یکپارچه کردن مدول‌های حافظه	۲۴۹
۱۱-۴	نمونه‌های HDL برای استنتاج حافظه	۲۵۱
۱۱-۵	یادداشت‌هایی از مراجع	۲۵۹

۱۱-۶	آزمایش‌های پیشنهادی.....	۲۵۹
------	--------------------------	-----

فصل دوازدهم: کنترل VGA: گرافیک

۱۲-۱	مقدمه.....	۲۶۲
۱۲-۲	همزمان‌سازی در VGA.....	۲۶۵
۱۲-۳	مروری بر مدار تولید پیکسل.....	۲۷۲
۱۲-۴	تولید گرافیک با طرح نگاشت شیء.....	۲۷۳
۱۲-۵	تولید گرافیک با طرح نگاشت بیتی.....	۲۸۷
۱۲-۶	یادداشت‌هایی از مراجع.....	۲۹۲
۱۲-۷	آزمایش‌های پیشنهادی.....	۲۹۲

فصل سیزدهم: کنترل VGA بخش دوم: متن

۱۳-۱	مقدمه.....	۲۹۶
۱۳-۲	تولید متن.....	۲۹۶
۱۳-۳	نمایشگر متن صفحه تصویر - کامل.....	۳۰۳
۱۳-۴	بازی پونگ کامل.....	۳۰۷
۱۳-۵	یادداشت‌هایی از مراجع.....	۳۲۲
۱۳-۶	آزمایش‌های پیشنهادی.....	۳۲۲

بخش سوم: میکروکنترلر PicoBlaze ساخت Xilinx

فصل چهاردهم: مروری بر PicoBlaze

۱۴-۱	مقدمه.....	۳۲۶
۱۴-۲	سخت‌افزار و نرم‌افزار سفارشی.....	۳۲۶
۱۴-۳	مروری بر PicoBlaze.....	۳۲۹
۱۴-۴	روند ساخت.....	۳۳۱
۱۴-۵	مجموعه دستورات.....	۳۳۳
۱۴-۶	رهنمون‌های اسمبلر.....	۳۴۵
۱۴-۷	یادداشت‌هایی از مراجع.....	۳۴۷

فصل پانزدهم: نوشتن برنامه اسمبلی PicoBlaze

۱۵-۱	مقدمه.....	۳۴۸
۱۵-۲	قطعات کد مفید.....	۳۴۸
۱۵-۳	ایجاد زیرروال.....	۳۵۲
۱۵-۴	ایجاد برنامه.....	۳۵۴

۳۶۱	پردازش کد اسمبلی	۱۵-۵
۳۶۵	سنتز با PicoBlaze	۱۵-۶
۳۶۷	یادداشت‌هایی از مراجع	۱۵-۷
۳۶۷	آزمایش‌های پیشنهادی	۱۵-۸

فصل شانزدهم: واسطه I/O در PicoBlaze

۳۶۹	مقدمه	۱۶-۱
۳۷۰	پورت خروجی	۱۶-۲
۳۷۳	پورت ورودی	۱۶-۳
۳۷۵	برنامه مربع با یک واسطه برای یک سویچ و برای یک نمایشگر LED هفت قسمتی	۱۶-۴
۳۸۸	برنامه مربع با یک ضرب کننده ترکیبی و کنسول UART	۱۶-۵
۴۰۴	یادداشت‌هایی از مراجع	۱۶-۶
۴۰۴	آزمایش‌های پیشنهادی	۱۶-۷

فصل هفدهم: واسطه وقفه در PicoBlaze

۴۰۶	مقدمه	۱۷-۱
۴۰۶	اداره وقفه در PicoBlaze	۱۷-۲
۴۰۸	واسطه خارجی	۱۷-۳
۴۱۰	ملاحظات نوشتن نرم‌افزار	۱۷-۴
۴۱۱	مثال طراحی	۱۷-۵
۴۱۷	یادداشت‌هایی از مراجع	۱۷-۶
۴۱۸	آزمایش‌های پیشنهادی	۱۷-۷

پیوست الف: الگوهای VHDL نمونه

۴۲۰	۱- الف ساختارهای VHDL عمومی (کلی)
۴۲۲	۲- الف مدارهای ترکیبی
۴۲۶	۳- الف عناصر حافظه
۴۲۷	۴- الف مدارهای ترتیبی معمولی
۴۲۸	۵- الف FSM
۴۲۹	۶- الف FSMD
۴۳۲	۷- الف فایل قیود بورد S3

۴۳۶	مراجع
۴۳۸	واژه‌نامه انگلیسی به فارسی

HDL (زبان توصیف یا طراحی سخت‌افزار و قطعات FPGA (آرایه گیتی) قابل برنامه‌ریزی میدانی (یا برنامه‌ریزی در محل نصب) به طراحان اجازه می‌دهند تا مدارهای دیجیتال پیچیده را به سرعت ساخته و شبیه‌سازی نمایند، آن را بر روی یک دستگاه نمونه تحقق بخشند و صحت عملکرد پیاده‌سازی فیزیکی‌اش را تأیید کنند. با پیشرفت تکنولوژی‌ها، آن‌ها به صورت امری رایج درآمدند. در حال حاضر ما از یک PC و یک برد نمونه‌سازی FPGA برای ساخت یک سیستم دیجیتال استفاده خواهیم کرد. این کتاب از روش "آموختن همراه با انجام" استفاده کرد و ایجاد FPGA و HDL و فرآیند طراحی را با یک سری مثال شرح می‌دهد. مثال‌های متعددی لحاظ شده، که از یک مدار ساده سطح گیت شروع شده و به یک سیستم خاص با یک میکروکنترلر هسته - نرم 8 بیت و مدار جانبی I/O اختصاصی ختم می‌شود. کلیه مثال‌ها قابل سنتز (ساخت) بوده و می‌توان آن‌ها را روی برد نمونه تست فیزیکی کرد.

سازمان کتاب

- کتاب به سه بخش عمده تقسیم شده است: بخش دستورات ساده HDL و سخت‌افزارهای مشابه آن‌ها را معرفی کرده و ساخت یک مدار دیجیتال پایه را با این دستورات نشان می‌دهد. این بخش شامل شش فصل است:
- فصل ۱: ساختار یک برنامه HDL، دستور زبان پایه، و عملگرهای منطقی را توصیف می‌نماید. مدارهای ترکیبی سطح گیت با این دستورات ساخته می‌شوند.
 - فصل ۲: مروری است بر یک قطعه FPGA، برد نمونه‌سازی و روند ساخت. فرآیند ساخت با یک نرم‌افزار سنتز Xilinx ISE و یک دوره آموزشی روی نرم‌افزار شبیه‌ساز Mentor Graphics ModelSim انجام می‌شود.
 - فصل ۳: این فصل عملگرهای رابط‌های و ریاضی HDL و دستورات مسیریابی را معرفی می‌نماید. این عملگرها مربوط به قطعات اندازه متوسط مانند مقایسه‌گرها، جمع‌کننده‌ها و مالتی‌پلکسرها است. مدارهای ترکیبی سطح - مدول با این دستورات به دست می‌آیند.
 - فصل ۴: کدها و عناصر حافظه و ساختار مدارهای ترتیبی منظم (همزمان)، مانند شمارنده‌ها و شیفت رجیستر را پوشش می‌دهد که در آن‌ها گذرهای حالت، الگوی منظمی را نمایش می‌دهد.
 - فصل ۵: دستورات یک ماشین حالت متناهی (FSM) را نشان می‌دهد، که گذرهای حالتش یک الگوی منظم و ساده‌ای را نشان می‌دهد.
 - فصل ۶: ساخت یک FSM با مسیر داده (FSMD) را نشان می‌دهد. FSMD برای پیاده‌سازی متدولوژی انتقال ثباتی به کار رفته است که در آن کار سیستم با انتقال داده و دستکاری میان - ثبات توصیف شده است.
- بخش دوم تکنیک‌های بخش اول را برای طراحی یک آرایه از مدول‌های جانبی برای برد نمونه به کار می‌برد. هر فصل شامل طراحی، پیاده‌سازی و تأیید هر برد خاص را پوشش می‌دهد. این مدول‌ها می‌توانند در پروژه‌های بزرگتر به کار گرفته شوند. بخش دوم شامل هفت فصل است:

- فصل ۷: طراحی فرستنده و گیرنده یونیورسال (UART) را مورد بحث قرار داده است، که اتصال سری را برای ارسال و دریافت داده از طریق پورت 232 – R2 فراهم می‌نماید.
- فصل ۸: طراح واسط صفحه‌کلید را پوشش داده است، که کد اسکن شده را از یک صفحه کلید می‌خواند. کلید از طریق پورت PS2 بورد پروتوتایپ (نمونه‌ساز) متصل می‌گردد.
- فصل ۹: طراحی یک واسط ماوس است. همچنین ماوس از طریق پورت PS2 با بورد نمونه‌ساز ارتباط دارد.
- فصل ۱۰: در مورد موضوعاتی چون پیاده‌سازی و زمان‌بندی کنترلگر حافظه بحث کرده است. کنترلگر برای خواندن داده‌ها و نوشتن داده‌ها در دو حافظه دستیابی تصادفی (SRAM) روی بورد S3 به کار می‌رود.
- فصل ۱۱: واسط و کاربرد عناصر دستگاه 3 – Spartan را مورد بحث قرار داده است. تمرکز بر بلوک‌های حافظه داخلی FPGA و مدار مدیریت ساعت دیجیتال (DCM) است.
- فصل ۱۲: طراحی و پیاده‌سازی کنترلگر ویدئو را بحث کرده است. موضوعات پوشش‌یافته شامل تولید سیگنال‌های سنکرون کردن ویدئو بوده و ساخت یک واسط گرافیکی bit and ، object – mapped را نشان می‌دهد.
- فصل ۱۳: ساخت کنترلگر ویدئو را ادامه می‌دهد. توضیحات ساخت واسط متن و طرح عمومی tile – mapped می‌باشد.
- بخش سوم، میکروکنترلر هسته نرم مبتنی بر FPGA است که به آن Picoblaze نام نهاده شده و تجمیع یک مدار پردازنده همه منظوره سفارش شده را شرح می‌دهد. این بخش چهار فصل دارد:
- فصل ۱۴: مروری بر سازمان و مجموعه دستورات Picoblaze است.
- فصل ۱۵: برنامه‌نویسی اسمبلی را معرفی کرده و مروری بر فرایند ساخت دارد.
- فصل ۱۶: ویژگی I/O، مربوط به Picoblaze را بحث کرده است و روشی به دست آوردن مدارهای سفارشی را برای واسط و دیگر وسایل جانبی شرح می‌دهد.
- فصل ۱۷: قابلیت وقفه Picoblaze را شرح داده و ساخت یک مدار مدیریت وقفه سفارشی را تشریح کرده است.

علاوه بر فصول معمول فوق، پیوست‌ها و تمام نمونه کدها را لیست و خلاصه کرده است.