

آموزش گام به گام

ARM Cortex-M3

نویسنده:

جوزف یو

مترجم:

سعید زارع پور

وحید زارع پور

نیاز دانش

|                     |                                                                                      |
|---------------------|--------------------------------------------------------------------------------------|
| سرشناسه             | یو. جوزف Yiu, Joseph                                                                 |
| عنوان و نام پدیدآور | آموزش گام به گام ARM Cortex-M3 / نویسنده جوزف یو؛ مترجم سعید زارع پور، وحید زارع پور |
| مشخصات نشر          | تهران: نیاز دانش، ۱۳۹۱.                                                              |
| مشخصات ظاهری        | ۵۴۴ص: مصور. جدول، نمودار - یک لوح فشرده                                              |
| شابک                | ۹۷۸-۶۰۰-۶۴۸۱-۲۴-۱ / ریال: ۱۱۵۰۰۰                                                     |
| وضعیت فهرست‌نویسی   | فیا                                                                                  |
| یادداشت             | عنوان اصلی: The definitive guide to the ARM Cortex -M3, C2010.                       |
| یادداشت             | چاپ قبلی: پیوند نو، ۱۳۸۹                                                             |
| یادداشت             | عنوان روی جلد: آموزش گام به گام میکروکنترلر (مبتدی - پیشرفته).                       |
| یادداشت             | کتابنامه: ص. ۵۴۴                                                                     |
| موضوع               | سیستم‌های کامپیوتری درون‌های                                                         |
| موضوع               | میکروکنترلرها                                                                        |
| شناسه افزوده        | زارع پور، سعید، ۱۳۶۱-، مترجم                                                         |
| شناسه افزوده        | زارع پور، وحید، ۱۳۶۲-، مترجم                                                         |
| رده‌بندی کنگره      | ۱۳۹۱ / س ۹ / TK ۷۸۹۵                                                                 |
| رده‌بندی دیوینی     | ۶۲۱/۲۱۱۶                                                                             |
| شماره کتابشناسی ملی | ۲۹۶۸۲۹۵                                                                              |



نیاز دانش

آموزش گام به گام ARM Cortex-M3

جوزف یو  
سعید زارع پور - وحید زارع پور  
حمیدرضا احمد شیرازی - محمد شمس  
کیانا آراین  
نیاز دانش  
قلم‌نگار - فاطمه معمری  
نص - گنجینه  
اول - ۱۳۹۱  
۱۰۰۰  
ریال ۱۱۵۰۰۰

نام کتاب  
نویسنده  
مترجم  
مدیر تولید و ناظر بر چاپ  
طراح جلد  
ناشر  
صفحه‌بندی  
لیتوگرافی / چاپ  
نوبت چاپ  
شمارگان  
قیمت همراه DVD

ISBN:978-600-6481-24-1

شابک : ۹۷۸-۶۰۰-۶۴۸۱-۲۴-۱

آدرس انتشارات: تهران - خیابان انقلاب - خیابان فخر رازی - خیابان شهدای ژاندارمری - ساختمان ایرانیان - واحد ۱۶  
تلفن: ۶۶۴۸۴۳۰۴

مرکز پخش: تهران - میدان انقلاب - خیابان منیری جاوید - بن‌بست مبین - شماره ۶ - انتشارات نص  
۶۶۴۶۵۶۷۴ - ۶۶۴۱۳۳۸۵ - ۶۶۴۰۵۲۷۲ - ۰۹۱۲-۷۰۷۳۹۳۵

فروشگاه: میدان انقلاب - ضلع جنوب شرقی - بلاک ۲۵ - کانون کتاب ایرانیان - انتشارات نص - ۶۶۴۰۵۳۷۲

مشاوره جهت نشر: ۰۹۱۲-۳۱۰۶۷۰۹

کلیه حقوق مادی و معنوی این اثر متعلق به ناشر می‌باشد.

## مقدمه

کتابی که پیش رو دارید به معرفی و تشریح عملکرد ARM Cortex™-M3 می‌پردازد. این کتاب برای مهندسان نرم‌افزار، سخت‌افزار و همچنین افرادی که به پردازنده ARM Cortex™-M3 علاقمند هستند بسیار مفید است. *Cortex-M3 Technical Reference Manual (TRM)* و *ARMv7-M Architecture Application Level Reference Manual* اطلاعات و جزئیات زیادی را پیرامون این پردازنده ارائه می‌کنند که معمولاً موجب سردرگمی افراد مبتدی می‌شود. این کتاب به صورت گام به گام شما را با ARM Cortex™-M3 و نحوه استفاده از آن آشنا می‌کند. به طور کلی، مباحث مطرح شده در این کتاب عبارتند از: معرفی و تشریح معماری، مجموعه دستورالعمل، ویژگی‌های سخت‌افزاری و بررسی کلی سیستم اشکال‌زایی. البته مثال‌هایی نیز ارائه شده است که نحوه استفاده از ابزارهای توسعه مانند Keil uVision4 و Gnu tool chain را به خوبی نشان می‌دهد. این کتاب همچنین برای مهندسانی که مایلند نرم‌افزارهایشان را از پردازنده ARM7TDMI به Cortex-M3 یا بالعکس منتقل کنند نیز مناسب است، چون تفاوت‌های میان این دو را به خوبی تشریح می‌کند.

به همراه کتاب یک DVD حاوی مستندات و ابزارهای توسعه متعدد ارائه می‌شود که شما می‌توانید در توسعه برنامه‌های خود از آنها استفاده کنید.

پس از حمد و سپاس به درگاه پروردگار متعال بر خود لازم می‌دانیم از زحمات آقای حمیدرضا شیرازی و سایر همکاران ایشان در کتاب نیاز شکر و قدردانی نماییم.

سعید زارع‌پور - وحید زارع‌پور

# فهرست مطالب

صفحه

عنوان

|    |                                                                               |
|----|-------------------------------------------------------------------------------|
| ۵  | مقدمه                                                                         |
| ۱۷ | قراردادها                                                                     |
| ۱۸ | واژگان و اختصارها                                                             |
| ۲۱ | فصل ۱ / مقدمه                                                                 |
| ۲۱ | پردازنده ARM Cortex-M3 چیست ؟                                                 |
| ۲۳ | پردازنده Cortex-M3 در مقابل MCU هایی که بر مبنای Cortex-M3 طراحی شده‌اند      |
| ۲۳ | تاریخچه ARM و معماری ARM                                                      |
| ۲۴ | نسخه‌های معماری                                                               |
| ۲۷ | توسعه مجموعه دستورالعمل                                                       |
| ۲۸ | تکنولوژی Thumb-2 و معماری مجموعه دستورالعمل                                   |
| ۳۲ | فصل ۲ / بررسی کلی Cortex-M3                                                   |
| ۳۲ | قسمت‌های اصلی                                                                 |
| ۳۳ | رجیسترها (Registers)                                                          |
| ۳۵ | مدهای عملیاتی (operation modes)                                               |
| ۳۷ | کنترلر درونی وقفه داری تودرتو (Built-In Nested Vectored Interrupt Controller) |
| ۳۹ | رابط باس (Bus Interface)                                                      |
| ۳۹ | واحد حفاظت حافظه (MPU)                                                        |
| ۴۰ | مجموعه دستورالعمل (Instruction Set)                                           |
| ۴۳ | توان مصرفی پایین و کارایی بالا                                                |
| ۴۳ | پشتیبانی از اشکال‌زدایی                                                       |
| ۴۵ | خلاصه ویژگی‌ها                                                                |
| ۴۵ | کارایی بالا                                                                   |
| ۴۵ | ویژگی‌های پیشرفته اراده کردن وقفه                                             |
| ۴۶ | توان مصرفی پایین                                                              |
| ۴۶ | ویژگی‌های سیستمی                                                              |
| ۴۷ | پشتیبانی از اشکال‌زدایی                                                       |
| ۴۸ | فصل ۳ / بخش‌های اصلی Cortex-M3                                                |
| ۴۸ | رجیسترها                                                                      |

|     |                                                                      |
|-----|----------------------------------------------------------------------|
| ۵۱  | ..... R14: رجیستر پیوند                                              |
| ۵۳  | ..... رجیسترهای وضعیت برنامه (Program Status Registers)              |
| ۵۴  | ..... رجیسترهای BASEPRI و FAULTMASK.PRIMASK                          |
| ۵۶  | ..... رجیستر کنترل (Control Register)                                |
| ۵۶  | ..... CONTROL[1]                                                     |
| ۵۶  | ..... CONTROL[0]                                                     |
| ۵۷  | ..... مد عملیاتی                                                     |
| ۶۱  | ..... جدول‌های بردار (Vector Tables)                                 |
| ۶۲  | ..... عملیات‌های حافظه پشته                                          |
| ۶۲  | ..... عملیات‌های پله‌ای پشته                                         |
| ۶۹  | ..... فصل ۴ / مجموعه دستورالعمل‌ها                                   |
| ۶۹  | ..... مقدمات زبان اسمبلی                                             |
| ۶۹  | ..... زبان اسمبلی: قواعد دستوری پایه                                 |
| ۷۳  | ..... لیست دستورالعمل‌ها                                             |
| ۷۹  | ..... دستورالعمل‌های پشتیبانی نشده                                   |
| ۸۱  | ..... زبان اسمبلی: انتقال داده‌ها                                    |
| ۸۶  | ..... شبه دستورالعمل‌های LDR و ADR (LDR and ADR Pseudo-Instructions) |
| ۸۷  | ..... زبان اسمبلی: داده‌های پردازشی                                  |
| ۹۲  | ..... زبان اسمبلی: فراخوانی و انشعاب غیر شرطی                        |
| ۹۴  | ..... پرچم‌ها در پردازنده‌های ARM                                    |
| ۹۷  | ..... زبان اسمبلی: اجرای شرطی با استفاده از دستورات IT               |
| ۱۰۰ | ..... زبان اسمبلی: عملیات‌های اشباع                                  |
| ۱۰۳ | ..... چندین دستورالعمل مفید در Cortex-M3                             |
| ۱۰۳ | ..... MSR و MRS                                                      |
| ۱۰۴ | ..... مطالبی بیشتر پیرامون بلوک دستورات IF-THEN                      |
| ۱۰۶ | ..... REV, REVSH و REVSH                                             |
| ۱۰۷ | ..... SXTB, SXTB, UXTH و UXTH                                        |
| ۱۰۷ | ..... BFC و BFI                                                      |
| ۱۰۹ | ..... TBB و TBH                                                      |
| ۱۱۲ | ..... فصل ۵ / سیستم‌های حافظه                                        |
| ۱۱۲ | ..... بررسی ویژگی‌های سیستم حافظه                                    |
| ۱۱۳ | ..... نقشه‌های حافظه (Memory Maps)                                   |
| ۱۱۵ | ..... ویژگی‌های دستیابی حافظه                                        |
| ۱۱۷ | ..... مجوزهای پیش فرض دستیابی حافظه                                  |

|     |                                           |
|-----|-------------------------------------------|
| ۱۱۸ | عملیات‌های Bit-Band                       |
| ۱۲۲ | مزیت‌های عملیات‌های Bit-Band              |
| ۱۲۲ | Bit-Band در مقابل Bit-Bang                |
| ۱۲۵ | عملیات Bit-Band در اندازه‌های مختلف داده  |
| ۱۲۵ | عملیات‌های Bit-Band در برنامه‌های C       |
| ۱۲۶ | انتقال‌های ناهمتراز (Unaligned Transfers) |
| ۱۲۸ | دستیابی‌های انحصاری (Exclusive Accesses)  |
| ۱۳۰ | مد Endian                                 |

## فصل ۶ / پیاده‌سازی Cortex - M3 ..... ۱۳۴

|     |                                |
|-----|--------------------------------|
| ۱۳۴ | خط لوله                        |
| ۱۳۶ | جزئیات نمودار بلوکی            |
| ۱۴۰ | رابط باس در Cortex-M3          |
| ۱۴۰ | باس I-Code                     |
| ۱۴۰ | باس D-Code                     |
| ۱۴۱ | سایر رابط‌ها در Cortex-M3      |
| ۱۴۲ | PPB خارجی                      |
| ۱۴۳ | اتصال‌های نمونه                |
| ۱۴۴ | انواع Reset و سیگنال‌های Reset |

## فصل ۷ / استثناها ..... ۱۴۶

|     |                                                 |
|-----|-------------------------------------------------|
| ۱۴۶ | انواع استثنا                                    |
| ۱۴۸ | تعاریف اولویت                                   |
| ۱۵۴ | جدول‌های بردار                                  |
| ۱۵۵ | ورودی‌های وقفه و نحوه به تعویق افتادن وقفه‌ها   |
| ۱۵۸ | استثناها (Fault Exceptions)                     |
| ۱۶۱ | اشکال‌های مدیریت حافظه                          |
| ۱۶۲ | اشکال‌های کاربرد                                |
| ۱۶۴ | اشکال‌های شدید                                  |
| ۱۶۵ | رسیدگی به اشکال‌ها                              |
| ۱۶۶ | فراخوانی ناظر سیستم و فراخوانی سیستم تعویق پذیر |

## فصل ۸ / کنترلر وقفه‌برداری تودرتو و کنترل وقفه ..... ۱۷۱

|     |                                                 |
|-----|-------------------------------------------------|
| ۱۷۱ | بررسی کلی کنترلر وقفه‌برداری تودرتو             |
| ۱۷۲ | پیکربندی اولیه وقفه                             |
| ۱۷۲ | رجیسترهای Enable و Clear Enable                 |
| ۱۷۴ | Interrupt Clear Pending و Interrupt Set Pending |

|     |                                       |
|-----|---------------------------------------|
| ۱۷۷ | وضعیت فعال                            |
| ۱۷۸ | رجیسترهای خاص PRIMASK و FAULTMASK     |
| ۱۷۹ | رجیستر خاص BASEPRI                    |
| ۱۸۰ | رجیسترهای پیکربندی برای سایر استثناها |
| ۱۸۶ | وقفه‌های نرم‌افزاری                   |

## فصل ۹ / رفتار وقفه ..... ۱۹۱

|     |                                          |
|-----|------------------------------------------|
| ۱۹۱ | توالی وقفه و توالی استثنا                |
| ۱۹۱ | Stacking                                 |
| ۱۹۳ | واکشی بردارها                            |
| ۱۹۳ | به روز رسانی رجیسترها                    |
| ۱۹۳ | خروج استثنا                              |
| ۱۹۴ | وقفه‌های تودرتو                          |
| ۱۹۵ | Tail-Chaining وقفه‌های                   |
| ۱۹۶ | late arrival ها                          |
| ۱۹۶ | جزئیات بیشتر پیرامون مقدار برگشتی استثنا |
| ۱۹۸ | تاخیر وقفه                               |
| ۱۹۹ | اشکال‌های مربوطه به وقفه                 |
| ۲۰۰ | Unstacking                               |

## فصل ۱۰ / برنامه‌نویسی Cortex – M3 ..... ۲۰۱

|     |                                                  |
|-----|--------------------------------------------------|
| ۲۰۱ | مقدمه                                            |
| ۲۰۲ | نمونه ای از روند توسعه                           |
| ۲۰۲ | استفاده از CMSIS                                 |
| ۲۰۷ | کامپایل کردن مثال قبل با استفاده از Keil MDK-ARM |
| ۲۰۸ | دستیابی به رجیسترهای حافظه نگاشته شده در CMSIS   |
| ۲۱۰ | توابع درونی                                      |
| ۲۱۱ | اسمبلر تعبیه شده و اسمبلر درون خطی               |
| ۲۱۳ | حوزه‌های استاندارد سازی                          |
| ۲۱۴ | سازمان CMSIS                                     |
| ۲۱۵ | استفاده از CMSIS                                 |
| ۲۱۷ | مزایای CMSIS                                     |
| ۲۱۸ | استفاده از اسمبلی                                |
| ۲۱۹ | رابط بین اسمبلی و CMSIS                          |
| ۲۱۹ | گام اول در برنامه‌نویسی اسمبلی                   |

|     |                                                                          |
|-----|--------------------------------------------------------------------------|
| ۳۴۴ | ویژگی‌های اشکال‌زدایی                                                    |
| ۳۴۴ | ویژگی‌های خواب (Sleep Features)                                          |
| ۳۴۶ | مزایا و ویژگی‌های جدید Revision 2                                        |
| ۳۴۷ | تفاوت‌های میان Cortex-M0 و Cortex-M3                                     |
| ۳۴۷ | مدل برنامه‌نویسی                                                         |
| ۳۴۸ | استثناها و NVIC                                                          |
| ۳۴۹ | مجموعه دستورالعمل                                                        |
| ۳۴۹ | ویژگی‌های سیستم حافظه                                                    |
| ۳۵۰ | ویژگی‌های اشکال‌زدایی                                                    |
| ۳۵۰ | سازگاری                                                                  |
| ۳۵۲ | <b>فصل ۱۸ / انتقال برنامه‌های کاربردی از ARM7 به Cortex-M3</b>           |
| ۳۵۲ | بررسی کلی                                                                |
| ۳۵۲ | مشخصات سیستم                                                             |
| ۳۵۲ | نگاشت حافظه                                                              |
| ۳۵۲ | وقفه‌ها                                                                  |
| ۳۵۴ | MPU                                                                      |
| ۳۵۶ | فایل‌های زبان اسمبلی                                                     |
| ۳۵۶ | وضعیت Thumb                                                              |
| ۳۵۶ | وضعیت ARM                                                                |
| ۳۵۹ | فایل‌های برنامه C                                                        |
| ۳۵۹ | فایل‌های مقصود (Object Files) از پیش کامپایل شده                         |
| ۳۵۹ | بهبود سازی                                                               |
| ۳۶۱ | <b>فصل ۱۹ / آغاز توسعه Cortex-M3 با استفاده از GNU Tool Chain</b>        |
| ۳۶۱ | اطلاعات اولیه                                                            |
| ۳۶۲ | به دست آوردن GNU Tool Chain                                              |
| ۳۶۳ | روند توسعه                                                               |
| ۳۶۶ | اتصال چندین فایل به هم                                                   |
| ۳۷۶ | دستیابی به رجیسترهای خاص                                                 |
| ۳۷۶ | استفاده از دستورالعمل‌های پشتیبانی نشده                                  |
| ۳۷۷ | اسمبلر درون خطی در کامپایلر GNU C                                        |
| ۳۷۸ | <b>فصل ۲۰ / شروع کار با Keil ReaView Microcontroller Development Kit</b> |
| ۳۷۸ | بررسی کلی                                                                |

|     |                                                                              |
|-----|------------------------------------------------------------------------------|
| ۳۷۹ | ..... شروع کار با $\mu$ Vision                                               |
| ۳۸۵ | ..... ارسال پیام "Hello World" به خروجی از طریق فرستنده/گیرنده آسنکرون جهانی |
| ۳۸۸ | ..... آزمایش نرم افزار                                                       |
| ۳۹۸ | ..... اصلاح جدول بردار                                                       |
| ۴۰۱ | ..... stopwatch.c                                                            |
| ۴۰۵ | ..... انتقال برنامه های کاربردی برای استفاده از CMSIS                        |

## فصل ۲۱ / برنامه نویسی میکروکنترلرهای Cortex-M3 در NI LabVIEW ... ۴۰۷

|     |                                                            |
|-----|------------------------------------------------------------|
| ۴۰۷ | ..... مقدمه                                                |
| ۴۰۷ | ..... LabVIEW چیست؟                                        |
| ۴۰۹ | ..... حوزه های کاربردی                                     |
| ۴۱۰ | ..... برای استفاده از LabVIEW و ARM به چه چیزی نیاز دارید؟ |
| ۴۱۰ | ..... روند توسعه                                           |
| ۴۱۲ | ..... مثالی از یک پروژه LabVIEW                            |
| ۴۱۲ | ..... ایجاد پروژه                                          |
| ۴۱۴ | ..... تعریف ورودی ها و خروجی ها                            |
| ۴۱۵ | ..... ایجاد برنامه                                         |
| ۴۱۷ | ..... ساخت طراحی و تست برنامه کاربردی                      |
| ۴۱۸ | ..... روند طراحی با استفاده از LabVIEW و Keil $\mu$ Vision |
| ۴۱۹ | ..... سایر ویژگی های در LABVIEW                            |
| ۴۲۰ | ..... انتقال برنامه ها به سایر پردازنده های ARM            |

## ضمیمه آ / مجموعه دستورالعمل های Cortex-M3 ... ۴۲۲

|     |                                      |
|-----|--------------------------------------|
| ۴۲۷ | ..... تشریح دستورالعمل ها            |
| ۴۲۷ | ..... عملوندها                       |
| ۴۲۸ | ..... عملوند دوم انعطاف پذیر         |
| ۴۲۸ | ..... جانشینی دستورالعمل             |
| ۴۲۸ | ..... رجیستر با شفیت اختیاری         |
| ۴۲۹ | ..... ASR                            |
| ۴۳۰ | ..... LSR                            |
| ۴۳۰ | ..... LSL                            |
| ۴۳۱ | ..... ROR                            |
| ۴۳۲ | ..... RRX                            |
| ۴۳۲ | ..... تنظیم آدرس (Address Alignment) |
| ۴۳۳ | ..... عبارات وابسته به PC            |
| ۴۳۳ | ..... اجرای شرطی                     |

|     |                                               |
|-----|-----------------------------------------------|
| ۵۴۰ | ضمیمه ح / رابط ها برای اشکال زدایی و ردیاب ها |
| ۵۴۰ | بررسی کلی                                     |
| ۵۴۰ | رابط 20-pin Cortex Debug + ETM                |
| ۵۴۱ | رابط 10-Pin Cortex Debug                      |
| ۵۴۲ | رابط 20-Pin IDC                               |
| ۵۴۲ | رابط 38-Pin Mictor                            |
| ۵۴۴ | منابع                                         |

www.ketab.ir

## قراردادها

قراردادهای چاپی متنوعی در این کتاب استفاده شده است، که عبارتند از:

کدهای برنامه اسمبلی معمول:

MOV R0, R1 ; Move data from Register R1 to Register R0

قواعد دستوری کد اسمبلی؛ آیتمهای درون < > باید با اسامی رجیسترهای واقعی جایگزین شوند:

MRS <reg>, <special\_reg>

کدهای برنامه C:

for (i=0; i<3; i++) { func1(); }

شبه دستورالعمل ها:

if (a > b) { ...

مقادیر:

۱- 0x123, 4'hC هر دو مقادیر مبنای ۱۶ می باشند.

۱- #3. آیتم شماره ۳ را مشخص می کند (به عنوان مثال، IRQ #3 به معنای IRQ شماره ۳ است).

۱- #immed\_12 به مقدار بلافاصل (immediate data) ۱۲ بیتی اشاره می کند.

### بیت های رجیستر:

معمولا برای تشریح بخشی از مقدار رجیستر بر مبنای موقعیت بیت استفاده می شود؛ به عنوان مثال، بیت [15:12] به معنای بیت شماره ۱۵ تا بیت شماره ۱۲ می باشد.

انواع دستیابی به رجیسترها عبارتند از:

۱- R به معنای فقط خواندنی

۲- W به معنای فقط

۳- R/W به معنای خواندنی - نوشتنی

۴- R/Wc به معنای خواندنی و پاک شدن یا دستیابی نوشتن

|          |                                                               |
|----------|---------------------------------------------------------------|
| ADK      | AMBA Design Kit                                               |
| AHB      | Advanced High-Performance Bus                                 |
| AHB-AP   | AHB Access Port                                               |
| AMBA     | Advanced Microcontroller Bus Architecture                     |
| APB      | Advanced Peripheral Bus                                       |
| ARM ARM  | ARM Architecture Reference Manual                             |
| ASIC     | Application-specific integrated circuit                       |
| ATB      | Advanced Trace Bus                                            |
| BE8      | Byte-invariant big endian mode                                |
| CMSIS    | Cortex Microcontroller Software Interface Standard            |
| CPI      | Cycles per instruction                                        |
| CPU      | Central processing unit                                       |
| CS3      | CodeSourcery Common Start-up Code Sequence                    |
| DAP      | Debug Access Port                                             |
| DSP      | Digital Signal Processor/Digital Signal Processing            |
| DWT      | Data Watchpoint and Trace unit                                |
| EABI/ABI | Embedded application binary interface                         |
| ETM      | Embedded Trace Macrocell                                      |
| FPB      | Flash Patch and Breakpoint unit                               |
| FPGA     | Field Programmable Gate Array                                 |
| FSR      | Fault status register                                         |
| HTM      | CoreSight AHB Trace Macrocell                                 |
| ICE      | In-circuit emulator                                           |
| IDE      | Integrated Development Environment                            |
| IRQ      | Interrupt Request (normally refers to external interrupts)    |
| ISA      | Instruction set architecture                                  |
| ISR      | Interrupt Service Routine                                     |
| ITM      | Instrumentation Trace Macrocell                               |
| JTAG     | Joint Test Action Group (a standard of test/debug interfaces) |
| JTAG-DP  | JTAG Debug Port                                               |
| LR       | Link register                                                 |
| LSB      | Least Significant Bit                                         |
| LSU      | Load/store unit                                               |
| MCU      | Microcontroller Unit                                          |
| MDK-ARM  | Keil Microcontroller Development Kit for ARM                  |
| MMU      | Memory management unit                                        |
| MPU      | Memory Protection Unit                                        |
| MSB      | Most Significant Bit                                          |
| MSP      | Main Stack Pointer                                            |
| NMI      | Nonmaskable interrupt                                         |
| NVIC     | Nested Vectored Interrupt Controller                          |

|        |                                                |
|--------|------------------------------------------------|
| OS     | Operating system                               |
| PC     | Program counter                                |
| PMU    | Power management unit                          |
| PSP    | Process Stack Pointer                          |
| PPB    | Private Peripheral Bus                         |
| PSR    | Program Status Register                        |
| SCB    | System control block                           |
| SCS    | System control space                           |
| SIMD   | Single Instruction, Multiple Data              |
| SoC    | System-on-Chip                                 |
| SP     | Stack pointer                                  |
| SRPG   | State retention power gating                   |
| SW     | Serial-Wire                                    |
| SW-DP  | Serial-Wire Debug Port                         |
| SWJ-DP | Serial-Wire JTAG Debug Port                    |
| SWV    | Serial-Wire Viewer (an operation mode of TPIU) |
| TCM    | Tightly coupled memory (Cortex-M1 feature)     |
| TPA    | Trace Port Analyzer                            |
| TPIU   | Trace Port Interface Unit                      |
| TRM    | Technical Reference Manual                     |
| UAL    | Unified Assembly Language                      |
| UART   | Universal Asynchronous Receiver Transmitter    |
| WIC    | Wakeup Interrupt Controller                    |