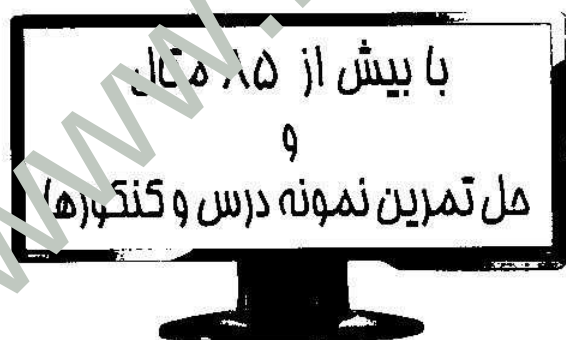


طراحی دیجیتال

(مدار منطقی)

مؤلف: موریس مانو



مترجمین:

دکتر حسن سید رضی دکتر فرهاد ارومچیان
دانشکده مهندسی برق و کامپیوتر
پردیس دانشکده های فنی
دانشگاه تهران

سرشناسه	: مانو، ام. موريس، ۱۹۲۷م. Mano, M. Morris.
عنوان و نام پدیدآور	: طراحی دیجیتال (مدار منطقی) / مولف موريس مانو؛ مترجمين حسن سيدرضی، فرهاد ارومچيان.
مشخصات نشر	: تهران: انتشارات دانشگاهی کيان، ۱۳۹۴.
مشخصات ظاهری	: ۵۸۳ص.: مصور، جدول.
شابک	: ۹۷۸-۶۰۰-۳۰۷-۱۱۶-۲
وضعیت فهرست‌نویسی	: فیا
یادداشت	: عنوان اصلی: Digital design.
یادداشت	: این کتاب در سال‌های مختلف توسط ناشران مختلف منتشر شده است.
موضوع	: کامپیترهای رقمی - مدارها.
موضوع	: مدارهای منطقی.
موضوع	: طراحی منطقی.
موضوع	: مدارهای مجتمع رقمی.
شناسه افزوده	: سيدرضی، حسن، ۱۳۱۹، مترجم.
شناسه افزوده	: ارومچيان، فرهاد، مترجم.
رده بندی کنگره	: ۱۳۹۴ ۵۴۲/۴ TK۷۸۸۸
رده بندی دیویی	: ۶۲۱/۳۹۵
شماره کتابشناسی ملی	: ۴۰۰۰۳۰۴



نشر دانشگاهی کيان
Kian Publication

انتشارات دانشگاهی کيان

نام کتاب	: طراحی دیجیتال (مدار منطقی)
ناشر	: انتشارات دانشگاهی کيان
مؤلف	: Morris M. Mano
چاپ سیزدهم (اول ناشر)	: ۱۳۹۵
تیراژ	: ۱۰۰۰ جلد
چاپ و صحافی	: هدف
قیمت	: ۲۹۵۰۰ تومان
شابک	: ۹۷۸-۶۰۰-۳۰۷-۱۱۶-۲
ISBN	: 978-600-307-116-2

سبب حقوق برای ناشر محفوظ است.
تکثیر، تداوم یا قسمتی از این اثر به
صورت هر نوع و به هر چه باشد، چاپ مجدد، چاپ
افست، فکس، یا هر روش دیگر چاپ ممنوع
است و پیگرد قانونی دارد.

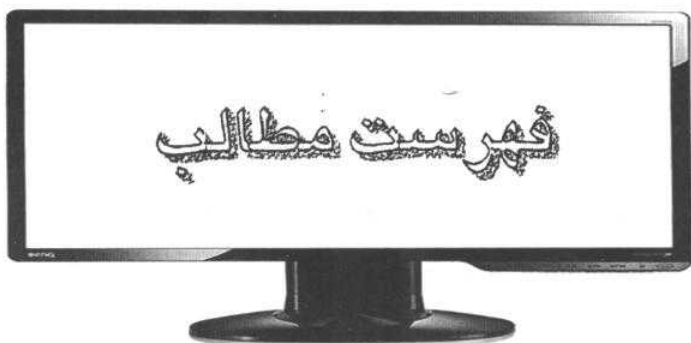
مرکز پخش:

تهران - خ انقلاب - خ ۱۲ فروردین - کوچه نوروز - پلاک ۲۷ طبقه اول

تلفن: ۶۶۴۱۱۷۱۵-۶۶۴۰۶۸۳۳-۶۶۴۱۶۴۴۶

خرید Online از طریق سایت www.kianpub.com

SMS: ۳۰۰۰۲۲۱۴۴۱



فصل ۱: جبر بول و گیت‌های منطقی

- ۱-۱- کاه بیوترها و سیستم‌های دیجیتالی (رقمی)..... ۲
- ۲-۱- اعداد باینری یا دودویی ۴
- ۳-۱- تبدیل مبدی اعداد ۷
- ۴-۱- اعداد مبنای هشت و شانزده ۱۰
- ۵-۱- مکمل‌های اعداد ۱۱
- مکمل $r-1$ اعداد ۱۱
- مکمل r اعداد ۱۲
- تفریق به کمک مکمل‌ها ۱۳
- ۶-۱- اعداد دودویی علامت‌دار ۱۵
- جمع حسابی ۱۸
- تفریق حسابی ۱۹
- ۷-۱- کدهای دودویی ۲۰
- کدهای دهدهی ۲۱
- کد آشکارسازی خطا ۲۲
- کد گری (انعکاسی) ۲۴
- کد اسکی ASCII ۲۵
- ۸-۱- حافظه‌ها و ثبات‌های دودویی ۲۷
- ثبات‌ها ۲۷
- انتقال اطلاعات بین ثبات‌ها ۲۸

- ۱-۹- منطق دودویی ۳۰
- تعریف منطق دودویی ۳۱
- مدارهای سوئیچینگ و سیگنال‌های دودویی ۳۲
- گیت‌های منطقی ۳۳
- ۱۰-۱- تمرین ۳۶
- ۱۱-۱- حل چند تمرین نمونه ۳۹

فصل ۲: جبر بول و گیت‌های منطقی ۴۱

- ۱-۲- تعریف‌های اولیه ۴۲
- ۲-۲- تعریف اصولی جبر بول ۴۳
- جبر بول دو ارزشی ۴۵
- ۳-۲- قضیه‌ها یا تئوری‌های اصلی و خواص جبر بول ۴۷
- اصل دوگان ۴۷
- تئوری‌های اساسی ۴۷
- تقديم عملگرها ۵۰
- دیاگرام ون ۵۰
- ۴-۲- توابع بول ۵۱
- عملیات جبری ۵۳
- مکمل یک تابع ۵۴
- ۵-۲- فرم کانونیک یا متعارف و فرم استاندارد ۵۶
- میترم‌ها و ماکسترم‌ها ۵۶
- مجموع میترم‌ها ۵۸
- حاصل ضرب ماکسترم‌ها ۵۹
- تبدیل فرم‌های کانونیک یا متعارف به یکدیگر ۶۰
- فرم‌های استاندارد ۶۱
- ۶-۲- سایر عملیات منطقی ۶۲

۶۴	۷-۲- گیت‌های منطقی دیجیتال
۶۵	گسترش ورودی گیت‌ها
۶۸	۸-۲- مدارهای مجتمع
۶۹	سطوح مجتمع‌سازی
۷۱	گیت‌های مدار مجتمع
۷۴	منطق مثبت و منفی
۷۶	۹-۲- تمرین
۷۸	۱۰-۲- حل چند تمرین نمونه

فصل ۳: ساده‌سازی تابع بول

۸۰	۱-۳- روش دیاگرام یا نقشه
۸۰	۲-۳- نقشه‌های دو و سه متغیره
۸۶	۳-۳- نقشه چهار متغیره
۸۸	انتخاب‌های نخستین
۹۰	۴-۳- نقشه پنج متغیره
۹۳	۵-۳- ساده نمودن تابع حاصل ضرب مجموعه‌ها
۹۶	۶-۳- پیاده‌سازی با گیت‌های NAND و NOR
۹۸	پیاده‌سازی تابع با گیت NAND
۱۰۱	پیاده‌سازی تابع با گیت NOR
۱۰۳	۷-۳- سایر پیاده‌سازی‌های دو طبقه
۱۰۴	ترکیبات مفید گیت‌ها
۱۰۵	پیاده‌سازی AND-OR-INVERT
۱۰۵	پیاده‌سازی OR-AND-INVERT
۱۰۶	خلاصه مطالب و مثال
۱۰۸	۸-۳- شرایط بی‌اهمیت

۱۱۰	۹-۳- روش جدول بندی
۱۱۱	۱۰-۳- تعیین انتخاب های نخستین
۱۱۷	۱۱-۳- گزینش انتخاب های نخستین
۱۱۹	۱۲-۳- نتیجه گیری
۱۲۲	۱۳-۳- تمرین
۱۲۵	۱۴-۳- حل چند تمرین نمونه

فصل ۴: مدارهای منطقی ترکیبی

۱۳۲	۱-۳- مقدمه
۱۳۳	۲-۴- روش طراحی مدارهای ترکیبی
۱۳۴	۳-۴- جمع کننده ها
۱۳۵	نیم جمع کننده
۱۳۷	تمام جمع کننده ها
۱۳۹	۴-۴- تفریق گر ها
۱۳۹	نیم تفریق گر
۱۴۰	تمام تفریق گر
۱۴۱	۵-۴- تبدیل کدها
۱۴۴	۶-۴- روش تحلیل مدارهای ترکیبی
۱۴۸	۷-۴- مدارهای NAND چند طبقه
۱۴۸	گیت یونیورسال NAND
۱۴۹	پیاده سازی تابع بول با گیت NAND
۱۵۲	تجزیه و تحلیل دیاگرام NAND
۱۵۲	پیدا کردن تابع بول با عملیات جبری
۱۵۳	بدست آوردن جدول درستی
۱۵۴	تبدیل دیاگرام NAND به AND-OR

۱۵۶	۴-۸- مدارهای NOR چند طبقه
۱۵۶	گیت یونیورسال NOR
۱۵۶	پیاده‌سازی تابع بول با گیت NOR
۱۵۸	تجزیه و تحلیل دیاگرام NOR
۱۵۹	۴-۹- تابع OR انحصاری (XOR یا EOR)
۱۶۱	تابع فرد
۱۶۳	تولید و بررسی بیت توازن
۱۶۶	۴-۱۰- ترمیناسیون
۱۶۷	۴-۱۱- حل چند ترمیناسیون

فصل ۵: مدارهای ترمیناسیون MSI و PLD

۱۷۰	۵-۱- مقدمه
۱۷۱	۵-۲- جمع و تفریق‌کننده دودویی
۱۷۲	جمع‌کننده دودویی موازی
۱۷۳	جمع‌کننده - تفریق‌گر دودویی
۱۷۴	سرریز
۱۷۵	انتشار رقم نقلی
۱۷۹	۵-۳- جمع‌کننده دهدهی
۱۷۹	جمع‌کننده در کُد BCD
۱۸۲	۵-۴- مقایسه‌گر دو مقدار
۱۸۴	۵-۵- دی‌کُد یا رمزگشا و انکُد یا رمزکننده
۱۸۵	پیاده‌سازی مدارهای ترکیبی با دی‌کُد
۱۸۷	دی‌مولتی پلکسر
۱۸۹	انکُدرها
۱۹۰	انکُد با اولویت
۱۹۲	۵-۶- مولتی‌پلکسر

۱۹۵	پیاده‌سازی تابع بول با مولتی پلکسر
۱۹۸	گیت‌ها یا بافرهای سه حالت
۲۰۰	۷-۵ لامپ‌های هفت قسمتی
۲۰۲	۸-۵ مبدل کد لامپ‌های هفت قسمتی
۲۰۳	۹-۵ حافظه فقط خواندنی ROM
۲۰۶	۱۰-۵ آرایه‌های منطقی برنامه‌پذیر PLA
۲۱۰	۱۱-۵ آرایه برنامه‌پذیر منطقی PAL
۲۱۲	۱۲-۵ مدارهای منطقی قابل برنامه‌ریزی CPLD و FPGA
۲۱۶	۱۳-۵ تمرین
۲۱۸	۱۴-۵ حل چند تمرین نمونه

فصل ۶: مدارهای ترتیبی مسکرون

۲۲۶	۱-۶ مقدمه
۲۲۷	۲-۶ فلیپ‌فلاپ‌ها
۲۲۷	مدار اساسی فلیپ‌فلاپ (فلیپ‌فلاپ لچ)
۲۲۹	فلیپ‌فلاپ RS با پالس ساعت CP
۲۳۱	فلیپ‌فلاپ D
۲۳۲	۳-۶ تریگر کردن یا تعبیر حالت فلیپ‌فلاپ‌ها
۲۳۲	فلیپ‌فلاپ D حساس به لبه پالس ساعت
۲۳۵	فلیپ‌فلاپ‌های J-K و T
۲۳۷	ورودی‌های مستقیم فلیپ‌فلاپ‌ها
۲۳۹	ورودی مستقیم یا آسنکرون فلیپ‌فلاپ J-K
۲۴۰	۴-۶ تحلیل مدارهای ترتیبی با پالس ساعت
۲۴۱	جدول حالت
۲۴۳	دیاگرام حالت

۲۴۴	توابع ورودی فلیپ فلاپ‌ها
۲۴۵	جداول مشخصه
۲۴۷	تحلیل مدارهای ترتیبی با فلیپ فلاپ JK و سایر فلیپ فلاپ‌ها
۲۴۹	مدل میلی و مدل مُور
۲۴۹	۵-۶- کاهش و تخصیص حالت
۲۴۹	کاهش حالت
۲۵۲	تخصیص قادی دودویی برای حالت‌ها
۲۵۵	۶-۶- جداول تحریک فلیپ فلاپ‌ها
۲۵۵	فلیپ فلاپ RS
۲۵۶	فلیپ فلاپ JK
۲۵۶	فلیپ فلاپ D
۲۵۷	فلیپ فلاپ T
۲۵۷	۷-۶- روش طراحی
۲۶۲	طراحی با فلیپ فلاپ D
۲۶۴	طراحی با حالت‌های بلااستفاده
۲۶۶	تحلیل مدار طراحی شده
۲۶۸	۸-۶- طراحی شمارنده‌ها
۲۷۰	شمارنده غیر دودویی
۲۷۲	۹-۶- تمرین
۲۷۴	۱۰-۶- حل چند تمرین نمونه

فصل ۷: ثبات‌ها، شمارنده‌ها و واحد حافظه

۲۹۰	۱-۷- مقدمه
۲۹۰	۲-۷- ثبات‌ها
۲۹۱	ثبات با امکان بار شدن موازی
۲۹۴	پیاده‌سازی مدارهای ترتیبی

۲۹۶	۷-۳- ثبات شیفت دهنده
۲۹۷	انتقال سری
۲۹۹	ثبات شیفت دهنده دو جهته با امکان بارشدن موازی
۳۰۱	عمل جمع سری
۳۰۴	۷-۴- شمارنده های رایبل یا آسنکرون (غیر همزمان)
۳۰۵	شمارنده دودویی آسنکرون
۳۰۷	شمارنده BCD آسنکرون
۳۱۰	۷-۵- شمارنده های سنکرون یا همزمان
۳۱۰	شمارنده دودویی
۳۱۱	شمارنده صعودی - نزولی دودویی
۳۱۳	شمارنده BCD
۳۱۴	شمارنده دودویی با بارشدن موازی
۳۱۸	۷-۶- ترتیب های زمانی
۳۱۸	تولید زمان یک کلمه
۳۱۹	سیگنال های زمانی
۳۲۱	شمارنده جانسون
۳۲۲	۷-۷- حافظه با دستیابی تصادفی یا RAM
۳۲۴	عملیات خواندن و نوشتن
۳۲۵	انواع حافظه
۳۲۶	۷-۸- دیک کردن حافظه RAM
۳۲۶	ساختار داخلی
۳۲۸	آرایه تراشه های RAM
۳۳۱	۷-۹- کدهای تصحیح کننده خطا
۳۳۲	کد همینگ
۳۳۴	تصحیح یک بیت و تشخیص دو بیت خطا

۳۳۶	۷- ۱۰- تمرین.....
۳۴۰	۷- ۱۱- حل چند تمرین نمونه.....

فصل ۸: ماشین‌های حالت الگوریتمی

۳۴۸	۸- ۱- مقدمه.....
۳۴۹	۸- ۲- چارت ASM.....
۳۵۰	بلوک ASM.....
۳۵۲	عملیات ثبات‌ها.....
۳۵۲	۸- ۳- در نظر گرفتن رمزگذاری.....
۳۵۴	مثال طراحی.....
۳۵۴	چارت ASM.....
۳۵۵	ترتیب زمانی.....
۳۵۷	پردازشگر داده.....
۳۵۸	۸- ۴- پیاده‌سازی واحد کنترل.....
۳۵۸	جدول حالت.....
۳۵۹	طراحی با فلیپ فلاپ JK.....
۳۶۰	طراحی واحد کنترل با فلیپ فلاپ D و دیکدر.....
۳۶۱	طراحی واحد کنترل با یک فلیپ فلاپ برای هر حالت.....
۳۶۳	۸- ۵- طراحی واحد کنترل با مولتی پلکسر.....
۳۶۶	مثالی از طراحی.....
۳۶۹	۸- ۶- طراحی واحد کنترل با PLA.....
۳۷۰	ضرب دودویی.....
۳۷۱	چارت ASM.....
۳۷۳	طراحی واحد کنترل با PLA.....
۳۷۴	جدول برنامه PLA.....
۳۷۶	۸- ۷- تمرین.....

فصل ۹: مدارهای ترتیبی آسنکرون (غیرهمزمان) ۳۷۹

۳۸۰	۹-۱- مقدمه
۳۸۱	۹-۲- روش تجزیه و تحلیل
۳۸۲	جدول انتقال
۳۸۵	جدول روند
۳۸۶	شرایط ریس (رقابت)
۳۸۹	پایداری مدار
۳۹۰	۹-۳- مدارهای فلپ فلوپ
۳۹۰	فلپ فلوپ SR
۳۹۲	مثالی از تحلیل مدار
۳۹۵	مثالی از پیاده‌سازی
۳۹۷	مدار نوسان گیر یا تولید پالس صوتی
۳۹۸	۹-۴- روش طراحی
۳۹۸	مثال طراحی
۳۹۹	جدول روند اولیه
۴۰۰	کاهش جدول روند اولیه
۴۰۲	جدول انتقال و دیاگرام منطقی
۴۰۴	تخصیص خروجی به حالت‌های ناپایدار
۴۰۵	خلاصه‌ای از روش طراحی
۴۰۵	۹-۵- کاهش حالات و جدول‌های روند
۴۰۶	جدول ایجاب (جدول خلاصه‌سازی)
۴۰۹	ادغام جدول روند
۴۰۹	زوج‌های سازگار
۴۱۰	حداکثر سازگاریها
۴۱۱	شرط بسته بودن و پوشش دادن
۴۱۳	۹-۶- تخصیص دودویی به حالت‌ها، بدون رُخ دادن ریس
۴۱۴	مثالی از جدول روند سه سطری

۴۱۶	مثالی از جدول روند چهار سطری.....
۴۱۸	روش چندین سطری.....
۴۱۹	۷-۹- هازارد (خروجی‌های تصادفی).....
۴۱۹	هازارد در مدارهای ترکیبی.....
۴۲۱	هازارد در مدارهای ترتیبی.....
۴۲۲	پیاده‌سازی با لچ‌های SR.....
۴۲۴	هازارد اساسی.....
۴۲۴	۸-۹- مثال طراحی.....
۴۲۴	مشخصات طراحی.....
۴۲۵	جدول روند اولیه.....
۴۲۶	ادغام جدول روند اولیه.....
۴۲۸	تخصیص حالت‌ها و جدول انتقال.....
۴۲۹	دیاگرام منطقی.....
۴۳۱	۹-۹- تمرین.....
۴۳۷	۹-۱۰- حل تمرین نمونه.....

فصل ۱۰: مدارهای مجتمع دیجیتال

۴۴۰	۱۰-۱- مقدمه.....
۴۴۲	۱۰-۲- مشخصات مدارها.....
۴۴۲	گنجایش خروجی.....
۴۴۳	مصرف توان.....
۴۴۴	تأخیر انتشار.....
۴۴۵	محدوده نویز یا پارازیت.....
۴۴۷	۱۰-۳- مشخصات ترانزیستور دوقطبی.....
۴۵۰	۱۰-۴- مدارهای RTL و DTL.....

۴۵۰	گیت پایه RTL
۴۵۱	گیت پایه DTL
۴۵۳	۱۰-۵- منطق ترانزیستور - ترانزیستور (TTL)
۴۵۵	گیت TTL خروجی کلکتور باز
۴۵۸	خروجی توتم پول
۴۶۰	گیت TTL شاتکی
۴۶۲	گیت سه حانه
۴۶۴	۱۰-۶- منطقی کپیلاز امیتر (ECL)
۴۶۷	۱۰-۷- ترانزیستورهای MOS
۴۷۰	۱۰-۸- گیت‌های CMOS
۴۷۲	مشخصات گیت‌های CMOS
۴۷۳	۱۰-۹- مدارهای گیت انتقال CMOS
۴۷۸	۱۰-۱۰- تمرین

فصل ۱۱: آزمایش‌های آزمایشگاه مدارهای منطقی

۴۸۲	مقدمه
۴۸۶	۱۱-۱- اعداد دودویی و دهدهی
۴۸۶	شمارنده دودویی
۴۸۷	شمارنده BCD
۴۸۸	الگوی خارجی
۴۸۹	سایر شمارش‌ها
۴۸۹	۱۱-۲- گیت‌های منطقی
۴۹۰	جدول درستی
۴۹۰	شکل موج
۴۹۰	تأخیر انتشار

۴۹۱	گیت یونیورسال NAND.....
۴۹۱	گیت NAND.....
۴۹۱	۱۱- ۳- ساده کردن توابع بول.....
۴۹۲	دیاگرام منطقی.....
۴۹۳	توابع بول.....
۴۹۳	مکمل تابع.....
۴۹۳	۱۱- ۲- مدارهای ترکیبی.....
۴۹۳	مثالی طراحی.....
۴۹۴	منطق اکثریت.....
۴۹۴	تولیدکننده بیت.....
۴۹۴	پیاده‌سازی با دیگدر.....
۴۹۵	۱۱- ۵- مبدل کد.....
۴۹۵	تبدیل کدگری به دودویی.....
۴۹۶	مبدل مکمل ۹.....
۴۹۶	نمایش بر روی لامپ‌های هفت قسمتی.....
۴۹۷	۱۱- ۶- طراحی با مولتی پلکسر.....
۴۹۷	مشخصات طراحی.....
۴۹۸	۱۱- ۷- جمع و تفریق‌کننده‌ها.....
۵۰۱	مقایسه‌کننده دو مقدار.....
۵۰۱	۱۱- ۸- فلیپ فلاپ‌ها.....
۵۰۴	۱۱- ۹- مدارهای ترتیبی.....
۵۰۴	شمارنده صعودی- نزولی با فعال‌ساز.....
۵۰۵	۱۱- ۱۰- شمارنده‌ها.....
۵۰۷	۱۱- ۱۱- ثبات شیفت‌دهنده.....
۵۰۹	شمارنده حلقوی.....
۵۰۹	ثبات شیفت‌دهنده با فیدبک.....

۵۰۹	ثبات شیفته دهنده دوجتهه
۵۱۰	ثبات شیفته دهنده دوجتهه، با بار شدن موازی
۵۱۱	۱۲- جمع سری
۵۱۲	۱۱- ۱۳- واحد حافظه
۵۱۳	تست کردن حافظه RAM
۵۱۴	شبیه سازی ROM
۵۱۴	توسعه حافظه
۵۱۵	۱۱- ۱۲- لامپ هفت‌بالی
۵۱۷	تجزیه و تمیل مدار
۵۱۷	شمردن تعداد باخ‌ها
۵۱۸	لامپ پینگ پونگ
۵۱۸	۱۵- تولیدکننده پالس ساعت
۵۱۹	طرز کار مدار به عنوان تولیدکننده پالس ساعت
۵۲۰	تولیدکننده پالس ساعت
۵۲۰	۱۱- ۱۶- جمع کننده موازی
۵۲۳	۱۱- ۱۷- ضرب کننده دودویی
۵۲۴	کنترل ثبات‌ها
۵۲۴	طراحی پروسیسور داده
۵۲۵	۱۱- ۱۸- مدار ترتیبی آسنکرون
۵۲۵	مثال تحلیل
۵۲۵	مثال طراحی

فصل ۱۲: سمبول‌های گرافیکی استاندارد ۵۲۷

۵۲۸	۱۲- ۱- سمبول‌های مستطیل شکل
۵۳۰	۱۲- ۲- سمبول‌های توصیفی
۵۳۳	۱۲- ۳- سمبول‌های همبستگی

۵۳۵	۱۲-۴- سمبول‌های مدارهای ترکیبی
۵۳۷	۱۲-۵- سمبول‌های فلیپ فلاپ‌ها
۵۳۹	۱۲-۶- سمبول‌های ثبات‌ها
۵۴۲	۱۲-۷- سمبول‌های شمارنده‌ها
۵۴۴	۱۲-۸- سمبول حافظه RAM
۵۴۶	۱۲-۹- تمرین

ضمیمه ۵۴۷

۵۴۷	جواب تعدادی از تمرینات فصل‌های کتاب
۵۴۷	فصل ۱
۵۴۸	فصل ۲
۵۴۹	فصل ۳
۵۵۰	فصل ۴
۵۵۲	فصل ۵
۵۵۳	فصل ۶
۵۵۶	فصل ۷
۵۵۶	فصل ۸
۵۵۸	فصل ۹
۵۵۹	فصل ۱۰
۵۶۰	منابع

۵۶۱ واژه‌نامه انگلیسی به فارسی

۵۶۹ واژه‌نامه فارسی به انگلیسی

۵۷۸ فهرست موضوعی مطالب (ایندکس)

پیشگفتار

طراحی دیجیتال، پایه مدارهای منطقی و دیجیتال می‌باشد. مدارهای منطقی در طراحی کامپیوتر، ماشین‌های حساب، میکروپروسورها، میکروکنترلرها، سیستم‌های دیجیتال، کنترل دستگاه‌های صنعتی، سیستم‌های مخابراتی و... بکار می‌رود. این کتاب طرز کار و نحوه طراحی مدارهای منطقی و دیجیتال را مورد بحث قرار می‌دهد.

کتاب طراحی دیجیتال (مدار منطقی) شامل دوازده فصل است. در فصل‌های ۱ تا ۳، نمایش اطلاعات در سیستم‌های دیجیتال، گیت‌های منطقی، طریقه ساده کردن توابع منطقی با نقشه کارنو و... بحث می‌شود. در فصل‌های ۴ تا ۶، تحلیل و طراحی مدارهای ترکیبی مانند جمع‌کننده‌ها، تفریق‌گرها، مقایسه‌کننده‌ها، دی‌کدرها، آنکدها، مولتی‌پلکسرها، حافظه‌های ROM، مدارهای سه حالته، لامپ‌های هفت قسمتی و مبدل کدها، مدارهای منطقی قابل برنامه‌ریزی، PLA، PAL، CPLD و FPGA مورد بررسی قرار می‌گیرد. در فصل‌های ۶ و ۷، تحلیل و طراحی مدارهای ترتیبی سنکرون، انواع فلیپ‌فلاپ‌ها، ثبات‌ها، شمارنده‌ها... شرح داده می‌شوند. در فصل‌های ۸ و ۹ ماشین‌های حالت الگوریتمی ASM و تجزیه و تحلیل مدارهای ترتیبی سنکرون مورد بحث قرار می‌گیرد و بالاخره در فصل‌های ۱۰ تا ۱۲ انواع گیت‌ها در تکنولوژی‌های TTL، MOS، CMOS... و نمونه‌هایی از مدارهای آزمایشگاهی مورد بررسی قرار می‌گیرد.

در ابتدای هر فصل، صفحه‌ای که هدف و چشم‌انداز مطالب فصل را نشان می‌دهد قرار داده شده که گویای مطالب مهم آن فصل می‌باشد. علاوه بر این، با استفاده از فهرست موضوعی (اندکس) می‌توان مطالب مورد نظر را سریعاً پیدا نمود.

با توجه به چندین سال تدریس مدارهای منطقی، کوشش شده است، مطالب این کتاب ساده و روان باشد و با ذکر بیش از ۸۵ مثال و حل مسائل نمونه امتحانی در انتهای فصل‌ها، مطلب کاملاً روشن و قابل درک گردد. علاوه بر این سعی شده، از کلمات زیبای فارسی استفاده شود. ولی متأسفانه در بعضی موارد، کلمات انگلیسی آنقدر رایج گردیده، که نمی‌توان معادل فارسی مناسبی برای آن‌ها پیدا نمود. به عنوان مثال کلماتی مانند: بایت، کُد اسکی، گیت، فلیپ‌فلاپ... معادل فارسی ندارند. بهر حال

جهت استفاده بیشتر و رفع ابهامات احتمالی، معادل انگلیسی تمام لغات بکار برده شده، در زیر هر صفحه آورده شده است و در انتهای کتاب نیز، واژه‌نامه انگلیسی به فارسی و فارسی به انگلیسی درج گردیده است.

در اینجا جا دارد از جناب آقای علیرضا تجملی، مدیر عامل محترم نشر دانشگاهی کیان که با جدیت و قاطعانه در ایجاد این اثر قدم برداشتند صمیمانه تشکر و سپاسگزاری نماییم.

بالاخره از دانشجویان محترم دانشکده فنی و مهندسی دانشگاه‌های تهران جناب آقایان امرالله قلی‌نژاد و ابراهیم صانعی که با نقدهای خود در بهسازی و پُربار شدن این اثر کمک شایانی نمودند صمیمانه تشکر و سپاس نژادان نماییم.

مطالب این کتاب با استفاده از آخرین ویرایش کتاب جدید طراحی دیجیتال، تهیه و تجدیدنظر شده است و مطابق با برنامه رسی مدارهای منطقی رشته‌های مهندسی برق، کامپیوتر، IT، مهندسی پزشکی، ریاضی و علوم کامپیوتر دانشگاه تهران نشر می‌باشد.

دکتر فرهاد ارومچیان

دکتر حسن سیدرضی