

آموزش گام به گام

برنامه نویسی استنها

نویسنده:

حمیدرضا محمدشیرازی

انتشارات نیازدانش

سرشناسه	: امجد شیرازی ، حمیدرضا ، ۱۳۵۸
عنوان و نام پدیدآور	: آموزش گام به گام برنامه نویسی استثناها / نویسنده حمیدرضا / محمد شیرازی
مشخصات نشر	: تهران: نیاز دانش، ۱۳۹۱.
مشخصات ظاهری	: ۱۰۹ ص: مصور، جدول، نمودار.
شابک	: 978-600-6481-35-7
وضعیت فهرست نویسی	: فیبا
موضوع	: برنامه نویسی.
رده بندی کنگره	: ۱۳۹۱ ۸۸ الف ۱۶ QA۷۶
رده بندی دیویی	: ۰۰۵
شماره کتابشناسی ملی	: ۳۰۲۸۳۲۵



نام کتاب	: آموزش گام به گام برنامه نویسی استثناها
پدیدآورنده	: حمیدرضا امجد شیرازی
مدیر اجرایی - ناشر بر چاپ	: حمیدرضا امجد شیرازی - محمد شمس
طراح جلد	: کیانا آراین
ناشر	: نیاز دانش
صفحه آرا	: هم نگار - فاطمه معتری
لیتوگرافی / چاپ	: نص - گنجینه
نوبت چاپ	: اول - ۱۳۹۱
شمارگان	: ۱۰۰
قیمت	: ۱۱۵۰۰۰ ریال

ISBN: 978-600-6481-35-7

شابک: ۹۷۸-۶۰۰-۶۴۸۱-۳۵-۷

آدرس انتشارات: تهران - خیابان انقلاب - خیابان فخر رازی - خیابان شهید ای ژاندارمری - ساختمان ایرانیان - واحد ۱۶
تلفن: ۶۶۴۸۴۲۰۴

مرکز پخش: تهران - میدان انقلاب - خیابان منیری جاوید - بن بست بین - شماره ۶ - انتشارات نص

۶۶۴۵۶۷۴ - ۶۶۴۱۲۳۸۵ - ۶۶۴۰۵۳۷۲ - ۰۹۱۲-۷۰۷۳۹۳۵

فروشگاه: میدان انقلاب - ضلع جنوب شرقی - پلاک ۲۵ - کانون کتاب ایرانیان - انتشارات نص - ۶۶۴۰۵۳۷۲

مشاوره جهت نشر: ۰۹۱۲-۲۱۰۶۷۰۹

کلیه حقوق مادی و معنوی این اثر متعلق به ناشر می باشد.

فصل ۱ / برنامه نویسی استثناها.....	۱
استفاده از وقفه ها.....	۱
تنظیم پشته.....	۲
تنظیم جدول بردار.....	۲
تنظیم اولویت وقفه.....	۳
فعال سازی وقفه ها.....	۵
اداره کننده های وقفه / استثنا.....	۷
وقفه های نرم افزاری.....	۹
استفاده از SVC.....	۱۲
فصل ۲ / ویژگی های برنامه نویسی پیشرفته و رفتار سیستم.....	۲۱
اجرای یک سیستم با هر پشته اجرا.....	۲۱
تنظیم پشته دو کلمه ای.....	۲۴
فعال کننده Thread غیر مبل.....	۲۵
وضعیت های Lockup.....	۳۰
جلوگیری از بروز Lockup.....	۳۱
FAULTMASK.....	۳۲
فصل ۳ / واحد حفاظت حافظه.....	۳۳
بررسی کلی.....	۳۳
رجیسترهای MPU.....	۳۴
تنظیم کردن MPU.....	۴۳
نمونه ای از تنظیم MPU.....	۵۱
مثالی از کاربرد غیرفعال کردن زیر ناحیه.....	۵۱
فصل ۴ / سایر ویژگی های Cortex - M3.....	۵۶
تایمر SYSTICK.....	۵۶
مدیریت توان.....	۶۰
ویژگی Sleep-On-Exit.....	۶۳
کنترلر وقفه بیداری (Wakeup Interrupt Controller).....	۶۴
ارتباطات چند پردازنده ای.....	۶۵

۷۰	کنترل <i>Self-Reset</i>
----	-------------------------------

فصل ۵ / معماری اشکال زدایی ۷۲

۷۲	بررسی کلی ویژگی‌های اشکال زدایی
۷۳	بررسی کلی <i>CoreSight</i>
۷۴	رابط میزبان اشکال زدایی
۷۴	ماژول <i>DP</i> ، ماژول <i>AP</i> و <i>DAP</i>
۷۵	رابط ردیابی
۷۶	خصوصیات <i>CoreSight</i>
۷۸	مدهای اشکال زدایی
۸۲	رویدادهای اشکال زدایی
۸۳	نقاط انفصال در <i>Cortex-M3</i>
۸۴	دستیابی به محتوای رجیستر در اشکال زدایی
۸۶	سایر ویژگی‌های اشکال زدایی هسته

فصل ۶ / اجزای اشکال زدایی ۸۸

۸۸	مقدمه
۸۹	سیستم ردیابی در <i>Cortex-M3</i>
۹۲	اجزای ردیابی: <i>ITM</i>
۹۳	ردیابی نرم‌افزاری به کمک <i>ITM</i>
۹۴	ردیابی سخت‌افزاری به کمک <i>ITM</i> و <i>DWT</i>
۹۴	<i>ITM Timestamp</i>
۹۵	اجزای ردیابی: <i>ETM</i>
۹۶	اجزای ردیابی: <i>TPIU</i>
۹۷	واحد <i>Flash Patch</i> و <i>Breakpoint</i>
۹۷	ویژگی <i>Breakpoint</i>
۹۷	مقایسه گرها
۹۹	پورت دستیابی باس پیشرفته با کارایی بالا
۱۰۱	جدول <i>ROM</i>

برنامه‌ریزی استثناها

در این فصل

- ◀ استفاده از وقفه‌ها
- ◀ اداره‌کننده‌های وقفه استثنا
- ◀ وقفه‌های نرم‌افزاری
- ◀ مثالی از جابجایی جدول بردار
- ◀ استفاده از SVC
- ◀ مثال SVC : استفاده از SVC برای توابع خرده‌چی پیام متنی
- ◀ استفاده از SVC در زبان C

استفاده از وقفه‌ها

وقفه‌ها تقریباً در همه کاربردهای تعبیه شده (embedded) استفاده می‌شوند. در پردازنده Cortex™-M3، کنترلر وقفه NVIC چندین وظیفه پردازشی را برای شما اداره می‌کند، که شامل بررسی اولویت و رجیسترهای stacking/unstacking می‌شود. هر چند، قبل از این که یک وقفه استفاده شود می‌بایست چندین کار تدارک دیده شود:

- تنظیم پشته
- تنظیم جدول بردار
- تنظیم اولویت وقفه
- فعال‌سازی وقفه