طراحی مدار با VHDL

Dr.Volnei A Pedroni

www.ketab.ir

ترجمه:
مهندس هومن محمدی
دکتر سید کمال الدین موسوی مشهدی
عضو هیات علمی دانشگاه علم و صنعت ایران

نشر کارپی
www.karpi.ir
۱۳۹۳

سرشناسه	:	پدرونی، وولنی ا.، ۱۹۵۲ - م. Pedroni, Volnei A.
عنوان و نام پدیدآور	:	طراحی مدار با VHDL/ [وولنی ا. پدرونی]؛ ترجمه هومن محمدی، سیدکمال‌الدین موسوی‌مشهدی.
مشخصات نشر	:	بابل: کارپی، ۱۳۹۳.
مشخصات ظاهری	:	۳۸۸ص.: مصور، جدول، نمودار.
شابک	:	۲۳۰۰۰۰ ریال : ۹۷۸-۶۰۰-۶۹۱۳-۱۴-۸
وضعیت فهرست نویسی	:	فیپا
یادداشت	:	عنوان اصلی: Circuit design with VHDL, 2004.
یادداشت	:	واژه‌نامه.
موضوع	:	وی. اچ. دی. ال (زبان توصیفی سخت‌افزار)
موضوع	:	مدارهای الکترونیکی -- طرح و محاسبه
موضوع	:	طراحی سیستم
شناسه افزوده	:	محمدی، هومن، ۱۳۶۷ -، مترجم
شناسه افزوده	:	موسوی، سیدکمال‌الدین، ۱۳۲۷ -، مترجم
رده بندی کنگره	:	TK۷۸۸۵/۷/ ب ۳۶ ط ۱۳۹۶ ۴
رده بندی دیویی	:	۶۲۱/۳۹۵
شماره کتابشناسی ملی	:	۳۴۵۳۲۲۹

www.karpi.ir

طراحی مدار با VHDL

Dr.Volnei A Pedroni

ترجمه:

مهندس هومن محمدی

hooman.mohammadi1320@gmail.com

دکتر سید کمال الدین موسوی مشهدی

(عضو هیات علمی دانشگاه علم و صنعت ایران)

ناشر: کارپی

نوبت چاپ: اول۱۳۹۳/ شمارگان: ۱۰۰۰ جلد

ناظر چاپ: جاسم چرم زاده (نشر کارپی)/گرافیست: مسعود فلاح زاده

لیتو گرافی: شایگان/ چاپ: اندیشه/ صحافی: ثامن

نشانی ناشر : بلوار جانبازان ، خیابان تختی غربی، حر ۱۲ ، ساختمان آبادانا ، طبقه سوم

کد پستی ٤٧٤١٦-٤٧١٨٧ ، بابل ، ایران

تلفن ۳۲۶۶۱۲۶ -۰۹۱۱۳۱۱۵۲۳۹ rezacharamzadeh@yahoo.com

تلفن مرکز پخش:۰۹۱۲۸۱۸۲۷۸۱

شابک: ۹۷۸-۶۰۰-۶۹۱۳-۱٤-۸

قیمت : ۲۳۰۰۰ تومان

هر گونه استفاده از مطالب این اثر به هر شکل، مستلزم کسب اجازه کتبی از مترجمان می باشد.
با متخلفین طبق قانون حمایت از حقوق مولفان و مصنفین، مصوب مجلس شورای اسلامی برخورد خواهد شد.

www.ketab.ir

پیشگفتار

ساختار کتاب

کتاب دارای دو بخش اصلی است: طراحی مدار و طراحی سیستم.

بخش اول شامل تمامی واحدهایی است که مستقیماً وارد کد اصلی می‌شوند و بخش دوم شامل واحدهایی است که در داخل کتابخانه قرار دارند (برای تسهیم، استفاده مجدد و تفکیک کردن کد).

توضیح اینکه، در بخش I تمام روش های پس زمینه و کدگذاری در VHDL را فرا خواهیم گرفت که شامل موارد زیر است:

- ساختار کد: کتابخانه ها، Entity، Architecture (فصل ۲)
- انواع داده (فصل ۳)
- عملگرها و ویژگی‌ها (فصل ۴)
- اعلان‌های همروند و کد همروند (فصل ۵)
- اعلان‌های ترتیبی و کد ترتیبی (فصل ۶)
- عامل‌ها: Signals، Variables، Constants (فصل ۷)
- طراحی ماشین های حالت محدود (فصل ۸)
- و در نهایت، چندین نمونه طراحی مدار ارائه شده است. (فصل ۹)

سپس، در بخش II بلوک های ساختاری جدید را اضافه می‌کنیم که در اصل برای تخصیص کتابخانه به سازه‌هایی اختصاص یافته اند که قبلاً به آنها اشاره شده است.

ساختار بخش II کتاب شامل موارد زیر است:

- بسته ها و اجزاء (فصل ۱۰)
- توابع و روال ها (فصل ۱۱)
- و در نهایت، چندین نمونه طراحی سیستم ارائه شده است (فصل ۱۲)

وجه تمایز

وجوه اصلی تمایز کتاب به قرار زیر است:

- همه ویژگی‌های لازم برای سنتز VHDL را در یک فرمت فشرده و مختصر آموزش می‌دهد.

www.ketab.ir

- ترتیب آن عالی است. به عنوان مثال تفاوت و آشکاری بین آنچه در سطح مدار است (بخش I) و آنچه در سطح سیستم است (بخش II) وجود دارد. پایه و اساس VHDL در فصل‌های ۱ تا ۴ ،کدگذاری پایه در فصول ۵ تا ۹ و در نهایت کدگذاری سیستم در فصول ۱۰ تا ۱۲ آموزش داده شده‌است.
- هر فصل به نحوی سازماندهی شده است که اطلاعات جمع‌آوری شده تا حد ممکن به هم نزدیک و مرتبط باشد. مثلاً کدهای همروند در یک فصل و کدهای ترتیبی در یک فصل دیگر جمع‌آوری و آموزش داده شده است؛ انواع داده در یک فصل تشریح شده‌اند و عملگرها و ویژگی‌ها در فصل دیگر. واحدهایی که در سطح مدار هستند در بخش اول کتاب دیده می‌شوند و واحدهای سطح سیستم در یک بخش دیگر گردآوری شده‌اند.

در حالی که کتاب های VHDL موجود تأکید محدودی روی مفاهیم طراحی دیجیتال دارند، و کتاب های طراحی دیجیتال فقط مختصری به VHDL اشاره می‌کنند، این کتاب هر دو مبحث را کاملاً دربرمی‌گیرد. برای دستیابی به موارد مذکور بین آموزش VHDL و طراحی دیجیتال، اقدامات زیر انجام شده‌اند:

- تعداد زیادی نمونه های کامل طراحی (به جای قسمتی از نمونه ها) ارائه شده‌اند.
- دیاگرام مدارهای سطح بالا برای شفاف سازی بیشتر ارائه شده است.
- به مفاهیم پایه طراحی اشاره شده است.
- راه حل ها توضیح داده شده‌اند.
- همه مدارها به طور فیزیکی پیاده‌سازی و اجرا شده‌اند (با استفاده از ابزارهای منطقی قابل برنامه‌ریزی)
- علاوه بر تحلیل ها و توضیحات، نتایج شبیه‌سازی‌ها نیز آورده شده‌اند.
- نهایتاً، ابزارهای قابل برنامه‌ریزی و ابزارهای سنتز نیز پیوست شده‌اند.

مخاطبان

این کتاب برای همه واحدهای درسی مهندسی برق/علوم کامپیوتر به قرار زیر در نظر گرفته شده است:

- VHDL
- طراحی دیجیتال خودکار

www.ketab.ir

- ابزارهای منطقی قابل برنامه‌ریزی
- طراحی دیجیتال (ابتدایی و پیشرفته)
- همچنین یک منبع کمکی برای واحدهای درسی فوق، خصوصاً برای واحدهای تجاری مرتبط با VHDL و یا ابزارهای منطقی قابل برنامه‌ریزی می‌باشد.

www.ketab.ir

فهرست مطالب

۱. مقدمه ۲۵

۱. ۱ در مورد VHDL ۲۵

۱.۲ روند طراحی ۲۶

۱.۳ ابزارهای EDA ۲۷

۱.۴ تبدیل کد VHDL در یک مدار ۲۸

۱.۵ نمونه های طراحی ۳۰

۲. ساختار کد ۳۵

۲.۱ واحدهای پایه VHDL ۳۵

۲. ۲ اعلان‌های Library ۳۵

۲. ۳: ENTITY (نهاد) ۳۸

۲.۴ Architecture ۳۹

۲.۵ مثال‌های مقدماتی ۴۰

۲.۶. مسائل ۴۵

۳. انواع داده ها ۴۹

۳. ۱ انواع داده‌های از پیش تعیین شده ۴۹

۳.۲ انواع داده‌های تعریف شده کاربر ۵۳

۳. ۳ زیر نوع ها (subtype) ۵۵

۳.۴ آرایه‌ها (Arrays) ۵۵

۳.۵ آرایه پورت ۵۹

۳.۶ رکوردها ۶۰

۳.۷ انواع داده‌های signed و unsigned (علامت دار و بدون علامت) ۶۱

۳.۸ تبدیل داده ۶۲

۳.۹ خلاصه ۶۴

۳.۱۰ مثال‌های بیشتر ۶۴

۳.۱۱ مسائل ۶۹

۴. عملگرها و قیدها ۷۳

۴.۱ عملگرها ۷۳

۴. ۲ قیدهای از پیش تعریف شده ۷۶

www.ketab.ir

۴.۳ قیدهای تعریف شده کاربر ۷۸
۴.۴ گرانبار کردن عملگر ۷۹
۴.۵ Generic (ژنریک) ۸۰
۴.۶ مثال‌ها ۸۱
۴.۷ خلاصه ۸۷
۴.۸ مسائل ۸۸
۵. کد همروند ۹۱
۵.۱ کدهای همروند در برابر کدهای ترتیبی ۹۱
۵.۲ استفاده از عملگرها ۹۳
۵.۳ WHEN (ساده و منتخب) ۹۵
۵.۴ GENERATE ۱۰۵
۵.۵ Block (بلوک) ۱۰۸
۵.۶ مسائل ۱۱۲
۶. کد ترتیبی ۱۲۰
۶.۱ process ۱۲۰
۶.۲ signalها و variableها ۱۲۳
۶.۳ IF ۱۲۳
۶.۴ WAIT ۱۲۷
۶.۵ CASE ۱۳۰
۶.۶ LOOP (حلقه) ۱۳۴
۶.۷ CASE در برابر IF ۱۴۱
۶.۸ CASE در برابر WHEN ۱۴۲
۶.۹ کلاکینگ نادرست ۱۴۲
۶.۱۰ استفاده از کد ترتیبی در طراحی مدارهای ترکیبی ۱۴۷
۶.۱۱ مسائل ۱۴۹
۷. سیگنال‌ها و متغیرها ۱۵۸
۷.۱ constant ۱۵۸
۷.۲ سیگنال (Signal) ۱۵۹
۷.۳ VARIABLE (متغیر) ۱۶۱
۷.۴ signal در مقابل variable ۱۶۳

www.ketab.ir

۷.۵ تعداد رجیسترها ۱۷۰
۷.۶ مسائل ۱۸۰
۸. ماشین‌های حالت ۱۸۹
۸.۱ مقدمه ۱۸۹
۸.۲ روش طراحی ۱ # ۱۹۱
۸.۳ روش طراحی 2# (خروجی ذخیره شده) ۱۹۹
۸.۴ روش رمزگذاری: از باینری تا وآن‌هات (one Hot) ۲۱۲
۸.۵ مسائل ۲۱۳
۹. طراحی مدارهای بیشتر ۲۱۹
۹.۱ انتقال‌دهنده زنجیره‌ای ۲۲۰
۹.۲ مقایسه‌گرهای علامت‌دار و بدون علامت ۲۲۳
۹.۳ جمع‌کننده‌های ریپل کری و پیش‌بین کری ۲۲۶
۹.۴ تقسیم عدد صحیح (نقطه ثابت) ۲۳۰
۹.۵ کنترلر ماشین فروش ۲۳۴
۹.۶ گیرنده داده‌ی سریال ۲۳۹
۹.۷ مبدل موازی به سریال ۲۴۲
۹.۸ نمایش با 7-segment ۲۴۴
۹.۹ سیگنال ژنراتورها ۲۴۸
۹.۱۰ طراحی حافظه ۲۵۱
۹.۱۱ مسائل ۲۵۶
II طراحی سیستم ۲۶۳
۱۰. package (بسته)ها و component (جزء)ها ۲۶۵
۱۰.۱ مقدمه ۲۶۵
۱۰.۲: package ۲۶۶
۱۰.۳ component ۲۶۸
۱۰.۴ PORT MAP (هم ارزی پورت) ۲۷۵
۱۰.۵ ترسیم ژنریک ۲۷۶
۱۰.۶ مسائل ۲۸۳
۱۱. توابع (functions) و روال‌ها (procedures) ۲۸۵
۱۱.۱ function ۲۸۵

www.ketab.ir

۱۱.۲ موقعیت تابع ۲۸۸
۱۱.۳ Procedure (روال) ۲۹۸
۱۱.۴ موقعیت Procedure ۲۹۹
۱۱.۵: تشریح function در برابر Procedure ۳۰۲
۱۱,۶ ASSERT ۳۰۳
۱۱.۷ مسائل ۳۰۴
۱۲. طراحی سیستم‌های بیشتر ۳۰۷
۱۲.۱ ضرب‌کننده سری موازی ۳۰۷
۱۲.۲: ضرب‌کننده موازی ۳۱۱
۱۲.۳ مدارهای ضرب- ذخیره ۳۱۷
۱۲.۴ فیلترهای دیجیتال ۳۲۰
۱۲.۵ شبکه‌های عصبی ۳۲۵
۱۲.۶ مسائل ۳۳۲
پیوست ها ۳۳۷
پیوست A: ابزارهای منطقی قابل برنامه‌ریزی ۳۳۹
A1. مقدمه ۳۳۹
A2. SPLD ها (PLD های ساده) ۳۴۰
A3. CPLD (PLD پیچیده) ۳۴۵
A4. FPGA ۳۴۷
پیوست B: Xilinx ISE + آموزش modelsim ۳۵۱
B1. وارد کردن کد VHDL ۳۵۱
B2. سنتز و پیاده‌سازی ۳۵۳
B3. ایجاد میزکارها (با میز HDL) ۳۵۶
B4. شبیه‌سازی (با modelsim) ۳۵۹
B5. تحقق فیزیکی ۳۶۱
پیوست C: Altera MaxplusII + آموزش نرم‌افزار پیشرفته سنتز ۳۶۲
C1. وارد کردن کد VHDL ۳۶۳
C2. کمپایل کردن ۳۶۳
C3. شبیه‌سازی ۳۶۶
C4. سنتز با نرافزار پیشرفته سنتز ۳۶۹

www.ketab.ir

C5. پیاده‌سازی فیزیکی ۳۷۱
پیوست D: آموزش Altera Quartus II ۳۷۶
D1. وارد کردن کد VHDL ۳۷۶
D2. عمل کمپایل کردن ۳۷۸
D3. شبیه‌سازی ۳۸۰
D4. پیاده‌سازی فیزیکی ۳۸۴
پیوست E: کلمات رزرو شده VHDL ۳۸۷

www.ketab.ir