

مدارهای منطقی

مجموعه مهندسی کامپیوتر

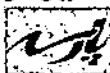
اسماعیل نامور

چاپ اول: ۱۳۹۰

تلفن: ۸۴۳۸۸

www.ketab.ir

مؤسسه آموزش عالی آزاد



سرشناسه : نامور، اسماعیل، ۱۳۲۵ -
عنوان و نام پدیدآور : مدارهای منطقی: مجموعه مهندسی کامپیوتر / اسماعیل نامور؛ (برای موسسه آموزش عالی آزاد پارسه)
مشخصات نشر : تهران: حرکت نو، ۱۳۹۰.
مشخصات ظاهری : ۱۴۲ ص: مصور، جدول: ۲۹۰۲۲ س.م.
شابک : ۹۷۸-۶۰۰-۶۳۴۷-۲۸-۸
وضعیت فهرست‌نویسی: فیا
موضوع : دانشگاه‌ها و مدارس عالی -- ایران -- آزمون‌ها
موضوع : مدارهای منطقی -- راهنمای آموزشی (عالی)
موضوع : مدارهای منطقی -- آزمون‌ها و تمرین‌ها (عالی)
موضوع : مدارهای منطقی -- مسائل، تمرین‌ها و غیره (عالی)
رده‌بندی کنگره : ۱۳۹۰ م ۱۸۲۶۵ ن / ۱.۵۲۲۵۲
رده‌بندی دیویی : ۳۷۸/۱۶۶۲
شماره کتابشناسی ملی : ۲۶۵۹۱۴۴

عنوان کتاب: مدارهای منطقی

مؤلف: اسماعیل نامور

ناشر: حرکت نو

نوبت چاپ: اول

شمارگان: ۲۰۰۰

طرح جلد: عباس نامنی

قیمت: ۸۰۰۰۰ ریال

شابک: ۹۷۸-۶۰۰-۶۳۴۷-۲۸-۸

تمام حقوق مادی و معنوی این اثر متعلق به مؤسسه آموزش عالی آزاد پارسه است.

هر گونه چاپ و تکثیر از محتویات این اثر بدون اجازه کتبی ناشر ممنوع است متخلفان به موجب بند ۵ از ماده قانون حمایت از مؤلفان و مصنفان و هنرمندان تحت پیگرد قانونی قرار می‌گیرند.

نقل مطالب این اثر با ذکر منبع بلامانع است.

تلفن: ۸۳۳۸۸

مقدمه

مدارهای منطقی در طراحی کامپیوتر، ماشین‌های حساب، ریزپردازنده‌ها، سیستم‌های دیجیتال، کنترل دستگاه‌های صنعتی، سیستم‌های مخابراتی و ... به کار می‌رود. این جزوه طرز کار و نحوه طراحی مدارهای منطقی را مورد بحث قرار می‌دهد.

با توجه به چندین سال تدریس مدار منطقی، سعی شده است که مطالب درسی ساده و روان و طراحی بر اساس رویه باشد. هدف بخش اول آشنایی با جبر بول، عبارت بولی و ساده کردن آن‌ها، توابع بولی، مین‌ترم‌ها، ماکس‌ترم‌ها، نقاط بی تفاوت (don't - care) و مخصوصاً ایجاد کننده (Implicant)، ایجاد کننده نخستین (Prime Implicant) و همچنین روش‌های مختلف به دست آوردن ایجاد کننده‌های نخستین و انتخاب حداقل تعداد از آن‌ها می‌باشد تا بدین وسیله بتوان به اهداف مدارهای بهینه رسید. هدف بخش دوم آشنایی با مدارهای ترکیبی، رویه طراحی و تجزیه و تحلیل آن‌ها، طراحی مدارهای دو سطحی AND - OR، تمام NAND، تمام NOR، طراحی مدارهای ترکیبی MSI از نوع Mux، Decoder، Encoder، Demux، PAL، PLA، ROM، Comparator و نیز کاربردها هر یک از آن‌ها می‌باشد.

هدف بخش سوم آشنایی با مدارهای ترتیبی همگام و غیر همگام، فلیپ فلاپ‌ها، رویه طراحی مدارهای ترتیبی همگام مانند شمارنده‌ها، ثبت‌ها، تشخیص دهنده دنباله‌ها، تاخیرها، Hazard، Glitch، تفاوت مدارهای مور و میلی و همچنین روش بهینه کردن مدارهای ترتیبی بر اساس مدل حافظه خواهد بود. و بالاخره هدف بخش چهارم آشنایی با نمایش اطلاعات مانند اعداد با ممیز ثابت، اعداد با ممیز شناور، محاسبات و ممایب آن‌ها، دلیل به وجود آمدن نمای اریبدل (Biased exp) محاسبات روی اعداد دودویی، دهنده و طراحی مدارهای سریع برای جمع و تفریق، مخصوصاً آشنایی با طراحی Carry - Lookahead Adder خواهد بود. در پایان لازم می‌دانم از جناب آقای حمید طاهریور، که در ویرایش و به‌روزرسانی نسخه جدید این جزوه زحمات زیادی کشیده‌اند تشکر و قدردانی نمایم.

با امید توفیق
اسماعیل نامور

فصل اول جبر بول و ساده‌سازی توابع بولی

۸	۱) جبر بول دومقداری
۱۱	۲) کاربرد جبر بول دومقداری در طراحی مدارهای ترکیبی
۱۳	۳) طراحی مدارهای ترکیبی
۱۸	۴) ساده‌سازی توابع بولی
۲۱	۵) ساده‌سازی توابع بولی به کمک رویه کوپین مک کلاسیکی
۲۴	۶) ساده‌سازی توابع بولی به کمک جدول کارنو
۳۰	۷) طراحی مدار بیهینه با استفاده از حاصل ضرب مجموعه‌ها
۳۳	۸) مدارهای دوسطحی تمام NAND
۳۴	۹) مدارهای دوسطحی تمام NOR

فصل دوم طراحی مدارهای ترکیبی MSI و کاربرد آن‌ها

۳۵	۱) تسهیم‌کننده‌ها (Multiplexers)
۳۹	۲) رمزگشاها (Decoders)
۴۳	۳) رمزگذارها (Encoders)

فصل سوم معرفی مولفه‌های مدارهای ترتیبی

۴۸	۱) فلیپ فلاپ غیرهمگام
۴۹	۲) تاخیرها و زمان‌سنج‌ها
۵۱	۳) انواع فلیپ فلاپ‌ها
۵۲	۱) SR - FF
۵۲	۲) JK - FF
۵۳	۳) T - FF
۵۳	۴) D - FF

فصل چهارم طراحی مدارهای ترتیبی

۵۵	۱) طراحی مدارهای ترتیبی سنکرون
۶۴	۲) ثبات‌ها
۷۱	۳) ساده‌سازی جدول حالات

فصل پنجم شیوه نمایش اطلاعات

۷۶	 (۱) اعداد با ممیز ثابت
۷۷	 (۱) روش‌های نمایش اعداد منفی
۸۰	 (۲) محاسبات دودویی
۸۳	 (۳) انواع کدگذاری ارقام دهدهی
۸۳	 (۱) NBCD Code
۸۳	 (۲) Complement
۸۴	 (۳) Excess - 3 Code
۸۴	 (۴) Aiken Code
۸۴	 (۵) Gray Code
۸۵	 (۶) Excess - 3 - Gray Code
۸۵	 (۴) کدهایی با بیش از ۴ بیت
۸۶	 (۱) Parity Bit
۸۶	 (۲) 2 - Out of - 5 Code
۸۶	 (۳) Johnson Code
۸۷	 (۵) کدهایی با بیش از ۵ بیت
۸۸	 (۶) کد همینگ
۹۰	 (۲) اعداد با ممیز شناور
۹۳	 (۱) دامنه اعداد قابل نمایش
۹۳	 (۲) هنجارسازی (Normalization)
۹۴	 (۳) عملیات ریاضی و طراحی مدارهای جمع‌کننده دودویی (Binary Adder)
۹۷	 (۱) Full Adder
۹۷	 (۲) Ripple Adder
۹۸	 (۳) High Speed Binary Adder
۹۸	 (۴) Carry look ahead Adder

فصل ششم چند تابع ترکیبی

۱۰۲	 توابع حدی یا آستانه‌ای
۱۰۳	 (۱) نمایش توابع آستانه‌ای
۱۰۴	 (۲) روش به‌دست آوردن w_i ها و حد T

فصل هفتم حافظه‌ها

۱۰۸	 (۱) ROM
۱۰۸	 (۲) PROM
۱۰۹	 (۳) EPROM
۱۰۹	 (۴) PLA
۱۱۱	 (۵) PAL
۱۱۲	 (۶) سؤال‌های درس مدار منطقی کنکور سراسری سال‌های ۱۳۷۵ الی ۱۳۸۸ رشته مهندسی کامپیوتر

هدف درس طراحی مدارهای منطقی بهینه است به طوری که بتواند رفتار از پیش تعیین شده‌ای را از خود نشان دهد، مداری را بهینه گویند که سرعت زیاد داشته باشد، قیمت آن ارزان و انرژی کمتری مصرف کند.

مدارهای منطقی به دو گروه تقسیم می‌شوند

۱- مدارهای ترکیبی: مداری که در آن خروجی تنها به ورودی‌های فعلی مدار بستگی دارد و با قطع ورودی‌ها خروجی مدار نیز از بین می‌رود و در واقع فاقد حافظه هستند.

۲- مدارهای ترتیبی: مداری که در آن خروجی نه تنها به ورودی‌های فعلی بلکه به ورودی‌های قبلی نیز بستگی دارد و با قطع ورودی‌ها، خروجی‌های مدار از بین نمی‌رود و در واقع حافظه دارند. مدارهای ترتیبی به دو گروه تقسیم می‌شوند:

a- مدارهای ترتیبی همگام (Synchronous): که در آن ورودی به مدار در زمان‌های گسسته انجام می‌گیرد یا به عبارت دیگر clock در همه فلیپ فلاپ‌ها مشترکند و مورد نظر ما مطالعه مدارهای ترتیبی همگام خواهد بود که به دو گروه تقسیم می‌شوند.

I- مدارهای Moore: مداری که در آن خروجی تنها به حالت فعلی مدار بستگی دارد و تغییرات خروجی با clock هم‌زمان است. یعنی با تغییر در ورودی، خروجی مدار پایدار می‌ماند و باعث تولید Glitch (مقدار ناخواسته) در خروجی مدار نمی‌شود ولی نسبت به Mealy مدار Moore حالت‌های بیشتری نیاز دارد.

II- مدارهای Mealy: مداری که در آن خروجی تابعی از حالت فعلی و ورودی‌های مدار می‌باشد. توجه کنید در مدار میلی هر موقع که ورودی یا حالت درونی تغییر کند، خروجی مدار می‌تواند تغییر کند. بدین دلیل ممکن است مقدار ناخواسته (Glitch) در خروجی مدار دیده شود. پس در مدار میلی باید مراقب باشیم که خروجی‌ها را تنها در حالت پایدار و پس از تغییر در ورودی نگاه کنیم.

b- مدارهای ترتیبی غیرهمگام (Asynchronous): در هر لحظه از زمان می‌توان ورودی به مدار داد و در واقع clock در همه فلیپ فلاپ‌ها مشترک نیستند.

هدف این درس طراحی مدارهای ترکیبی مانند Adder, Multiplexer, Decoder, ... و مدارهای ترتیبی مانند Counter, Register, Sequence Detector و ... می‌باشد که این مدارها ابزارکار برای طراحی کامپیوتر رقمی در درس معماری کامپیوتر خواهد بود. طراحی مدارهای منطقی به کمک انواع Gate ها مانند AND, OR, NOT, NAND, NOR, X-OR خواهد بود که موضوع درس مدارهای منطقی می‌باشد. انواع Gate ها را می‌توان به وسیله مولفه‌های الکترونیکی مانند دیودها و ترانزیستورها طرح نمود که این مولفه‌های الکترونیکی با کمیت فیزیکی ولتاژ سروکار دارد که محدود به دو مقدار ممکن High و Low می‌باشد. بنا به قرارداد ولتاژ بالا یک منطقی و ولتاژ پایین را صفر منطقی در نظر می‌گیرند. بنابراین جبر بول دو مقداری یک مبنای ریاضی مناسب برای تجزیه و تحلیل رفتار مدارهای منطقی می‌باشد. (به همین دلیل به تعریف جبر بول می‌پردازیم.)