هنر برنامه نویسی چند پردازنده ای

(The Art of Multiprocessor Programming)

نویسندگان:

مریس هرلیهی - نیر شاویت

مترجمان:

محمد فرشی - دریه [illegible]

دانشکدهٔ علوم ریاضی

دانشگاه یزد

www.ketab.ir

سرشناسه	:	هرلیهی، موریس، ۱۹۵۴ - م. Herlihy, Maurice
عنوان و نام پدیدآور	:	هنر برنامه‌نویسی چندپردازنده‌ای/ [تالیف موریس هرلیهی، نیر شاویت]؛ مترجمان محمد فرشی، ذریه سلطانی.
مشخصات نشر	:	یزد: دانشگاه یزد، انتشارات، ۱۳۹۵.
مشخصات ظاهری	:	۳۴۸ ص.: جدول، نمودار.
شابک	:	978-600-8571-18-6
وضعیت فهرست نویسی	:	فیپا
یادداشت	:	عنوان اصلی: .The art of multiprocessor programming, [2012]
موضوع	:	سیستم‌های چند برنامه‌ای
موضوع	:	Multiprogramming (Electronic computers)
موضوع	:	چندپردازنده‌ها
موضوع	:	Multiprocessors
شناسه افزوده	:	شاویت، نیر، ۱۹۵۹ - م.
شناسه افزوده	:	S[illegible]vit, [illegible]
شناسه افزوده	:	فرشی، محمد، ۱۳۵[illegible]، مترجم
شناسه افزوده	:	سلطانی، ذریه، ۱۳۶۴[illegible]، مترجم
شناسه افزوده	:	دانشگاه یزد. انتشارات
رده بندی کنگره	:	QA۷۶/۶/۵۴۵۹ ۱۳۹۵
رده بندی دیویی	:	۰۰۵/۴۳۴
شماره کتابشناسی ملی	:	۴۵۵۶۰۴۹
کد پیگیری	:	۴۵۵۵۶۶۴

مرکز انتشارات دانشگاه یزد

یزد، صفائیه، بلوار دانشگاه، صندوق پستی ۷۴۱- ۸۹۱۹۵ تلفن:۹- ۳۸۲۱۱۶۷-۰۳۵

دورنگار ۳۸۲۰۰۱۲۶-۰۳۵

عنوان: هنر برنامه نویسی چندپردازنده ایی

مترجمان: دکتر محمد فرشی، ذریه سلطانی

ناشر: انتشارات دانشگاه یزد

لیتوگرافی، چاپ و صحافی: قم، چاپ هم میهن۰۹۱۲۶۵۱۶۳۹۲

نوبت چاپ: اول

سال چاپ:۱۳۹۵

شمارگان: ۱۰۰۰ نسخه

قیمت پشت جلد:۲۰۰۰۰۰ریال

شابک: ۶-۱۸-۸۵۷۱-۶۰۰-۹۷۸

شماره ثبت ارشاد: ۹۵-۴۵۶

مراکز پخش:

۱- موسسه کتابیران:تهران، خیابان لبافی نژاد، بین فروردین و اردیبهشت، پلاک ۲۳۸

تلفن: ۶۶۴۹۴۴۰۹- ۶۶۴۱۱۱۷۳-۰۲۱

۲- کتابفروشی شهر کتاب: یزد، میدان آزادی، ابتدای خیابان فرخی،

تلفن: ۹-۳۶۲۷۱۵۳۸-۰۳۵

www.ketab.ir

فهرست مطالب

مقدمه مترجمان خ

۱ مقدمه ۱
۱.۱ اشیاء مشترک همانگ‌سازی ۴
۲.۱ یک حکایت ۸
۱.۲.۱ خواص ممانعت متقابل ۱۱
۲.۲.۱ نتیجهٔ اخلاقی ۱۲
۳.۱ مسألهٔ تولید کننده-مصرف کننده ۱۳
۴.۱ مسألهٔ خوانندگان-نویسندگان ۱۶
۵.۱ واقعیت‌های خشن از موازی‌سازی ۱۷
۶.۱ برنامه‌نویسی موازی ۲۰
۷.۱ یادداشت‌های فصل ۲۱
۸.۱ تمرینات ۲۱

I اصول ۲۵

۲ ممانعت متقابل ۲۷
۱.۲ زمان ۲۷
۲.۲ ناحیه‌های بحرانی ۲۸
۳.۲ راه‌حل‌های ۲-نخی ۳۲
۱.۳.۲ کلاس LockOne ۳۲
۲.۳.۲ کلاس LockTwo ۳۳

www.ketab.ir

۳.۳.۲ قفل پِترسِن ۳۵
۴.۲ قفل فیلتر ۳۷
۵.۲ انصاف ۴۰
۶.۲ الگوریتمِ نانواییِ لمپورت ۴۱
۷.۲ مُهرهای زمانی کران‌دار ۴۳
۸.۲ کران‌های پایین روی تعداد جایگاه‌ها ۴۷
۹.۲ یادداشت‌های فصل ۵۲
۱۰.۲ تمرینات ۵۲

۳ اشیاء همروند ۵۷
۱.۳ همروندی و درستی ۵۷
۲.۳ اشیاء ترتیبی ۶۱
۳.۳ سازگاری ۶۲
۱.۳.۳ ملاحظات ۶۴
۴.۳ سازگاری ترتیبی ۶۵
۱.۴.۳ ملاحظات ۶۷
۵.۳ قابل‌خطی‌شدن ۶۹
۱.۵.۳ نقاط خطی کردن ۶۹
۲.۵.۳ ملاحظات ۷۰
۶.۳ تعاریف رسمی ۷۰
۱.۶.۳ قابل‌خطی‌شدن ۷۲
۲.۶.۳ قابل‌خطی‌شدن ترکیبی ۷۳
۳.۶.۳ خاصیت غیرمسدود کننده ۷۴
۷.۳ شروط پیشرفت ۷۵
۱.۷.۳ شروط پیشرفت وابسته ۷۶
۸.۳ مدل حافظهٔ جاوا ۷۸
۱.۸.۳ قفل‌ها و بلوک‌های همزمان‌سازی شده ۸۰
۲.۸.۳ فیلدهای فرّار ۸۰
۳.۸.۳ فیلدهای نهایی ۸۱
۹.۳ ملاحظات ۸۲
۱۰.۳ یادداشت‌های فصل ۸۳
۱۱.۳ تمرینات ۸۴

www.ketab.ir

۴ اصول حافظهٔ مشترک ۸۹
۱.۴ فضای ثبّات‌ها ۹۰
۲.۴ ساخت‌های ثبّات ۹۷
۱.۲.۴ ثبات‌های MRSW ایمن ۹۸
۲.۲.۴ یک ثبّات MRSW دودویی معمولی ۹۹
۳.۲.۴ یک ثبّات MRSWی M-مقداری معمولی ۱۰۰
۴.۲.۴ یک ثبّات SRSW اتمی ۱۰۱
۵.۲.۴ یک ثبّات MRSW اتمی ۱۰۴
۶.۲.۴ یک ثبّات MRMW اتمی ۱۰۷
۳.۴ تصویرهای لحظه‌ای اتمی ۱۰۹
۱.۳.۴ یک تصویر لحظه‌ای بدون مانع ۱۱۱
۲.۳.۴ یک تصویر لحظه‌ای بدون انتظار ۱۱۱
۳.۳.۴ استدلال‌های درستی ۱۱۴
۴.۴ یادداشت‌های فصل ۱۱۷
۵.۴ تمرینات ۱۱۸

۵ قدرت نسبی عملگرهای همزمان‌سازی اولیه ۱۲۳
۱.۵ اعداد توافقی ۱۲۴
۱.۱.۵ حالت‌ها و ارزش ۱۲۶
۲.۵ ثبات‌های اتمی ۱۲۸
۳.۵ تشریفات توافق ۱۳۲
۴.۵ صف‌های ا.و.ا.خ. (FIFO) ۱۳۲
۵.۵ اشیاء چند انتسابی ۱۳۶
۶.۵ عملیات خواندن-تغییر-نوشتن ۱۴۰
۷.۵ عملیاتRMWی Common2 ۱۴۱
۸.۵ عمل compareAndSet() ۱۴۴
۹.۵ یادداشت‌های فصل ۱۴۶
۱۰.۵ تمرینات ۱۴۷

۶ سراسری بودن توافق ۱۵۵
۱.۶ مقدمه ۱۵۵
۲.۶ سراسری بودن ۱۵۶
۳.۶ ساختار سراسری بدون قفل ۱۵۷

www.ketab.ir

۴.۶ یک ساختار سراسری بدون انتظار ۱۶۲
۵.۶ یادداشت‌های فصل ۱۶۹
۶.۶ تمرینات ۱۶۹

II عمل ۱۷۱

۷ قفل‌های چرخش و نزاع ۱۷۳
۱.۷ به دنیای واقعی خوش آمدید ۱۷۴
۲.۷ قفل‌های آزمایش-و-مقداردهی ۱۷۷
۳.۷ بررسی مجدد قفل‌های چرخشی TAS-مبنا ۱۸۰
۴.۷ بازگشت به عقب تصاعدی ۱۸۱
۵.۷ قفل‌های صفی ۱۸۳
۱.۵.۷ قفل‌های بر مبنای آرایه ۱۸۴
۲.۵.۷ قفل صفی CLH ۱۸۷
۳.۵.۷ قفل صفی MCS ۱۹۰
۶.۷ یک قفل صفی بازگشتی ۱۹۲
۷.۷ یک قفل ترکیبی ۱۹۵
۱.۷.۷ یک قفل ترکیبی سریع ۲۰۱
۸.۷ قفل‌های سلسله‌مراتبی ۲۰۴
۱.۸.۷ یک قفل Backoff سلسله‌مراتبی ۲۰۶
۲.۸.۷ یک قفل صفی *CLH* سلسله‌مراتبی ۲۰۶
۹.۷ یک قفل برای مدیریتِ همهٔ آن‌ها ۲۱۲
۱۰.۷ یادداشت‌های فصل ۲۱۳
۱۱.۷ تمرینات ۲۱۴

۸ مبصرها و همزمان‌سازی با مسدود کردن ۲۱۷
۱.۸ مقدمه ۲۱۷
۲.۸ قفل‌های مبصر و شرایط ۲۱۸
۱.۲.۸ شروط ۲۱۹
۲.۲.۸ مسأله بیدارشدن از دست رفته ۲۲۲
۳.۸ قفل خواننده‌ها-نویسنده‌ها ۲۲۵
۱.۳.۸ قفل خواننده‌ها-نویسنده‌های ساده ۲۲۶
۲.۳.۸ قفل خواننده‌ها-نویسنده‌های منصف ۲۲۷

www.ketab.ir

۴.۸ قفل دوباره شرکت‌کنندهٔ ما ۲۲۹
۵.۸ سمافورها ۲۳۱
۶.۸ یادداشت‌های فصل ۲۳۴
۷.۸ تمرینات ۲۳۴

۹ لیست‌های پیوندی: نقش قفل کردن ۲۳۹
۱.۹ مقدمه ۲۳۹
۲.۹ مجموعه‌های برمبنای لیست ۲۴۱
۳.۹ استدلال همروند ۲۴۳
۴.۹ همزمان‌سازی دانه-درشت ۲۴۷
۵.۹ همزمان‌سازی دانه-ریز ۲۴۸
۶.۹ همزمان‌سازی خوش‌بینانه ۲۵۳
۷.۹ همزمان‌سازی تنبل ۲۵۶
۸.۹ همزمان‌سازی غیر مسدودکننده ۲۶۲
۹.۹ مباحثه ۲۶۹
۱۰.۹ یادداشت‌های فصل ۲۶۹
۱۱.۹ تمرینات ۲۶۹

III ضمیمه ۲۷۳

آ اصول نرم‌افزار ۲۷۵
آ.۱ مقدمه ۲۷۵
آ.۲ جاوا ۲۷۶
آ.۱.۲ نخ‌ها ۲۷۶
آ.۲.۲ مبصرها ۲۷۸
آ.۳.۲ تسلیم و خواب ۲۸۱
آ.۴.۲ اشیاء محلیِ نخ ۲۸۲
آ.۳ C# ۲۸۴
آ.۱.۳ نخ‌ها ۲۸۴
آ.۲.۳ مبصرها ۲۸۵
آ.۳.۳ اشیاء نخ-محلی ۲۸۶
آ.۴ Pthreads ۲۸۸

www.ketab.ir

آ.۱.۴ ذخیره‌سازی نخ-محلی ۲۹۱
آ.۵ یادداشت‌های فصل ۲۹۲

ب اصول سخت‌افزار ۲۹۳
ب.۱ مقدمه (و یک جورچین) ۲۹۳
ب.۲ پردازنده‌ها و نخ‌ها ۲۹۶
ب.۳ ارتباط داخلی ۲۹۷
ب.۴ حافظه ۲۹۸
ب.۵ کاشه‌ها ۲۹۸
ب.۱.۵ وابستگی ۳۰۰
ب.۲.۵ چرخش ۳۰۲
ب.۶ برنامه‌نویسی باخبر از کاشه، یا این جورچین حل شد ۳۰۲
ب.۷ معماری‌های چندهسته‌ای و چندنخی ۳۰۴
ب.۱.۷ سازگاری حافظهٔ ساده شده ۳۰۵
ب.۸ دستورات ویژهٔ زبان‌های سخت‌افزاری ۳۰۷
ب.۹ یادداشت‌های فصل ۳۰۸
ب.۱۰ تمرینات ۳۰۹

کتاب‌نامه ۳۱۰

واژه‌نامه فارسی به انگلیسی ۳۲۳

واژه‌نامه انگلیسی به فارسی ۳۳۵

نمایه ۳۴۵

www.ketab.ir

مقدمه مترجمان

از آنجا که فناوری ساخت پردازنده‌ها به جایی رسیده که، ساخت تراشه‌های با سرعت بالاتر عملاً غیرممکن و یا با هزینه بالایی است، سازندگان پردازنده‌ها به سمت ساخت پردازنده‌ها بر مبنای معماری‌های چندهسته‌ای متمایل شده‌اند. از طرف دیگر، با توجه به این که بهبود سرعت حافظهٔ اصلی نیز بسیار کند است، افزایش سرعت پردازنده، مزیت خود را در عمل نشان نمی‌دهد، زیرا سرعت کم حافظه در انتقال داده‌ها به پردازنده، عملاً امکان استفاده کامل از پردازنده را نمی‌دهد. نظر به این که نرم‌افزارها به صورت سریال اجرا می‌شوند و امکان اجرا روی یک پردازنده دارند، لزوماً استفاده از یک پردازندهٔ چندهسته‌ای به جای یک پردازندهٔ معمول، باعث افزایش سرعت اجرای برنامه نمی‌شود. استفاده معمول از پردازنده‌های چندهسته‌ای این است که نرم‌افزارهای مختلف که همزمان روی یک کامپیوتر در حال اجرا هستند، به جای گرفتن بخشی از زمان یک پردازنده برای اجرا، هر کدام به یک پردازنده اختصاص داده می‌شوند و از این رو، بهبودی در روند اجرای برنامه‌ها ایجاد می‌شود. خارج از این بهبود، افزایش تعداد پردازنده‌ها در یک تراشه، تأثیری بر سرعت اجرای یک برنامه ندارد.

چالش اصلی پدیدآورندگان نرم‌افزار این است که نرم‌افزارهای خود را به گونه‌ای طراحی کنند که از مزیت سیستم‌های چندهسته‌ای استفاده کنند. لازمهٔ انجام این کار، استفاده از مهارت‌های متفاوتی در برنامه‌نویسی است که هسته اصلی آن، ایجاد امکان اجرای بخش‌های مختلف یک الگوریتم به صورت همزمان و موازی روی چند پردازنده است.

هدف اصلی این کتاب، ارائهٔ راهکارهای اصلی در برنامه‌نویسی چندپردازنده‌ای است. این کتاب، اصول نظری و جزئیات برنامه‌نویسی چند پردازنده‌ای را معرفی می‌کند. این بحث‌های نظری و پایه‌ای ممکن است برای برنامه‌نویسان حرفه‌ای لازم نباشد، اما بسیار توصیه می‌شود. همان‌طور که یک برنامه‌نویس حرفه‌ای برنامهٔ درخت جست و جوی دودویی یا لیست پیوندی را خودش نمی‌نویسد، اما برای نوشتن یک برنامهٔ قوی، لازم است آنها را بشناسد، برای یک برنامه‌نویس لازم است تا با این اصول نظری برنامه‌نویسی چندهسته‌ای

www.ketab.ir

نظیر قفل‌ها، آشنایی داشته باشد.

لازم به ذکر است که کتابخانه‌ها و ابزار مختلفی برای استفاده از معماری‌های چندپردازنده‌ای در بهبود سرعت اجرای برنامه‌ها وجود دارد، ولی بهره‌برداری از مزیت کامل یک سیستم چندپردازنده‌ای وقتی حاصل می‌شود که الگوریتم ارائه شده برای مساله به نوعی موازی باشد و از همه پردازنده‌ها به طور همزمان برای پیشبرد حل مساله استفاده کند.

این کتاب که چاپ اول آن در سال ۲۰۰۸ و ویرایش اول آن در سال ۲۰۱۲ چاپ شده است (که ترجمه حاضر نیز از ویرایش ۲۰۱۲ این کتاب است) شامل ۱۸ فصل و دو ضمیمه می‌باشد. به دلیل حجم کتاب، ترجمه آن در دو بخش تنظیم شده است که بخش اول آن شامل ترجمه ۹ فصل اول کتاب به همراه دو ضمیمهٔ آن در این جلد در اختیار خوانندگان محترم قرار گرفته است. ترجمهٔ این بخش از کتاب می‌تواند منبع مناسبی برای یک درس در مقطع کارشناسی برای دانشجویان رشته‌های نیازمند به برنامه‌نویسی باشد (مخصوصاً در مواردی که سرعت اجرای برنامه تعیین کننده است) تا دانشجویان کارشناسی را با مفاهیم پردازش همزمان در معماری‌های چندپردازنده‌ای آشنا کند و روش‌های نظری و عملی (بر مبنای زبان برنامه‌نویسی جاوا) در برنامه‌نویسی چندپردازنده‌ای را معرفی نماید. انشاالله ترجمه بخش دوم نیز به شرط حیات در اختیار علاقه‌مندان قرار می‌گیرد تا به عنوان مرجعی برای مباحث تکمیلی استفاده شود.

با توجه به این که اثر حاضر اولین تجربه ترجمه تخصصی مترجمان است، مطمئناً خالی از اشکال نیست. از این رو از اساتید متخصصین و دانشجویان عزیز درخواست می‌شود مترجمان را از نظرات و پیشنهادات ارزشمند خود و یا اعلام اشتباهات احتمالی تایپی در کتاب از طریق ایمیل n.farshi@GMail.com مطلع کنند.

بر خود لازم می‌دانیم از داوران محترم کتاب که با ارائه نظرات ارزشمند خود بهره‌مند نمودند و موجب ارتقای کیفیت ترجمه شدند، تشکر و قدردانی نماییم. همچنین از جناب آقای دکتر انصاری، مدیر محترم انتشارات دانشگاه یزد، سرکار خانم آقابیگی، کارشناس محترم چاپ دانشگاه، و همچنین شورای محترم انتشارات دانشگاه یزد که در انجام روند انتشار کتاب همکاری صمیمانه‌ای داشته‌اند سپاسگزاری می‌نماییم. همچنین از سرکار خانم آقابیگی که زحمت ویرایش ادبی کتاب را متقبل شدند و از آقای محمد جواد حکمت نسب به دلیل طراحی جلد کتاب و از سرکار خانم فاطمه دهقانی فیروزآبادی که در مراحل اولیه ترجمه کتاب همکاری داشتند، ولی به دلیل مشغله کاری نتوانستند ما را در این امر همراهی نمایند، تشکر می‌کنیم. مطمئناً اتمام این کار بدون همراهی و مساعدت خانواده‌هایمان امکان‌پذیر نبود. از ایشان نیز به دلیل همراهی، تحمل و صبرشان سپاسگزاریم.

مترجمان

یزد - بهمن‌ماه ۱۳۹۵

www.ketab.ir