

بسم الله الرحمن الرحيم

مقدمه و ناسطح پیشرفته در زمینه

FPGA

Field Programmable Logic Gate Array

مهندس حسین معافیان (عضو هیئت علمی دانشگاه باهنر شیراز)

علی ظهراپی



سازمان اسناد و کتابخانه ملی
جمهوری اسلامی ایران

- | | | |
|----------------------|---|--|
| سرشناسه | : | معا فیان، حسین، ۱۳۴۷- |
| عنوان و نام پدیدآور | : | مقدماتی تا سطح پیشرفته در زمینه FPGA / حسین معا فیان، علی ظهرا بی. |
| مشخصات نشر | : | شیراز: انتشارات شاه چراغ (ع)، ۱۳۹۸. |
| مشخصات ظاهری | : | ۱۲۸ ص. |
| شابک | : | 978-622-7129-06-9 |
| وضعیت فهرست نویسی | : | فیبا |
| یادداشت | : | کتابنامه: ص. ۱۲۷. |
| موضوع | : | تراشه های برنامه پذیر اف. پی. جی. ا |
| موضوع | : | Field programmable gate arrays |
| موضوع | : | عکس پردازی -- برنامه های کامپیوتری |
| موضوع | : | Image processing -- Computer programs |
| شناسه افزودن | : | ظهرا بی، علی، ۱۳۷۷- |
| رده بندی کنگره | : | TKV۸۹۵ |
| رده بندی دیویی | : | ۶۳۱/۳۹۵ |
| شماره کتابت و سی ملی | : | ۶۰۹۸۰۷۰ |



تلفن: ۳۳۳۱۶۰۳۳



مقدماتی تا سطح پیشرفته در زمینه FPGA

حسین معا فیان

(عضو هیئت علمی دانشگاه شهید باهنر شیراز)

علی ظهرا بی

شابک ۹۷۸-۶۲۲-۷۱۲۹-۰۶-۹

نوبت و سال چاپ: اول ۱۳۹۸ / شمارگان: ۱۰۰۰ نسخه / قطع وزیری

لیتوگرافی / چاپ و صحافی: سمن

حروف چینی و صفحه آرایی: اطلس دهقانی

طرح جلد: علی ظهرا بی

قیمت: ۳۰۰۰۰ تومان



Printed in the Islamic Republic of Iran – Shiraz

حق چاپ محفوظ است

فهرست مطالب

صفحه	عنوان
۷	چکیده
۱۳	فصل اول: انواع مدارهای قابل برنامه‌ریزی
۱۳	مقدمه
۱۳	PROM
۱۴	PLA
۱۵	PAL
۱۵	CPLD
۱۹	فصل دوم: معرفی FPGA
۱۹	مقدمه:
۲۰	ماهیت و ساختار FPGA چیست؟
۲۱	FPGA چیست؟
۲۹	برنامه‌نویسی یا طراحی سخت‌افزار؟
۳۱	تفاوت FPGA ها با پردازنده‌هایی مانند AVR، ARM و DSP چیست؟
۳۳	چگونه یک مدار دیجیتال را برای FPGA توصیف کنیم؟
۳۴	زبان توصیف سخت‌افزاری
۳۵	روند طراحی یک مدار دیجیتال با FPGA
۳۶	خلاصه روند طراحی دیجیتال با FPGA
۳۷	برای شروع، چه مهارت‌ها و ابزارهایی لازم است؟
۳۸	کجا از FPGA استفاده کنیم؟
۳۹	دو سوال اساسی برای انتخاب تکنولوژی مناسب پیاده‌سازی
۴۰	مزیت‌های FPGA
۴۱	شرکت‌های سازنده FPGA
۴۳	فصل سوم: FPGA و توصیف زبان‌های سخت‌افزاری

۴۳	مقدمه
۴۴	مقایسه FPGA و تراشه‌های ASIC
۴۴	مقایسه FPGA با میکروکنترلرها
۴۵	امکانات FPGA
۴۷	زبان‌های توصیف سخت‌افزار VHDL
۴۷	فاکتورهای قابل ملاحظه در ارزش VHDL برای یک طراح
۴۸	نحوه تعریف ورودی و خروجی
۴۸	FPGA چیست؟
۴۸	نحوه تعریف انواع سیگنالها و پورتها
۵۰	مراحل پیاده‌سازی برنامه‌های VHDL در FPGA
۵۰	سنتر برنامه HDL
۵۲	پیاده‌سازی مدار سنتر شده در FPGA
۵۲	زبان توصیف سخت‌افزار (HDL)
۵۲	ذهنیت مناسب برای کدنویسی HDL
۵۲	انواع مدارات منطقی
۵۳	ساختار کد VHDL
۵۴	ساختار Architecture
۵۵	محیط concurrent
۶۲	مراحل پیاده‌سازی یک طرح بر روی FPGA
۶۴	انواع متفاوت معماری‌های FPGA
۶۹	استفاده از Anti_Fuse
۷۱	بلوکهای منطقی کوچک
۷۳	تراشه‌های قابل برنامه‌ریزی CPLD
۸۱	فصل چهارم: ساختار FPGA
۸۱	مقدمه
۸۳	سلول‌ها یا بلوک منطقی قابل برنامه‌ریزی (CLB, LC, LB)
۸۳	الف) سلول‌های منطقی بر اساس جدول LUT
۸۴	ب) سلول منطقی بر اساس مولتی پلکسر
۸۶	ج) سلولهای منطق (FPGA CLB) شرکت Xilinx
۸۸	ساختار سوئیچ‌های قابل برنامه‌ریزی در FPGA و CPLD
۸۸	ترانزیستور سوئیچ قابل برنامه‌ریزی با گیت شناور
۸۹	سوئیچ‌های قابل برنامه‌ریزی با حافظه SRAM

۹۱	 بلوک ورودی و خروجی
۹۲	 بلوک‌های حافظه
۹۳	 پورت‌های اصلی یک signal port ram چنین است
۹۶	 مدارهای موجود برای تست عملکرد
۹۸	 مقایسه FPGA با MPGA
۱۰۱	 فصل پنجم: ایجاد یک پیکربندی جدید در FPGA
۱۰۱	 مقدمه
۱۰۱	 روش‌های پیکربندی
۱۰۲	 مراحل ایجاد پیکربندی
۱۰۴	 نرم‌افزار HDL Designer 4DS
۱۰۵	 نرم‌افزار Xilinx CoreGenerator
۱۰۵	 Editorهای مدرته
۱۰۶	 شبیه‌سازی
۱۰۶	 نرم‌افزار Modelism
۱۱۰	 نرم‌افزار LDV
۱۱۱	 سنتز
۱۱۱	 نرم‌افزار FPGA Compiler II و FPGA Express
۱۱۲	 نرم‌افزار Leonardo Spectrum
۱۱۲	 نرم‌افزار simplify
۱۱۴	 مقایسه بین نرم‌افزارهای سنتز
۱۱۴	 پیاده‌سازی
۱۱۵	 Translation
۱۱۵	 Mapping
۱۱۵	 Placement
۱۱۶	 Routing
۱۱۶	 بر آورد سرعت نهایی مدار
۱۱۷	 فصل ششم: آموزش استفاده از نرم‌افزار Xilinx ISE
۱۳۷	 مراجع

شاید تا به حال مدارهای منطقی را به وسیله گیت‌های AND, OR, NOT ساخته‌اید برای ساخت چنان مدارهای (از قبیل شمارنده‌ها، کنترل‌کننده‌ها، و...) ابتدا باید تعریفی از مدار در دسترس باشد سپس با توجه به منطق اعداد دودویی یک جدول صحت برای مدار تشکیل می‌شود و حالت‌های مختلف آن مورد بررسی قرار می‌گیرد سپس با توجه به جدول صحت مدار توسط گیت‌های منطقی مانند AND, OR, NOT, NAND و ... طراحی می‌شود و پس از این مرحله نوبت به پیاده‌سازی مدار بر روی بورد توسط آی سی‌های منطقی ما رسد و همان‌طور که میدانید یکی از وقت‌گیرترین و خسته‌کننده‌ترین طراحی مدار همین قسمت است. بعد از این مرحله نوبت به تست مدار جهت اطلاع از درستی مراحل کارکرد مدار می‌رسد که اگر در یکی از مراحل مدار قبل از چارک‌ستبانه شده باشیم مطمئناً در مرحله تست مدار دچار مشکل می‌شویم. در صورت اشتباه در مراحل قبل باید تمام مراحل را از آخر به اول یک‌به‌یک چک کنیم تا بتوانیم احتمال موجود در نحوه بستن و سیم‌کشی مدار، و طراحی مدار از روی جدول صحت و درستی جدول صحت را برطرف کنیم. با توجه به اشتباهات احتمالی در مرحله سیم‌کشی و بستن مدار طراحی مدار بر روی جدول صحت و درستی جدول صحت را برطرف می‌کنیم با توجه به مراحل گفته شده حتماً به این نکته اذعان خواهید داشت که بیش‌ترین اشتباهات در مرحله سیم‌کشی پیدا می‌شود پس باید ممکن است سیمی در جای وصل نشده باشد یا ممکن است پایه‌ای هیچ‌جا وصل نشده باشد یا مشکلاتی مشابه این‌ها... از طرف دیگر می‌دانیم که هر چه مدار بزرگ‌تر و پیچیده‌تر باشد اشتباهات بیشتر و عیب‌یابی مشکل‌تر خواهد بود. اینجاست که نقش آی سی‌های FPGA نمایان‌تر می‌شود. آی سی‌هایی که با داشتن انواع گیت‌های مختلف درون خود بسیاری از مشکلات ناشی از عیب‌یابی مدارهای منطقی را برطرف کرده است. در قسمت‌های بعد به بررسی و معرفی این آی سی‌ها می‌پردازیم.