دانشگاه پیام نور

معماری کامپیوتر

(رشتهٔ مهندسی کامپیوتر)

مهدی یوسف‌خانی مهندس سید ناصر آیت

www.ketab.ir

گروه کامپیوتر
(آ/۱٤)

دانشگاه پیام نور
۱۲۱۲

یوسف‌خانی، مهدی
معماری کامپیوتر (رشتهٔ مهندسی کامپیوتر)/ مهدی یوسف‌خانی، ناصر آیت.- تهران: دانشگاه پیام‌نور، ۱۳۸۵.
پانزده، ۳٤۹ص.- (دانشگاه پیام‌نور: ۱۲۱۲، گروه کامپیوتر: (آ/۱٤) .آزمایشی)
فهرست‌نویسی براساس اطلاعات فیپا.
۱. آموزش از راه دور- ایران. ۲. کامپیوترها- ساختار- آموزش برنامه‌ای. الف. آیت، ناصر. ب. دانشگاه پیام‌نور. ج. عنوان.
۸۷ ی۹ الف / LC ۵۸۰۸
کتابخانهٔ ملی ایران
۳۷۸ /۱۷۵۰۹۵۵
۲٦۲٦ ـ ۸۵ م

دانشگاه پیام‌نور

معماری کامپیوتر

مهدی یوسف‌خانی، مهندس سیدناصرآیت
ویراستار علمی: رضا عسگری مقدم

حروفچینی و نمونه‌خوانی: مدیریت تدوین
طراح جلد: اشرف شوریابی

لیتوگرافی، چاپ و صحافی: انتشارات دانشگاه پیام‌نور
شمارگان: ۳۰۰۰ نسخه
نوبت و تاریخ چاپ: چاپ اول تیر ۱۳۸۵
شابک ۴ ـ ۲۳۹ ـ ۳۸۷ ـ ۹۶۴
ISBN 964 - 387 - 239 - 4

کلیه حقوق برای دانشگاه پیام‌نور محفوظ است.

قیمت: ۲۳۵۰۰ ریال

www.ketab.ir

بسم‌الله الرحمن الرحیم

پیشگفتار ناشر

کتابهای دانشگاه پیام‌نور حسب مورد و با توجه به شرایط مختلف به صورت درسنامه، آزمایشی، قطعی، متون آزمایشگاهی، فرادرسی، و کمک درسی چاپ می‌شود. کتاب **درسنامه** (د) نخستین ثمرهٔ کوششهای علمی صاحب اثر است که براساس نیازهای درسی دانشجویان و سرفصلهای مصوب تهیه می‌شود و پس از داوری علمی در گروههای آموزشی، بدون طراحی آموزشی و ویرایش چاپ می‌شود. با تجدیدنظرِ صاحب اثر و دریافت بازخوردها و اصلاح نارساییها، درسنامه با طراحی آموزشی، ویرایش، و طراحی فنی ـ هنری به صورت **آزمایشی** (آ) چاپ می‌شود. با دریافت نظرهای اصلاحی، صاحب اثر در کتاب تجدیدنظر می‌کند و کتاب به صورت **قطعی** (ق) چاپ می‌شود. در صورت ضرورت، در کتابهای چاپ قطعی نیز تجدیدنظرهای اساسی به عمل می‌آید یا متناسب با پیشرفت علوم و فناوری بازنویسی می‌شوند. **متون آزمایشگاهی** (م) متونی است که دانشجویان با استفاده از آن و راهنمایی مربیان کارهای عملی آزمایشگاهی را انجام می‌دهند. کتابهای **فرادرسی** (ف) و **کمک‌درسی** (ک) به منظور غنی‌تر کردن منابع درسی دانشگاهی تهیه می‌شوند. کتابهای فرادرسی با تأیید معاونت پژوهشی و کتابهای کمک‌درسی با تأیید شورای انتشارات تهیه می‌شوند.

مدیریت تدوین کتاب

www.ketab.ir

فهرست مطالب

فصل اول- مروری بر مدارات منطقی دیجیتال ۱

۱-۱ معماری یا سازمان کامپیوتر ۱

۱-۲ نمایش اطلاعات در کامپیوتر ۲

۱-۳ کدهای عددی ۲

۱-۴ روشهای کدگذاری ٤

۱-۴-۱ کدBCD ٤

۱-۴-۲ کد گری ٥

۱-۴-۳ کد اسکی ٥

۱-۴-۴ کدهای تشخیص و تصحیح خطا ٦

۱-۵ سرریزی ۷

۱-۶ گیت‌های منطقی ۸

۱-۷ جبر بول ۸

۱-۷-۱ ساده‌سازی توابع بول به روش نقشه کارنو ۱۰

۱-۷-۲ حالات بی‌تفاوت ۱۱

www.ketab.ir

۱-۷-۳ نیم جمع‌کننده ۱۲
۱-۷-۴ تمام جمع‌کننده ۱۲
۱-۷-۵ رمز گشا (Decoder) ۱۳
۱-۷-۶ رمز گذار (Encoder) ۱٤
۱-۷-۷- مولتی پلکسر ۱٤
۱-۷-۸ دی مالتی پلکسر ۱٦
۱-۸ مدارهای ترتیبی ۱٦
۱-۸-۱ فلیپ‌فلاپ‌ها ۱۷
۱-۸-۱-۱ فلیپ‌فلاپ SR ۱۸
۱-۸-۱-۲ فلیپ‌فلاپ D ۱۸
۱-۸-۱-۳ فلیپ‌فلاپ JK ۱۹
۱-۸-۱-۴ فلیپ‌فلاپ T ۲۰
۱-۸-۱-۵ فلیپ‌فلاپ حاکم-پیرو ۲۱
۱-۸-۲ جداول تحریک فلیپ‌فلاپ‌ها ۲۲
۱-۸-۳ تحلیل مدارات ترتیبی ۲۲
۱-۸-۳-۱ معادلات ورودی فلیپ‌فلاپ‌ها ۲۳
۱-۸-۳-۲ جدول حالت ۲۳
۱-۸-۳-۳ نمودار حالت ۲۳
۱-۹ ثباتها ۲۵
۱-۹-۱ ثبات بابار شدن موازی ۲۵
۱-۱۰ شیفت رجیستر ۲٦
۱-۱۱ شمارنده‌ها ۲۷
مسائل ۲۹

فصل دوم- انتقال ثبات و ریزعملیات ۳۳
۲-۱ زبان انتقال ثبات (RTL) ۳۳

www.ketab.ir

۲-۱-۱ ریزعملیات ۳۳
۲-۱-۲- زبان انتقال ثبات ۳٤
۲-۲ انتقال‌های گذرگاه و حافظه ۳۴
۲-۲-۱ گذرگاه (BUS) ۳٤
۲-۳- انتقال حافظه‌ای ۳۹
۲-۴- انواع ریزعملیات ۴۰
۲-۴-۱- ریزعلمیات ریاضی ٤۱
۲-۴-۱-۱- جمع‌کننده دودویی ٤۲
۲-۴-۱-۲- جمع و تفریق‌کننده دودویی ٤۳
۲-۴-۱-۳- افزایشگر دودویی ٤۳
۲-۴-۱-۴- مدار حسابی ٤٤
۲-۴-۲- ریزعملیات منطقی ٤٦
۲-۴-۲-۱- پیاده‌سازی سخت‌افزاری ٤٦
۲-۴-۲-۲- کاربردها ٤۸
۲-۴-۳- ریزعملیات شیفت ٤۹
۲-۴-۳-۱- پیاده‌سازی سخت‌افزاری ۵۰
۲-۴-۴- واحدهای ریاضی، منطق، شیفت ۵۱
مسائل ۵۳

فصل سوم- طراحی کامپیوتر پایه ۵۵
۳-۱ کامپیوتر پایه ۵۵
۳-۲ سازمان برنامه و ثباتهای کامپیوتر پایه ۵٦
۳-۲-۱ ثباتهای کامپیوتر ۵۷
۳-۲-۲ انواع آدرس‌دهی ۵۹
۳-۳ سیستم گذرگاه مشترک ۶۲
۳-۴ قالب دستورالعمل در کامپیوتر پایه ٦٦

www.ketab.ir

۳-۵ کنترل و زمانبندی در کامپیوتر پایه ۷۰
۳-۵-۱ روشهای پیاده‌سازی واحد کنترل ۷۱
۳-۶ سیکل دستور ۷۳
۳-۶-۱ دستورات ورودی خروجی ۷۶
۳-۶-۲ دستورات ارجاع به حافظه ۷۷
۳-۷ انتقال کنترل بین برنامه‌ها ۸۲
۳-۸ طراحی کامپیوتر پایه ۸۶
۳-۸-۱ طراحی مدار منطقی اکومولاتور ۹۰
۳-۸-۲ طراحی مدار جمع‌کننده و منطق ۹۱
مسائل ۹۳

فصل چهارم- کنترل ریزبرنامه‌نویسی شده ۹۵
۴-۱ واحد کنترل ۹۵
۴-۲ کلمه کنترل ۹۶
۴-۳ ساختار کنترل ریزبرنامه ۹۷
۴-۴ تولید آدرس ریزدستورالعمل ۹۸
۴-۵ نگاشت دستورالعمل ۱۰۱
۴-۶ قالب ریزدستورالعمل ۱۰۲
۴-۷ ریزبرنامه سمبلیک ۱۰۷
۴-۸ مثال ریزبرنامه ۱۰۸
۴-۹ طراحی واحد کنترل ۱۱۳
۴-۱۰ طراحی مولد آدرس بعدی ۱۱۵
مسائل ۱۱۸

فصل پنجم- واحد پردازش ۱۲۱

www.ketab.ir

۵-۱ مقدمه ۱۲۱
۵-۲ سازمان ثباتهای عمومی ۱۲۲
۵-۳ سازمان پشته ۱۲۵
۵-۴ حافظه پشته ۱۲۷
۵-۵ ارزشیابی عبارتهای ریاضی ۱۲۹
۵-۵-۱ نمایش لهستانی معکوس ۱۲۹
۵-۵-۲ الگوریتم تبدیل نمایش میانوندی به نمایش پسوندی ۱۳۰
۵-۵-۳ محاسبه عبارت ریاضی ۱۳۰
۵-۶ فرمت دستورالعمل ۱۳۱
۵-۶-۱ دستورات ۳ آدرسه ۱۳۲
۵-۶-۲ دستورات ۲ آدرسه ۱۳۲
۵-۶-۳ دستورات یک آدرسی ۱۳۳
۵-۶-۴ دستورات صفر آدرسی ۱۳۳
۵-۷ دستورات کامپیوتر ۱۳۴
۵-۷-۱ دستورات انتقال داده ۱۳۴
۵-۷-۲ دستورات دستکاری داده‌ها ۱۳۵
۵-۷-۳ دستورات کنترل برنامه ۱۳۷
۵-۸ دستورات کنترل بین برنامه‌ها ۱۴۲
۵-۸-۱ وقفه‌ها ۱۴۲
۵-۸-۲ انواع وقفه‌ها ۱۴۴
۴-۹ کامپیوتر با مجموعه دستورات کاهش‌یافته(RISC) ۱۴۵
مسائل ۱۵۰

فصل ششم- موازات و خطلوله ۱۵۳
۶-۱ پردازش موازی ۱۵۳
۶-۲ خطلوله (پایپلاین) ۱۵۵

www.ketab.ir

۶-۳ طبقه‌بندی خطلوله ۱۵۷
۶-۳-۱ خطلوله محاسباتی ۱۵۷
۶-۳-۲ خطلوله دستورالعمل ۱۵۹
۶-۳-۳ خطلوله پردازنده ۱۶۱
۶-۴ وابستگی داده‌ها در خطلوله ۱۶۱
۶-۵ بررسی دستورالعمل انشعاب ۱۶۲
۶-۶- بای‌پس خطلوله ۱۶۵
۶-۷ بارگیری تأخیری ۱۶۶
۶-۸ انشعاب تأخیر یافته ۱۶۶
۶-۹ مدلهای غیرهمگام و همگام ۱۶۸
۶-۹-۱ مدل غیر همگام ۱۶۸
۶-۹-۲ مدل همگام ۱۶۹
۶-۱۰ خطلوله موازی ۱۶۹
۶-۱۱ تسریع، کارآیی و توان عملیاتی ۱۷۰
۶-۱۲ پردازش برداری ۱۷۳
۶-۱۲-۱ عملیات برداری ۱۷۴
۶-۱۲-۲ ضرب ماتریسی ۱۷۴
۶-۱۳ حافظه اینترلیو (تقسیم‌کردن حافظه به ماژول‌ها) ۱۷۶
مسائل ۱۷۸

فصل هفتم- محاسبات در کامپیوتر ۱۸۱
۷-۱ انواع محاسبات در کامپیوتر ۱۸۱
۷-۲ جمع و تفریق ۱۸۱
۷-۲-۱ جمع‌وتفریق داده‌های اندازه علامت‌دار ۱۸۲
۷-۲-۲ جمع و تفریق داده‌های متمم ۲ علامت‌دار ۱۸۵

www.ketab.ir

۷-۲-۳ جمع و تفریق اعداد ممیز شناور ۱۸۶
۷-۲-۴ جمع و تفریق اعداد BCD ۱۸۹
۷-۳ الگوریتم ضرب ۱۹۲
۷-۳-۱ ضرب داده‌های علامت دار ۱۹۳
۷-۳-۲ ضرب داده‌های متمم ۲ علامتدار ۱۹۴
۷-۳-۳ ضرب کننده آرایه‌ای ۱۹۷
۷-۳-۴ ضرب اعداد ممیز شناور ۱۹۷
۷-۳-۵ ضرب اعداد BCD ۱۹۹
۷-۴ الگوریتم تقسیم ۱۹۹
۷-۴-۱ الگوریتم تقسیم داده‌های علامت‌دار ۲۰۱
۷-۴-۲ الگوریتم تقسیم داده‌های علامت‌دار مکمل ۲ ..... ۲۰۵
۷-۴-۳ الگوریتم تقسیم اعداد دودویی ممیز شناور ۲۰۶
۷-۴-۴ الگوریتم تقسیم اعداد BCD ۲۰۶
مسائل ۲۰۹

فصل هشتم- سازمان ورودی/خروجی ۲۱۱
۸-۱ وسایل ورودی ۲۱۱
۸-۲ وسایل خروجی ۲۱۱
۸-۳ واسط ورودی/خروجی ۲۱۱
۸-۳-۱ مثالی از مدار واسط ورودی/خروجی I/O ۲۱۲
۸-۴ گذرگاه I/O ۲۱۴
۸-۵ گذرگاه I/O و گذرگاه حافظه ۲۱۶
۸-۶ مجموعه قراردادهای گذرگاه ۲۱۷
۸-۶-۱ انتقال همگام ۲۱۷
۸-۶-۲ انتقال داده ناهمگام ۲۱۸
۸-۶-۲-۱ کنترل Strobe ۲۱۹
۸-۶-۲-۲ روش دست تکان دادن (Handshaking) ۲۲۰

www.ketab.ir

۸-۶-۳ انتقال سریال ناهمگام ۲۲۲
۸-۷ شیوه‌های انتقال ۲۲۳
۸-۷-۱ ورودی/خروجی تحت کنترل برنامه ۲۲۳
۸-۷-۲ ورودی/خروجی وقفه‌دهنده ۲۲۶
۸-۷-۲-۱ اولویت بندی وقفه‌ها ۲۲۷
۸-۷-۳ دسترسی مستقیم به حافظه (Direct Memory Access-DMA) ۲۳۲
۸-۷-۳-۱ کنترل کننده DMA ۲۳۴
۸-۷-۳-۲ انتقال به روش DMA ۲۳۶
۸-۸ پردازنده‌های ورودی خروجی (IOP) ۲۳۸
مسائل ۲۴۱

فصل نهم- واحد حافظه ۲۴۳
۹-۱ ویژگیهای حافظه ۲۴۳
۹-۲ سلسله مراتب حافظه ۲۴۵
۹-۳ حافظه‌های نیمه‌هادی ۲۴۷
۹-۴ سازمان RAM و ROM ۲۴۸
۹-۵ حافظه‌های کمکی ۲۵۳
۹-۶ حافظه تداعیگر ۲۵۵
۹-۷ حافظه پنهان ۲۵۹
۹-۷-۱ اندازه حافظه پنهان ۲۶۰
۹-۷-۲ نگاشت ۲۶۱
۹-۷-۳ نوشتن در حافظه پنهان ۲۶۳
۹-۷-۴ مقداردهی اولیه در حافظه پنهان ۲۶۴
۹-۸ حافظه مجازی ۲۶۵
۹-۹-۱ نقش کردن توسط صفحات ۲۶۵
۹-۹-۲ جدول صفحات با استفاده از حافظه تداعیگر ۲۶۸

www.ketab.ir

۳-۹-۹ جایگزینی صفحات ۲۶۹
۹-۹ مدیریت حافظه ۲۷۱
۱-۹-۹ حفاظت حافظه ۲۷۳
مسائل ۲۷٤

ضمیمه ۱- سوالات چهارجوابی ۲۷۷
ضمیمه ۲- فرهنگ لغات و اصطلاحات ۳۳۷
ضمیمه ۳- منابع و مآخذ ۳٤۹

www.ketab.ir

پیشگفتار

خداوند منان را شکر می‌گوییم که با اعطای نعمت حیات و عنایت او، توفیق آن را یافتیم تا کتابی را تحت عنوان معماری کامپیوتر به دانشجویان علاقمند تقدیم کنیم. وجه تمایز این کتاب از سایر منابع، خودآموز بودن مطالب کتاب می‌باشد.

این کتاب شامل ۹ فصل است که بطور جامع و کامل در اختیار دانشجویان عزیز قرار داده شده است. فصل اول این کتاب شامل مباحثی در مورد مدارات منطقی می‌باشد. فصول دوم زبان انتقال ثباتها می‌باشد که دانشجو آماده می‌شود که بتواند به کمک این زبان در فصل سوم کامپیوتر پایه را طراحی نماید. در فصل چهارم کنترل ریزبرنامه‌نویسی شده مورد بحث می‌باشد که دانشجو با این معماری آشنا خواهد شد. در فصل پنجم معماری و ساختار واحد پردازنده مرکزی مورد بررسی قرار خواهد گرفت. فصل ششم در مورد معماریهای موازی می‌باشد که در آن خطلوله مطرح می‌شود. در فصل هفتم الگوریتمهای محاسباتی مورد بررسی و تحلیل قرار می‌گیرند. در فصل هشتم سازمان ورودی/خروجی و مدلهای مختلف آن مورد بحث قرار می‌گیرد و در انتها در فصل نهم معماری مدیریت حافظه مورد بحث می‌باشد.

www.ketab.ir

در طول درس مثالهای زیادی حل شده است، همچنین در ضمیمه تعداد متنوعی از سوالات چهارجوابی این درس آمده است که دانشجو می‌تواند پس از مطالعه درس، به آنها پاسخ دهد.

در اینجا سخن را با تشکر از همکاران عزیز، دانش‌پژوهان و دانشجویانی که نظرات خود را به منظور بهتر و پربار کردن این کتاب، برای مولفین ارسال می‌دارند تا در چاپ‌های دیگر مورد استفاده قرار گیرد، به پایان می‌رسانیم.

مهدی یوسفخانی- ناصر آیت

www.ketab.ir