

طراحی خودکار مدارهای دیجیتال

با

FPGA

و

زبان توصیف سخت افزار

VHDL

با بیش از ۱۴۰ مثال و ۵۸ برنامه VHDL اجرا شده با MAXPLUS II

(مدل جدید MAX+ Plus II)، Modelsim و FPGA

تألیف:

دکتر حسن سیدرضی

دانشکده مهندسی برق و کامپیوتر

پردیس دانشکده‌های فنی - دانشگاه تهران

سرشناسه	: سیدرضی، حسن، ۱۳۱۹.
عنوان و نام پدیدآور	: طراحی خودکار مدارهای دیجیتال با FPGA و زبان توصیف سخت افزار VHDL
مشخصات نشر	: با بیش از ۱۴۰ مثال و ۵۸ برنامه ... / تالیف حسن رضی.
مشخصات ظاهری	: تهران: انتشارات دانشگاهی کیان، ۱۳۹۴.
شابک	: ۳۰۴ص.: مصور، جدول.
وضعیت فهرست نویسی	: ۸-۱۱۴-۳۰۷-۶۰۰-۹۷۸
یادداشت	: فیبا
یادداشت	: چاپ قبلی: ناقوس، ۱۳۸۷. ([۲۹۴]ص)
یادداشت	: واژه نامه.
یادداشت	: کتاب نامه.
یادداشت	: نمایه.
موضوع	: وی. ای. دی. ال (زبان توصیفی سخت افزار).
موضوع	: الکترونیک رقیمی - داده پردازی.
موضوع	: مدارهای مجتمع - طرح و ساختمان - داده پردازی.
رده بندی کنگره	: ۹۴-س ۷/TK۷۸۶۸
رده بندی دیویی	: ۶۲۱/۵۵
شماره کتابشناسی ملی	: ۴۱۰۷۰۵



نشر دانشگاهی کیان
Kian Publication

انتشارات دانشگاهی کیان

نام کتاب	: طراحی خودکار مدارهای دیجیتال با FPGA و زبان توصیف سخت افزار VHDL
ناشر	: انتشارات دانشگاهی کیان
مؤلف	: حسن سیدرضی
چاپ پنجم (اول ناشر)	: ۱۳۹۵
تیراژ	: ۱۰۰۰ جلد
چاپ و صحافی	: هدف
قیمت	: ۱۷۵۰۰ تومان (به همراه CD)
شابک	: ۸-۱۱۴-۳۰۷-۶۰۰-۹۷۸
ISBN	: 978-600-307-114-8

این حق محفوظ است که هرگونه کپی برداری از این اثر به صورت عرواقی یا چاپ مجدد، چاپ افست، فتوکپی یا هرگونه وسیله دیگر ممنوع است و پیگرد قانونی دارد.

مرکز پخش:

تهران - خ انقلاب - خ ۱۲ فروردین - کوچه نوروز - پلاک ۲۷ طبقه اول

تلفن: ۶۶۴۱۶۴۴۶-۶۶۴۰۶۸۳۴-۶۶۴۰۱۱۷۱۵

خرید Online از طریق سایت www.kianpub.com

SMS : ۳۰۰۰۲۲۱۴۴۱

فهرست مطالب

فصل ۱ : ساختار FPGA و کاربرد VHDL در طراحی خودکار مدارهای دیجیتال

۲	۱-۱-۱- مقدمه
۵	۱-۲-۱- انواع مدارهای منطقی برنامه‌پذیر
۶	۱-۲-۱-۱- مدارهای منطقی برنامه‌پذیر PLA
۱۱	۱-۲-۱-۲- مدارهای منطقی برنامه‌پذیر PAL
۱۴	۱-۲-۱-۳- مدارهای منطقی برنامه‌پذیر CPLD
۱۶	۱-۳-۱- سوئیچ‌های قابل برنامه‌ریزی FPGA و CPLD
۱۶	۱-۳-۱-۱- ترانزیستور سوئیچ قابل برنامه‌ریزی با گیت شناور
۱۷	۱-۳-۱-۲- سوئیچ قابل برنامه‌ریزی با حافظه SRAM
۱۹	۱-۳-۱-۳- سوئیچ قابل برنامه‌ریزی با فلش
۲۰	۱-۴-۱- ساختار FPGA
۲۳	۱-۴-۱-۱- سلول‌ها یا بلوک‌های منطقی قابل برنامه‌ریزی (LC یا CLB)
۳۲	۱-۵-۱- روش طراحی سیستم‌های دیجیتال با FPGA
۳۶	۱-۶-۱- خلاصه
۳۷	۱-۷-۱- تمرین

فصل ۲ : نگاهی به زبان توصیف سخت‌افزار VHDL

۴۰	۲-۱-۱- مقدمه
۴۱	۲-۲-۱- بلوک پایه یک طرح دیجیتال یا مجموعه entity/architecture در VHDL
۴۲	۲-۲-۲-۱- ورودی in
۴۲	۲-۲-۲-۲- نوع Bit Type
۴۳	۲-۲-۲-۳- خروجی out
۴۵	۲-۲-۲-۴- بافر Buffer
۴۶	۲-۲-۲-۵- ورودی - خروجی inout
۴۶	۲-۳-۱- سیگنال (signal)
۴۷	۲-۳-۲- اعلانات Declaration
۴۹	۲-۴-۱- ضوابط یا نکات عمومی در VHDL
۴۹	۲-۴-۲- توضیح (Comment)
۴۹	۲-۴-۳- نامگذاری یا شناسه (Identifier)
۵۰	۲-۴-۴- حروف کوچک و بزرگ در VHDL
۵۰	۲-۴-۵- نقطه ویرگول (;)

- ۵۰ ۲-۴-۵-کاما (.)' ۵۰
- ۵۱ ۲-۴-۶-نمایش 0 و 1 منطقی در VHDL ۵۱
- ۵۱ ۲-۴-۷-نمایش اعداد در VHDL ۵۱
- ۵۱ ۲-۵-مقدار اولیه دادن به سیگنال ۵۱
- ۵۲ ۲-۶-نوع‌های (Types) دیگر نمایش اطلاعات سیگنال‌ها ۵۲
- ۵۲ ۲-۶-۱-نوع Integer Type ۵۲
- ۵۵ ۲-۶-۲-نوع bit_vector Type ۵۵
- ۵۹ ۲-۶-۳-نوع Time Type ۵۹
- ۶۰ ۲-۶-۴-نوع Boolean Type ۶۰
- ۶۲ ۲-۵-۶-نوع Std_Ulogic Type و Std_Logig Type ۶۲
- ۶۷ ۲-۶-۶-نوع Std_Ulogic_Vector Type و Std_Logig_Vector Type ۶۷
- ۶۹ ۲-۷-تخصیص سیگنال با عبارت کلی Others ۶۹
- ۷۰ ۲-۸-عبارت‌ها در VHDL ۷۰
- ۷۱ ۲-۱-عملگرهای منطقی ۷۱
- ۷۱ ۲-۷-۱-عبارت‌های منطقی ۷۱
- ۷۳ ۲-۷-۳-ملگرهای مقایسه‌ای یا نسبی ۷۳
- ۷۳ ۲-۷-۴-عملگر چپ‌چین ۷۳
- ۷۴ ۲-۷-۵-عملگرهای شیفت ۷۴
- ۷۴ ۲-۸-روش‌های توصیف مدل‌ری مدارهای دیجیتال در VHDL ۷۴
- ۷۶ ۲-۹-توصیف یا مدل‌سازی Behavioral Modeling یا VHDL همزمان (Concurrent VHDL) برای مدارهای ترکیبی ۷۶
- ۷۸ ۲-۹-۱-تخصیص یا انتساب قدراری سیگنال Concurrent signal Assignment Statement ۷۸
- ۸۰ ۲-۹-۲-مدل کردن تأخیر در VHDL ۸۰
- ۸۱ ۲-۹-۳-تخصیص قدراری به سیگنال به صورت شرطی ۸۱
- ۸۴ ۲-۹-۴-تخصیص یا انتساب قدراری به سیگنال به صورت انتخاب ۸۴
- ۸۶ ۲-۱۰-توصیف یا مدل‌سازی رفتاری Behavioral Modelling ۸۶
- ۸۶ ۲-۱۰-۱-پروسس (process) و VHDL ترتیبی (sequential HDL) ۸۶
- ۹۱ ۲-۱۰-۱-۱-عبارت شرطی if...then...else...end if ۹۱
- ۹۷ ۲-۱۰-۱-۲-پروسس برای مدارهای ترکیبی Combinational Proccoss ۹۷
- ۹۸ ۲-۱۰-۱-۳-عبارت Case در process ۹۸
- ۱۰۰ ۲-۱۰-۱-۴-عبارت null ۱۰۰
- ۱۰۱ ۲-۱۰-۱-۵-کاربرد متغیر (variable) در process ۱۰۱
- ۱۰۵ ۲-۱۰-۱-۶-تفاوت variable و signal در Porcess ۱۰۵
- ۱۰۶ ۲-۱۱-حلقه loop ۱۰۶
- ۱۰۷ ۲-۱۱-۱-حلقه for ... loop ۱۰۷
- ۱۱۲ ۲-۱۱-۲-کاربرد صفت range و reverse-range (Range Attribute) ۱۱۲
- ۱۱۳ ۲-۱۲-۳-سایر صفته‌ها (Attributes) ۱۱۳
- ۱۱۳ ۲-۱۱-۴-عبارت Exit در حلقه for ... loop ۱۱۳
- ۱۱۴ ۲-۱۱-۵-عبارت Next در حلقه for ... loop ۱۱۴
- ۱۱۵ ۲-۱۱-۶-حلقه while ... loop ۱۱۵
- ۱۱۶ ۲-۱۱-۷-حلقه loop ساده ۱۱۶
- ۱۲۰ ۲-۱۲-پروسس process بدون لیست سیگنال‌ها و با عبارات wait for (Time), wait on, wait until ۱۲۰
- ۱۲۱ ۲-۱۲-۱-کاربرد Constant ۱۲۱

[illegible]

پیشگفتار

امروزه زبان توصیف سخت‌افزار VHDL برای توصیف، شبیه‌سازی و طراحی مدارهای دیجیتال* از ساده‌ترین فرم آن ... به سمت پیچیده دیجیتالی، توسط متخصصین دنیا به کار برده می‌شود و در مدارهای مجتمع FPGA ... به کار می‌شوند.

در این کتاب در مورد VHDL و FPGA بحث می‌شود و شامل پنج فصل و دو ضمیمه می‌باشد.
در فصل ۱: مدارهای مجتمع قابل برنامه‌ریزی مانند PLA، PAL، SPLD، CPLD و FPGA مورد بحث قرار می‌گیرد.

در فصل ۲: زبان توصیف سخت‌افزار VHDL برای مدارهای دیجیتال با روش‌های Behavior، Dataflow، RTL و Structural با مثال‌های متعدد جهت طراحی و شبیه‌سازی جمع‌کننده‌ها، مولتی‌پلکسرها، مقایسه‌کننده‌ها، فلیپ‌فلاپ‌ها و ... مورد بررسی قرار می‌گیرد. علاوه بر این برای درک بهتر، برنامه‌های VHDL مذکور با ابزارهای برنامه‌ریزی FPGA مانند QUARTUS II (مدل جدید MAX+PLUS II) و Modelsim و ... اجرا و نتیجه نشان داده شده است.

در فصل‌های ۳ و ۴: نوع‌های (Types) مختلفی که در VHDL استفاده می‌شوند، کاربرد آن‌ها در طراحی ماشین حالت (State Machine) و همچنین تعریف تابع، روال، Package و کاربرد آن‌ها مورد بررسی قرار گرفته است.

در فصل ۵ و ضمیمه: نمونه‌هایی از برنامه‌های VHDL از قبیل دیکدرها، ثبات‌ها، کتورها، حافظه‌ها، دستگاه‌های محاسبه و منطقی (ALU) ... مورد بحث قرار گرفته است و طرز کار با ابزارهای برنامه‌ریزی FPGA مانند QUARTUS II و ... شرح داده شده است.

در ابتدای هر فصل صفحه‌ای که هدف و چشم‌انداز مطالب فصل را بیان می‌کند قرار داده شده که گویای مطالب مهم آن فصل می‌باشد. علاوه بر این با استفاده از فهرست موضوعی (ایندکس) می‌توان مطالب مورد نظر را سریعاً پیدا نمود.

با توجه به چندین سال تدریس در این رشته، کوشش شده است که مطالب کتاب ساده و روان باشد و با ذکر بیش از ۱۴۰ مثال و ۵۸ برنامه اجرا شده با ابزارهای برنامه‌ریزی FPGA مطلب کاملاً روشن و قابل درک گردد. علاوه بر این سعی شده از کلمات زیبای فارسی استفاده شود، ولی متأسفانه در بعضی موارد کلمات انگلیسی آنقدر رایج گردیده که نمی‌توان معادل فارسی مناسبی برای آن‌ها پیدا نمود. به عنوان مثال کلمات مانند بیت، بایت، فلیپ‌فلاپ، FPGA ... معادل فارسی ندارند. به هر حال جهت استفاده بیشتر و رفع ابهامات احتمالی، معادل انگلیسی تمام لغات به کار برده شده در زیر هر صفحه آورده شده است و در انتهای کتاب نیز واژه‌نامه انگلیسی به فارسی و فارسی به انگلیسی درج گردیده است.

در اینجا جا دارد از جناب آقای سید علی مدیر عامل محترم انتشارات کیان که با جدیت و قاطعانه در ایجاد این اثر قدم برداشتند صمیمانه تشکر و سپاسگزاری نمایم. همچنین لازم می‌دانم از سرکار خانم لیلا یار محمدی و سرکار خانم مه‌سوریه خودکاری که زحمات آماده‌سازی این کتاب را بر عهده گرفتند تشکر نمایم و بالاخره از دانش‌جویان محترم دانشکده برق و کامپیوتر پردیس دانشکده‌های فنی دانشگاه تهران سرکار خانم مه‌سا رضایی و سرکار خانم راحیل زرگری‌نژاد که با نقدهای خود در بهسازی و پیر بار شدن این اثر کمک شایانی نمودند صمیمانه تشکر و سپاسگزاری نمایم. مطالب این کتاب مطابق برنامه درسی رشته‌های مهندسی و علوم کامپیوتر رشته‌های مهندسی ... دانشگاه‌ها و همچنین به عنوان یک مرجع FPGA و VHDL برای متخصصین و حتی مبتدیان می‌باشد.

دکتر حسن سیدرضی